

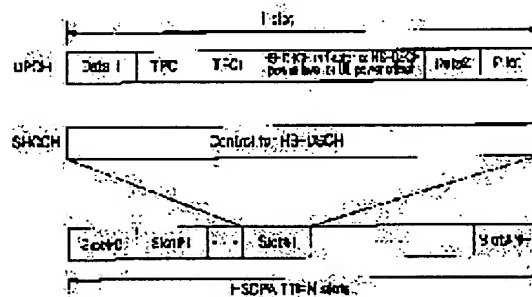
(11)Publication number : 2003-134046  
(43)Date of publication of application : 09.05.2003

H04B 7/26

(72)Inventor : SEO MYEONG-SOOK  
LEE HYUN-WOO  
CHOI SUNG-HO  
LEE JU HO

Priority number : 2001 200151604      Priority date : 25.08.2001      Priority country : KR

**SOLUTION:** An apparatus for controlling uplink transmission power in the high-speed packet data communication system is constituted of a channel condition determiner that measures a signal-to-interference ratio of a first uplink dedicated channel signal received from a UE and calculates a difference between the measured signal-to-interference ratio and a preset target signal-to-interference ratio, a transmission power determiner that compares the difference with preset thresholds and determines an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison, and a transmitter that transmits over a downlink the determined uplink power offset to the UE.



[Date of request for examination]	21.08.2002
[Date of sending the examiner's decision of rejection]	
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3763805
[Date of registration]	27.01.2006
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-134046

(P 2003-134046 A)

(43) 公開日 平成15年5月9日 (2003.5.9)

(51) Int. Cl. 7

H04B 7/26

識別記号

102

F I

H04B 7/26

102

テラワード (参考)

5K067

審査請求 有 請求項の数37 O L

外国語出願

(全173頁)

54頁 (特許明細書  
部分を除く)

(21) 出願番号 特願2002-241134 (P 2002-241134)

(22) 出願日 平成14年8月21日 (2002.8.21)

(31) 優先権主張番号 2001-051604

(32) 優先日 平成13年8月25日 (2001.8.25)

(33) 優先権主張国 韓国 (K R)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72) 発明者 徐 明淑

大韓民国京畿道水原市勤善區勤善洞 (番地

なし) 城地アパート106棟106號

(72) 発明者 李 ▲ヒュン▼又

大韓民国京畿道水原市勤善區勤善洞 (番地

なし) 碧山アパート806棟901號

(74) 代理人 100064908

弁理士 志賀 正武 (外1名)

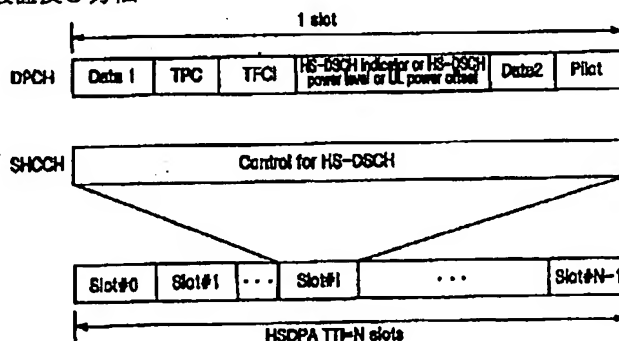
最終頁に続く

(54) 【発明の名称】 高速順方向パケット接続方式を使用する通信システムにおける逆方向送信電力オフセット及び高速順方向共通チャネル電力レベルの送受信装置及び方法

(57) 【要約】

【課題】 高速順方向パケット接続方式を使用する通信システムにおける逆方向送信電力オフセット及び高速順方向共通チャネル電力レベルの送受信装置及び方法を提供する。

【解決手段】 高速パケットデータ通信システムにおいて逆方向送信電力を制御する装置は、UEから受信された第1逆方向専用チャネル信号の信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との間の差を計算するチャネル状態決定器と、前記差と予め設定された臨界値とを比較し、前記比較結果によって前記UEで受信されるパケットデータのための制御情報を伝送する第2逆方向専用チャネルに適用される逆方向電力オフセットを決定する送信電力決定器と、前記決定された逆方向電力オフセットを順方向を通して前記UEに伝送する送信器と、から構成される。



## 【特許請求の範囲】

【請求項 1】 高速パケットデータ通信システムで逆方向送信電力オフセット及び順方向データチャネル電力レベルを送信する基地局装置(Node B)において、端末器(User Equipment: UE)から受信される第 1 逆方向専用チャネル信号の信号対干渉比(SIR)を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との差を予め設定された臨界値と比較し、前記比較結果によって前記端末器が受信したパケットデータに対する制御情報を伝送する第 2 逆方向専用チャネルに適用される逆方向電力オフセットを決定する逆方向電力オフセット決定器と、

前記 UE と設定されているチャネル状態によって前記パケットデータを伝送する順方向データチャネルに適用される変調方式を決定し、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定する順方向データチャネル電力レベル決定器と、

前記逆方向電力オフセットまたは前記順方向データチャネル電力レベルを順方向を通して前記 UE に伝送する送信器と、

を含むことを特徴とする装置。

【請求項 2】 前記逆方向送信電力オフセット決定器は、

前記第 1 逆方向専用チャネル信号を使用して信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との間の差を計算するチャネル状態決定器と、

前記差と予め設定された臨界値とを比較し、前記比較結果によって前記第 2 逆方向専用チャネルに適用される逆方向電力オフセットを決定する送信電力決定器と、を含むことを特徴とする請求項 1 記載の装置。

【請求項 3】 前記逆方向電力オフセットは、前記 UE によって現在伝送されている第 2 逆方向専用チャネルの送信電力に加算される送信電力であることを特徴とする請求項 1 記載の装置。

【請求項 4】 前記送信器は、前記差が前記予め設定された臨界値のうち特定の臨界値未満である場合、前記逆方向電力オフセットを伝送しないことを特徴とする請求項 1 記載の装置。

【請求項 5】 前記順方向データチャネル電力レベル決定器は、前記順方向データチャネルに割り当てできる最大電力及び最小電力を考慮して前記順方向データチャネル電力レベルを決定することを特徴とする請求項 1 記載の装置。

【請求項 6】 前記順方向データチャネル電力レベル決定器は、前記変調方式が高次変調方式でない場合、前記順方向データ電力レベルを生成しないことを特徴とする請求項 1 記載の装置。

【請求項 7】 高速パケットデータ通信システムで逆方向電力オフセット及び順方向データチャネル電力レベルを送受信する装置において、

端末器(UE)から受信される第 1 逆方向専用チャネル信号の信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との差を予め設定された臨界値と比較し、前記比較の結果によって前記 UE が受信したパケットデータに対する制御情報を伝送する第 2 逆方向専用チャネルに適用される逆方向電力オフセットを決定し、前記 UE との決定されているチャネル状態によって前記パケットデータを伝送する順方向データチャネルに適用される変調方式を決定し、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定し、前記逆方向電力オフセット及び前記順方向データチャネル電力レベルを順方向を通して前記 UE に伝送する基地局(Node B)と、

前記順方向を通して伝送される逆方向電力オフセットを受信し、現在伝送されている前記第 2 逆方向専用チャネルの送信電力を前記逆方向電力オフセットによって調整し、前記順方向を通して前記順方向データチャネル電力レベルを受信し、前記受信された順方向データチャネル電力レベルによって前記パケットデータを復調する UE と、

を含むことを特徴とする装置。

【請求項 8】 前記 Node B は、

前記 UE から受信された第 1 逆方向専用チャネル信号の信号対干渉比を測定し、前記測定された信号対干渉比と前記目標信号対干渉比との差を前記臨界値と比較し、前記第 2 逆方向専用チャネルに適用される逆方向送信電力オフセットを決定する逆方向送信電力オフセット決定器と、

前記 UE と設定されているチャネル状態によって前記順方向データチャネルに適用される変調方式を決定し、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネル電力レベルを決定する順方向データチャネル電力レベル決定器と、

前記逆方向電力オフセットまたは前記順方向データチャネル電力レベルを順方向を通して前記端末器に伝送する送信器と、を含むことを特徴とする請求項 7 記載の装置。

【請求項 9】 前記順方向データチャネル電力レベルは、前記順方向データチャネルに割り当てできる最大電力及び最小電力を考慮して決定されることを特徴とする請求項 7 記載の装置。

【請求項 10】 前記逆方向電力オフセットは、前記 UE によって現在伝送されている第 2 逆方向専用チャネルの送信電力に加算される送信電力であることを特徴とする請求項 7 記載の装置。

【請求項 11】 高速パケットデータ通信システムで逆方向電力オフセット及び順方向データチャネル電力レベルを送信する基地局装置(Node B)の制御方法において、

端末器(UE)から受信される第 1 逆方向専用チャネル信号の信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との差を予め設定された臨界値と比較し、前記比較の結果によって、前記 UE 端末器が受信したパケットデータに対する制御情報を伝送する第 2 逆方向専用チャネルに適用される逆方向電力オフセットを決定する過程と、

前記 UE と設定されているチャネル状態によって前記パケットデータを伝送する順方向データチャネルに適用される変調方式を決定し、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定する過程と、

前記逆方向電力オフセットまたは前記順方向データチャネル電力レベルを順方向を通して前記 UE に伝送する過程と、

を含むことを特徴とする方法。

【請求項 12】 前記逆方向電力オフセットは、前記 UE によって現在伝送されている第 2 逆方向専用チャネルの送信電力に加算される送信電力であることを特徴とする請求項 11 記載の方法。

【請求項 13】 前記差が前記予め設定された臨界値のうち特定の臨界値未満である場合、前記逆方向電力オフセットは伝送されないことを特徴とする請求項 11 記載の方法。

【請求項 14】 高速順方向データチャネル電力レベルは、前記順方向データチャネルに割り当てできる最大電力及び最小電力を考慮して決定されることを特徴とする請求項 11 記載の方法。

【請求項 15】 前記変調方式が高次変調方式でない場合、前記順方向データ電力レベルを生成しない過程をさらに含むことを特徴とする請求項 11 記載の方法。

【請求項 16】 高速パケットデータ通信システムで逆方向電力オフセット及び順方向データチャネル電力レベルを送受信する方法において、

基地局(Node B)によって、基地局(UE)から受信された第 1 逆方向専用チャネル信号の信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との差を予め設定された臨界値と比較し、前記比較の結果によって、前記 UE が受信したパケットデータに対する制御情報を伝送する第 2 逆方向専用チャネルに適用される逆方向電力オフセットを決定し、前記 UE と設定されているチャネル状態によって前記パケットデータを伝送する順方向データチャネルに適用される変調方式を決定し、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャ

ネル利得関連制御情報である順方向データチャネル電力レベルを決定し、前記逆方向電力オフセットまたは前記順方向データチャネル電力レベルを順方向を通して前記 UE に伝送する過程と、

前記 UE によって、前記順方向を通して伝送される逆方向電力オフセットを受信し、現在伝送されている第 2 逆方向専用チャネルの送信電力を前記逆方向電力オフセットを考慮して調整し、前記順方向を通して前記順方向データチャネル電力レベルを受信し、前記受信された順方向データチャネル電力レベルによって前記パケットデータを復調する過程と、

を含むことを特徴とする方法。

【請求項 17】 前記逆方向電力オフセットは、前記 UE によって現在伝送されている第 2 逆方向専用チャネルの送信電力に加算される送信電力であることを特徴とする請求項 16 記載の方法。

【請求項 18】 前記順方向データチャネル電力レベルは、前記順方向データチャネルに割り当てできる最大電力及び最小電力を考慮して決定されることを特徴とする請求項 16 記載の方法。

【請求項 19】 高速パケットデータ通信システムで逆方向送信電力を制御する方法において、

端末器(UE)から受信された第 1 逆方向専用チャネル信号の信号対干渉比を測定する過程と、

前記測定された信号対干渉比と予め設定された目標信号対干渉比との間の差を計算し、前記差を予め設定された臨界値と比較し、前記比較の結果によって、前記 UE 端末器が受信したパケットデータに対する制御情報を伝送する第 2 逆方向専用チャネルに適用される逆方向電力オフセットを決定する過程と、

前記決定された逆方向電力オフセットを順方向を通して前記 UE に伝送する過程と、

を含むことを特徴とする方法。

【請求項 20】 前記逆方向電力オフセットは、前記 UE によって現在伝送されている第 2 逆方向専用チャネルの送信電力に加算される送信電力であることを特徴とする請求項 19 記載の方法。

【請求項 21】 前記差が前記予め設定された臨界値のうち特定の臨界値未満である場合、前記逆方向電力オフセットを前記 UE に伝送しない過程をさらに含むことを特徴とする請求項 19 記載の方法。

【請求項 22】 高速パケットデータ通信システムで逆方向送信電力を制御する装置において、

端末器(UE)から受信される第 1 逆方向専用チャネル信号を使用して信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との差を計算するチャネル状態決定器と、

前記差を予め設定された臨界値と比較し、前記比較の結果によって、前記 UE が受信したパケットデータに対する制御情報を伝送する第 2 逆方向専用チャネルに適用さ



れる逆方向電力オフセットを決定する送信電力決定器と、  
前記決定された逆方向電力オフセットを順方向を通して前記UEに伝送する送信器と、  
を含むことを特徴とする装置。

【請求項23】 前記逆方向電力オフセットは、前記UEによって現在伝送されている第2逆方向専用チャネルの送信電力に加算される送信電力であることを特徴とする請求項22記載の装置。

【請求項24】 高速パケットデータ通信システムで逆方向送信電力を制御する方法において、  
基地局(Node B)によって、端末器(UE)から受信される第1逆方向専用チャネル信号の信号対干渉比(SIR)を測定する過程と、  
前記Node Bによって、前記測定された信号対干渉比と予め設定された目標信号対干渉比との差を計算し、前記差を予め設定された臨界値と比較し、前記比較の結果によって、前記UEが受信したパケットデータに対する制御情報を伝送する第2逆方向専用チャネルに適用される逆方向電力オフセットを決定し、前記決定された逆方向電力オフセットを順方向を通して前記UEに伝送する過程と、  
前記順方向を通して前記逆方向電力オフセットを受信すると、前記UEは、前記現在伝送されている第2逆方向専用チャネルの送信電力を前記逆方向電力オフセットによって調整する過程と、  
を含むことを特徴とする方法。

【請求項25】 前記逆方向電力オフセットは、前記UEによって現在伝送されている第2逆方向専用チャネルの送信電力に加算される送信電力であることを特徴とする請求項24記載の方法。

【請求項26】 前記差が前記予め設定された臨界値のうち特定の臨界値未満である場合、前記逆方向電力オフセットを前記UEに伝送しない過程をさらに伝送することを特徴とする請求項24記載の方法。

【請求項27】 高速パケットデータ通信システムで逆方向送信電力を制御する装置において、  
端末器(UE)から受信された第1逆方向専用チャネル信号の信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との間の差を計算し、前記差を予め設定された臨界値と比較し、前記比較の結果によって、前記UEが受信したパケットデータに対する制御情報を伝送する第2逆方向専用チャネルに適用される逆方向電力オフセットを決定し、前記決定された逆方向電力オフセットを順方向を通して前記UEに伝送する基地局(Node B)と、  
前記順方向を通して前記逆方向電力オフセットを受信し、現在伝送されている第2逆方向専用チャネルの送信電力を前記逆方向電力オフセットによって調整するUEと、

を含むことを特徴とする装置。

【請求項28】 前記Node Bは、  
前記UEから受信される第1逆方向専用チャネル信号の信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との間の差を計算するチャネル状態決定器と、

前記差を前記予め設定された臨界値と比較し、前記UEが受信したパケットデータに対する制御情報を伝送する第2逆方向専用チャネルに適用される逆方向電力オフセットを決定する送信電力決定器と、  
前記決定された逆方向電力オフセットを順方向を通して前記UEに伝送する送信器と、を含むことを特徴とする請求項27記載の装置。

【請求項29】 前記逆方向電力オフセットは、前記UEによって現在伝送されている第2逆方向専用チャネルの送信電力に加算される送信電力であることを特徴とする請求項27記載の装置。

【請求項30】 高速パケットデータ通信システムで順方向データチャネル電力レベルを送信する方法において、  
端末器(UE)と設定されているチャネル状態を推定し、前記推定されたチャネル状態によってパケットデータを伝送する順方向データチャネルに適用される変調方式を決定する過程と、  
前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定する過程と、  
前記決定された順方向データチャネル電力レベルを順方向を通して前記UEに伝送して、前記UEが前記順方向データチャネル電力レベルを使用して前記パケットデータを復調するようにする過程と、  
を含むことを特徴とする方法。

【請求項31】 前記順方向データチャネル電力レベルは、前記順方向データチャネルに割り当てできる最大電力及び最小電力を考慮して決定されることを特徴とする請求項30記載の方法。

【請求項32】 高速パケットデータ通信システムで順方向データチャネル電力レベルを送信する装置において、  
端末器(UE)と設定されているチャネル状態によってパケットデータを伝送する順方向データチャネルに適用される変調方式を決定する変調方式決定器と、  
前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定する順方向データチャネル電力レベル決定器と、  
前記決定された順方向データチャネル電力レベルを順方向を通して前記UEに伝送して、前記UEが前記順方向データチャネル電力レベルを利用して前記パケットデー

タを復調するようにする送信器と、を含むことを特徴とする装置。

【請求項33】 前記順方向データチャネル電力レベル決定器は、前記順方向データチャネルに割り当てできる最大電力及び最小電力を考慮して決定することを特徴とする請求項32記載の装置。

【請求項34】 高速パケットデータ通信システムで順方向データチャネル電力レベルを送受信する方法において、

基地局(Node B)によって、端末器(UE)と設定されているチャネル状態を推定し、前記推定されたチャネル状態によってパケットデータを伝送する順方向データチャネルに適用される変調方式を決定する過程と、前記決定された変調方式が高次変調方式である場合、前記Node Bによって、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定し、前記順方向データチャネル電力レベルを順方向を通して前記UEに伝送する過程と、前記順方向を通して前記順方向データチャネル電力レベルを受信すると、前記UEが前記順方向データチャネル電力レベルによって前記パケットデータを復調する過程と、を含むことを特徴とする方法。

【請求項35】 前記順方向データチャネル電力レベルは、前記順方向データチャネルに割り当てできる最大電力及び最小電力を考慮して決定されることを特徴とする請求項34記載の方法。

【請求項36】 高速パケットデータ通信システムで順方向データチャネル電力レベルを送受信する装置において、端末器(UE)と設定されているチャネル状態を推定し、前記推定されたチャネル状態によってパケットデータを伝送する順方向データチャネルに適用される変調方式を決定し、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定し、前記順方向データチャネル電力レベルを順方向を通して前記UEに伝送する基地局(Node B)と、前記順方向を通して前記順方向データチャネル電力レベルを受信し、前記受信された順方向データチャネル電力レベルによって前記パケットデータを復調するUEと、を含むことを特徴とする装置。

【請求項37】 前記Node Bは、前記UEと設定されているチャネル状態によって前記順方向データチャネルに適用される変調方式を決定する変調方式決定器と、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネル電力レベルを決定する順方向データチャネル電力レベル決定器と、前記決定された順方向データチャネル電力レベルを順方

向を通して前記UEに伝送して、前記順方向データチャネル電力レベルを使用して前記パケットデータを復調するようにする送信器と、を含むことを特徴とする請求項36記載の装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、高速順方向パケット接続(High Speed Downlink Packet Access: 以下、HSDPAと称する)方式を使用する通信システムに関し、特に、逆方向電力オフセット及び順方向共通チャネル電力レベルを送受信する装置及び方法に関する。

【0002】

【従来の技術】 一般的に、高速データパケット接続(High Speed Data Packet Access: 以下、HSDPAと称する)方式は、UMTS(Universal Mobile Terrestrial System)通信システムにおいて、順方向高速パケットデータ伝送を支援するための順方向データチャネルである高速順方向共通チャネル(High Speed-Downlink Shared Channel: 以下、HS-DSCHと称する)及びそれに関連した制御チャネルによって端末に高速データを伝送するデータ伝送方式の総称である。前記HSDPA方式を支援するために、適応的変調及びコーディング(Adaptive Modulation and Coding: 以下、AMCと称する)方式、複合再伝送(Hybrid Automatic Retransmission Request: 以下、HARQと称する)方式、及び速いセル選択(Fast Cell Select: 以下、FCSと称する)方式が提案された。

【0003】 第1に、AMC方式に関して説明する。前記AMC方式は、基地局(Node B)と端末器(User Equipment: 以下、UEと称する)との間のチャネル状態によって異なるデータチャネルの変調方式及びコーディング方式を決定することによって、前記Node Bの全体の使用効率を向上させるデータ伝送方式である。従って、前記AMC方式は、複数の変調及びコーディング方式(Modulation and Coding Scheme: 以下、MCSと称する)を有し、前記変調方式及びコーディング方式を組み合わせることによって、データチャネル信号を変調及びコーディングする。一般的に、前記変調方式及び前記コーディング方式の組合せのそれぞれを変調及びコーディング方式(Modulation and Coding Scheme: 以下、MCSと称する)と称し、前記MCSの数によってレベル(level) 1乃至レベル(level) nまでのMCSを定義することができる。つまり、前記AMC方式は、前記UEと現在無線接続中のノードBとの間のチャネル状態によって、前記MCSのレベルを適応的選択することによって、前記Node Bの全体システム効率を向上させる

【0004】 第2に、HARQ方式、特に、(特に、nチャネル停止-待機複合再伝送(n-channel Stop And Wait Hybrid Automatic Retransmission Request: 以下、

n-channel SAW HARQと称する)に関し  
て説明する。前記HARQ方式は、ARQ(Automatic R  
etransmission Request)方式の伝送効率を増加させるた  
めに、下記のような2つの方案を適用する。第1方案  
は、UEとNode Bとの間でARQ要求及び応答を  
遂行し、第2方案は、エラーが発生したデータを一時的  
に貯蔵し、それを対応する再伝送データとコンバイン(C  
ombining)する。さらに、前記HSDPA方式は、従来  
の停止-待機自動再伝送(Stop and Wait ARQ:以下、SA  
W ARQと称する)方式の短所を補完するために、前記  
n-channel SAW HARQという方式を導入  
した。前記SAW ARQ方式において、Node B  
は、以前のパケットデータに対するACK(Acknowledge  
ment)を受信するまで、次のパケットデータを伝送しな  
い。従って、前記パケットデータが現在伝送できて、  
前記Node Bは前記ACKを待機しなければならない  
という問題点がある。前記n-channel SA  
W HARQ方式においては、前記以前のパケットデー  
タに対するACKを受信する前に複数のパケットデータ  
を連続的に伝送することによって、チャンネルの使用効率  
を高めることができる。つまり、UEとノードBとの間  
にn個の論理的チャンネル(Logical Channel)を設定し、  
特定の時間またはチャンネル番号によって前記n個のチャ  
ネルを識別することができる場合、前記UEは、前記パ  
ケットデータを受信する任意の時点で、前記パケットデ  
ータが伝送された論理的チャンネルを認知することができ  
る。従って、前記UEは、受信順序の通りに前記パケッ  
トデータを再構成するか、または、前記パケットデータを  
ソフトコンバイン(soft combining)することができ  
る。

【0005】最後に、FCS方式に関して説明する。前  
記FCS方式は、前記HSDPA方式を使用しているU  
Eがセル重畳地域(cell overlapping region)またはソ  
フトハンドオーバー(soft handover)領域に進入する場  
合、複数のセルのうちチャンネル状態の良好なセルを迅速  
に選択する方法である。具体的に、前記FCS方式は、  
前記HSDPAを使用しているUEが以前のNode  
Bと新しいNode Bとの間のセル重畳地域に進入する  
場合、前記UEは、複数のセル、つまり、複数のNo  
de Bとの無線リンク(Radio Link)を設定する。この  
時、前記UEと無線リンクを設定したセルの集合をアク  
ティブセット(active set)と称する。前記UEは、全体的  
な干渉(Interference)を減少させるために、前記アク  
ティブセットに含まれたセルのうち最良のチャンネル状態  
を維持しているセルのみからHSDPA用のパケットデー  
タを受信する。ここで、前記アクティブセットにおけ  
るセルのうち最良のチャンネル状態を有してHSDPAパ  
ケットデータを伝送するセルをベストセル(best cell)  
と称する。前記UEは、前記アクティブセットに属する  
セルのチャンネル状態を周期的に検査する。前記UEは、

現在のベストセルより良好のチャンネル状態を有するセル  
が検出されると、前記現在のベストセルを新しいベスト  
セルに置き換えるために、前記アクティブセット内の全  
てのセルにベストセルインジケータ(Best Cell Indicat  
or)を伝送する。前記ベストセルインジケータは、前記  
選択された新しいベストセルの識別子を含む。前記アク  
ティブセットに属するセルは、前記ベストセルインジケ  
ータを受信すると、前記受信されたベストセルインジケ  
ータに含まれたセル識別子を分析して、前記受信された  
ベストセルインジケータが自分に該当するベストセルイ  
ンジケータであるか否かを検査する。前記検査の結果、  
ベストセルとして選択されたセルは、HS-DSCHを  
利用して前記UEにパケットデータを伝送する。

【0006】前述したように、前記HSDPA方式は、  
前記新しく導入されたAMC方式、HARQ方式、及び  
FCS方式を支援するために、UEとNode Bとの  
間に下記のような新しい制御信号を交換する必要がある。  
第1に、前記AMC方式を支援するために、UE  
は、UEとNode Bとの間のチャンネル状態に対する  
情報を前記Node Bに知らせるべきであり、前記N  
ode Bは、前記UEから受信されたチャンネル情報  
を利用して前記チャンネル状態によって決定されたMCSレ  
ベルを前記UEに知らせるべきである。第2に、前記n  
-channel SAW HARQ方式を支援するため  
に、UEは、Node BにACKまたはNACK(Nega  
tive Acknowledgement)信号を伝送すべきである。第3  
に、前記FCS方式を支援するために、前記UEは、最  
良のチャンネル状態を有するチャンネルを提供するNode  
B、つまり、ベストセルを指示するベストセルインジ  
ケータを前記Node Bに伝送すべきである。さら  
に、前記ベストセルがチャンネル状態によって変更される  
場合、前記UEは、その時点でパケットデータ受信状況  
を前記Node Bに知らせるべきであり、前記Nod  
e Bは、前記UEがベストセルを正確に選択すること  
ができるように、必要の情報を提供すべきである。

【0007】図1は、通常的なHSDPA方式を使用す  
る通信システムの順方向チャンネル構造を示す概略図であ  
る。図1を参照すると、順方向(downlink)専用物理チャ  
ネル(Dedicated Physical Channel: 以下、DPCHと  
称する)は、既存の符号分割多重接続(CDMA: Code D  
ivision Multiple Access: 以下、CDMAと称する)通  
信システム、例えば、Release-99において定  
義されたフィールド(field)、及びUEに受信されるH  
SDPAパケットデータの有無を示すHS-DSCHイ  
ンジケータ(HS-DSCH Indicator: 以下、HIと称す  
る)を含む。前記順方向DPCHを通して伝送される前  
記HS-DSCHインジケータは、対応するUEに受信  
されるHSDPAパケットデータの有無を知らせる。さら  
に、前記HS-DSCHインジケータは、前記HSD  
PAパケットデータが存在する場合、前記UEに前記H

SDPAパケットデータが実際に伝送されるHS-DSCHに対する制御情報を受信すべき共通制御チャネル(Shared Control Channel: 以下、SHCCHと称する)のチャンネル化コード(channelization code)を知らせる。さらに、必要によって、HS-DSCH制御情報の一部、例えば、MCSレベルのような制御情報が前記HS-DSCHインジケータを通して伝送されることができ

【0008】例えば、前記HSDPAパケットデータが $N(N_1+N_2)$ スロット(slot)の周期で伝送される場合(つまり、HSDPA伝送時区間(Transmission Time Interval: 以下、TTIと称する)= $N$ スロット)、前記TTI内でスロット構造が変化せずに固定されている場合は、前記HS-DSCHインジケータは、 $N_1$ スロットで分けられて伝送され、残りの $N_2$ スロットにおいて前記HS-DSCHインジケータを伝送する部分は、不連続伝送(Discontinuous Transmission: DTX)で処理される。図1においては、1つのスロットを通して前記HS-DSCHインジケータが伝送される場合、つまり、 $N_1=1$ である場合を仮定する。

【0009】Node Bは、HS-DSCHの制御のための情報(以下、HS-DSCH制御情報と称する)であるMCSレベル、HS-DSCHチャンネル化コード、HARQプロセッサ番号(HARQ processor number)、及びHARQパケット番号などを前記SHCCHを通して前記UEに伝送する。以下、前記HS-DSCH制御情報に関して説明する。

(1)MCSレベル: HS-DSCHによって使用される変調方法及びチャンネルコーディング方法を示す。

(2)HS-DSCHチャンネル化コード: HS-DSCHによって特定のUEのために使用されたチャンネル化コードである。

(3)HARQプロセッサ番号:  $n\text{-channel SAW HARQ}$ 方式を使用する場合、HARQ方式のための論理的チャンネルのうち特定のパケットに属するチャンネルを示す。

(4)HARQパケット番号: FCS方式においてベストセルが変更される場合、UEが新しく選択されたベストセルにHSDPAデータの伝送状態を知らせることができるよう、順方向(downlink)パケットデータの固有番号を前記UEに知らせる。

【0010】前記SHCCHは、1つまたは2つ以上のチャンネル化コードを割り当てることができる。前記HS-DSCHは、前記Node Bから前記UEに伝送されるHSDPAパケットデータが伝送されるチャンネルである。図1において、前記UEが前記HS-DSCHインジケータを読み出して対応する情報を検出する前は、残りの2つのチャンネルが前記UEに対応するデータであるか否かを認知することができないので、前記順方向DPCHの開始時点が前記SHCCH及び前記HS-DS

CHの開始時点より早い。従って、前記UEがデータを臨時にバッファ(buffer)に貯蔵すべきであるので、前記HS-DSCHインジケータを読み出すための十分な時間を与えて前記残りの2つのチャンネルを受信することによって、前記UEバッファのロード(load)が低減される。結果的に、前記UEは、前記順方向DPCHのHS-DSCHインジケータを読み出すことによって自分が受信するHSDPAパケットデータが存在するか否かを検査する。受信するHSDPAパケットデータが存在する場合、前記UEは、前記SHCCHのHS-DSCH制御情報を読み出した後、前記制御情報によってHS-DSCHを通して前記HSDPAパケットデータを受信する。

【0011】図2は、通常的なHSDPA方式を使用する通信システムの順方向DPCH構造を示す図である。図2を参照すると、順方向DPCHは、既存のHSDPAを支援しないCDMA通信システム、例えば、Release-99において定義された順方向DPCHの構造を有し、前記構造は、下記のようなフィールドを有する。Data1及びData2フィールドは、上位階層の動作を支援するためのデータ、または、音声専用サービスを支援するためのデータを伝送する。送信電力制御(Transmission Power Control: 以下、TPCと称する)フィールドは、逆方向(uplink)送信電力を制御するための順方向TPC命令を伝送し、伝送フォーマット組合せ表示(Transmission Format Combination Indicator: 以下、TFCIと称する)フィールドは、前記Data1及びData2フィールドのTFCI情報を伝送する。Pilotフィールドは、システムによって予め定義されたパイロットシンボル列を伝送するフィールドであり、順方向チャンネル状態を推定するためにUEによって使用される。前記HSDPAサービスのためのHS-DSCHインジケータは、図2に示すように、既存のRelease-99順方向DPCH内に新しく定義されたフィールドを通して前記UEに伝送される。

【0012】図2は、前記HS-DSCHインジケータが既存の順方向DPCH内に新しく定義されたフィールドを通して伝送されるケースを示す。しかしながら、図3は、前記HS-DSCHインジケータが前記既存の順方向DPCHの特定のフィールドの代わりに新しい順方向DPCHを通して伝送されるケースを示す。

【0013】図3は、通常的なHSDPA方式を使用する通信システムの順方向DPCH構造の他の例を示す。図3を参照すると、前記HS-DSCHインジケータは、既存の順方向DPCH内の特定のフィールドの代わりに、別途のチャンネル化コードを割り当てた新しい順方向DPCHを通して伝送される。2つの順方向DPCH、つまり、第1専用物理チャンネル(Primary DPCH: 以下、P-DPCHと称する)及び第2専用物理チャンネル(Secundary DPCH: 以下、S-DPCHと称する)を割り

当てる。ここで、前記HS-DSCHインジケータを送送するためのS-DPCHは、伝送するデータの量が前記P-DPCHと異なるので、前記P-DPCHには拡散係数(Spreading Factor: 以下、SFと称する)値Nを割り当て、前記S-DPCHにはSF値Mを割り当てる。前記伝送されるHS-DSCHインジケータのデータ量が少ない場合、前記S-DPCHのSF値Mを比較的に大きい値、例えば、M=512に設定することで、順方向チャンネル化コードの使用効率を高めることができる。

【0014】図4は、通常的なHSDPA方式を使用する通信システムの逆方向DPCH構造を示す図である。図4を参照すると、既存のCDMA通信システム、例えば、Release-99を支援する逆方向専用物理データチャンネル(Dedicated Physical Data Channel: 以下、DPDCHと称する)及び逆方向専用物理制御チャンネル(Dedicated Physical Control Channel: 以下、DPCCHと称する)、及び前記HSDPAを支援するための高速専用物理制御チャンネル(High Speed Dedicated Physical Control Channel: 以下、HS-DPDCHと称する)に別のチャンネル化コードを割り当てて独立的に伝送する。逆方向(uplink)の場合、全てのUEには固有の直交可変拡散係数(Orthogonal Variable length Spreading Factor: 以下、OVSFと称する)コードが割り当てられるので、チャンネル化コード資源が十分である。前記既存の逆方向制御チャンネルを修正する場合、既存のシステムとの互換性に問題が発生する可能性があり、チャンネル構造の複雑性が増加する可能性がある。従って、チャンネル構造の修正することより、別途の新しいチャンネル化コードを利用して新しい逆方向制御チャンネルを定義することが望ましい。

【0015】前記逆方向DPDCHの1つのフレーム(Frame)を構成するスロットを通してUE及びNode Bから伝送される上位階層データが伝送され、前記逆方向DPCCHの1つのフレームを構成するスロットは、パイロット(Pilot)シンボル、TFCIシンボル、フィードバック情報(Feed Back Information: 以下、FBIと称する)シンボル、及びTPCシンボルから構成される。前記パイロットシンボルは、前記UEから前記Node Bに伝送されるデータを復調する時、チャンネル推定信号として利用される。前記TFCIシンボルは、現在のフレームの間に伝送されるチャンネルによってデータ伝送のために使用されるTFC(Transmission Format Combination)を示す。前記FBIシンボルは、送信ダイバーシティ技術(Transmission Diversity)が使用される時、フィードバック情報を伝送する。前記TPCシンボルは、順方向チャンネルの送信電力を制御するためのシンボルである。前記逆方向DPCCHは、OVSFコードを利用して拡散されてから伝送され、この時に使用されるSFは256に固定される。

【0016】前記HSDPAにおいて、UEは、Node Bから受信されたデータのエラーを検査し、前記エラー検査結果によって前記受信されたデータに対してACKまたはNACKを伝送する。前記ACK及びNACKは、前記HSDPAを支援するためのHS-DPCCHを通して伝送される。受信されたデータがないため前記UEがACK/NACKを前記Node Bに伝送する必要がない場合、前記UEは、AMC方式を支援するために、前記HS-DPCCHを通して前記Node Bにチャンネル品質情報(Channel Quality Information: CQI)を伝送するか、または、FCS方式を支援するために、前記HS-DPCCHを通して前記UEに最良のチャンネルを提供するNode Bを指示するベストセリンジケータのような他の情報を伝送する。図4に示すように、前記HSDPAサービスのためのHS-DPDCHが別途のチャンネル化コードに割り当てられる場合、既存のDPCCHと同一の送信電力制御を遂行する。つまり、前記DPCCH及び前記HS-DPCCHは一定の電力比を有し、前記DPCCHの送信電力が増加または減少される場合、前記HS-DPCCHの送信電力も増加または減少される。

【0017】次に、図5A乃至図5Cを参照して、前記HS-DSCHのためのAMC方式に関して説明する。図5A乃至図5Cは、一般的なHSDPA方式を使用する通信システムのHS-DSCHのためのAMC方式を示す。図5Aは、QPSK(Quadrature Phase Shift Keying: 以下、QPSKと称する)の信号星座図(Signal Constellation)を示す。前記QPSK変調方式は、図5Aに示すように、2つの伝送ビットを1個の複素数信号にする方式である。例えば、ビット“00”を複素数信号“1+j”に変調する方式である。ここで、4つの複素数信号は、原点を中心にした円に位置するので、同一の送信電力レベルを有する。一方、受信器は、信号星座図上でX軸及びY軸によって形成された四分面のうち、前記QPSK変調信号の属する四分面によって前記QPSK変調信号を復調する。例えば、受信されたQPSK変調信号が1四分面に存在する場合、送信信号はビット“00”に復調される。つまり、前記QPSK変調方式において、送信信号の決定ライン(Decision line)はX軸及びY軸である。

【0018】図5B及び図5Cは、4つの伝送ビットを1つの複素数信号に変復調するための16QAM(Quadrature Amplitude Modulation: 以下、QAMと称する)の信号星座図を示し、図5Cは、HS-DSCHのチャンネル利得(channel gain)が図5Bより大きい。図5Cは前記HS-DSCHのチャンネル利得が図5Bより大きいので、図5Cの信号星座図上の原点から複素数信号の距離は、図5Bの信号星座図上の原点から複素数信号の距離より大きい。前記16QAM(16-ary QAM)は、4ビットを信号星座図に対応する1つの複素数信号に変調し、



前記 16 QAM 方式によって変調された信号は、図 5 B 及び図 5 C の点線によって形成された決定領域 (Decision boundary) によって復調される。図 5 A 乃至図 5 C に示すように、16 QAM 方式で変調された信号は、復調の時にチャネル利得によって異なる決定ラインを有するので、受信器は、前記 16 QAM 方式で変調された信号を復調するために送信器のチャネル利得を認知すべきである。もちろん、前記 QPSK 方式において、送信電力に関係なく決定ラインが決定されるので、前記受信器は、送信器のチャネル利得を知らなくても復調を遂行することができる。従って、NQAM (N-ary QAM) 方式は、送信器または Node B から受信器または UE にチャネル利得を示す制御情報を伝送する過程を必要とする。つまり、前記 Node B から前記 UE に伝送されるチャネル利得に関連した制御情報を “HS-DSCH 電力レベル (power level)” と称し、前記 HS-DSCH 電力レベルは、1つのコードに対する HS-DSCH 電力と共通パイロットチャネル (Common Pilot Channel: 以下、CPICH と称する) 電力との比 (または、dB 単位では電力差) として定義される。前記 1つのコードに対する HS-DSCH 電力は、前記 HSDPA サービスのために割り当てられた全体電力のうち、特定のチャネル化コードによって区分された特定の UE に割り当てできる電力である。

【0019】図 6 は、通常的な HSDPA 方式を使用する通信システムにおいて HS-DSCH 電力レベルを決定する方式を示す。図 6 を参照すると、前記 HS-DSCH 電力レベルを P ビットで表現するために、1つのコードに対する HS-DSCH の伝送可能な電力を送信電力 0 から CPICH 電力 (CPICH power) まで定義された 2<sup>P</sup> 個の領域に分ける。図 6 において、前記 HS-DSCH 電力レベルを 2 ビットで表現するために、前記 HS-DSCH 電力レベルが (1)、(2)、(3)、(4) の 4つの領域に区分される。例えば、1つのチャネル化コードに対する HS-DSCH 送信電力が (2) 領域に属する場合、Node B は、HS-DSCH 電力レベルを A に設定し、前記 HS-DSCH 電力レベル A を示すビット “10” を順方向 (downlink) を通して伝送する。一般的に、CPICH は全体のセルに伝送されるべきであるので、CPICH 電力は 1つのチャネル化コードに対する HS-DSCH 電力より非常に大きい。従って、1つのチャネル化コードに対する HS-DSCH 電力と CPICH 電力との差が大きい場合、HS-DSCH 電力レベルを正確に表現するためには複数の伝送ビットが要求される。従って、前記 UE からの QAM 変調信号を復調するために、前記 Node B によって HS-DSCH 電力レベルを決定する方式が必要になる。さらに、前記 HS-DSCH 電力レベルに関する情報を前記 UE に伝送する方式が要求されている。

【0020】図 4 で説明したように、前記 DPCH 及

び前記 HS-DPCH が一定の電力比で伝送 (または、制御) される場合、送信電力上の問題が発生する可能性がある。これは、図 7 を参照して説明する。

【0021】図 7 は、通常的な HSDPA 方式を使用する通信システムにおいて UE がソフトハンドオーバー領域 (Soft Handover Region) に存在する場合のチャネル割り当て構造を示す概略図である。図 7 において、1つの UE が K 個の Node B からサービスを受けるソフトハンドオーバー領域に位置する場合のチャネル割り当て構造を示す。前記 UE が Node B #1 から HSDPA サービスを受けるうちに前記ソフトハンドオーバー領域に位置するようになって、前記 UE は新しい Node B を含む全ての Node B から必ず HSDPA サービスを受けることではない。つまり、前記 UE は、前記 Node B #1 から継続してパケットデータを受信するうちにチャネル状態が不良であると、最良のチャネル状況を有する他の Node B、つまり、ベストセルに前記 UE 自身のパケットデータ伝送状況を知らせ、その後、前記 Node B #1 との連結を断った後、最良のチャネル環境を有する新しい Node B から HSDPA サービスを受けるハードハンドオーバー (hard handover) を遂行する。結果的に、前記 UE は、1つの Node B のみから前記 HSDPA サービスのためのパケットデータを受信する。しかしながら、音声サービスは、前記 UE が多数の Node B と連結を維持する既存のソフトハンドオーバーを遂行するので、図 7 に示すように、前記 UE は、前記 HSDPA サービスのためのチャネルを Node B #1 から受信し、音声サービスのためのチャネル、つまり、既存の Release-99 DPCH を前記ソフトハンドオーバー領域内の全ての Node B (Node B #2 乃至 Node B #K) から受信する。また、前記 UE は、逆方向 (uplink) で全ての Node B に DPCH 及び DPCH を伝送するが、ACK/NACK のような HSDPA サービス関連情報を含む HS-DPCH を、前記 HSDPA サービスを受ける前記 Node B #1 のみに伝送する。

【0022】前記既存の Release-99 方式を適用する Node B に対する UE による送信電力制御は、下記のようなものである。Node B は、逆方向 DPCH のパイロットシンボルを通して信号対干渉比 (Signal-to-Interference Ratio: 以下、SIR と称する) を測定し、前記測定された SIR を目標 SIR (Target SIR) と比較する。前記比較の結果によって、前記測定された SIR が前記目標 SIR より小さい場合、前記 Node B は、順方向 DPCH の TPC フィールドを通して逆方向送信電力の対する電力増加命令を前記 UE に伝送する。反対に、前記測定された SIR が前記目標 SIR より大きい場合、前記 Node B は、前記順方向 DPCH の TPC フィールドを通して逆方向送信電力に対する電力減少命令を前記 UE に伝送する。ここで、前記測定

されたSIRが前記目標SIRより小さいということは、前記チャネル状況が不良であることを意味するので、前記Node Bは、逆方向送信電力に対する電力増加命令を伝送するようになる。反対に、前記測定されたSIRが前記目標SIRより大きいということは、前記チャネル状況が比較的に良好であることを意味するので、前記逆方向送信電力に対する電力減少命令を伝送するようになる。

【0023】図7において、前記UEも前記逆方向チャネル送信電力を前記Release-99においての方式と同一の方式で制御する。具体的に、全てのNode Bから順方向DPCHのTPCフィールドを通して伝送された逆方向送信電力制御命令のうち、逆方向送信電力に対する電力減少命令が1つでも存在する場合、前記UEは、逆方向送信電力を減少させる。例えば、Node B#1に対する逆方向チャネル環境が不良である場合、前記Node B#1が前記UEに逆方向送信電力に対する電力増加命令を与えるにもかかわらず、前記Node B#1を除いた他のNode Bのうち1個のNode Bでも前記UEに逆方向送信電力に対する電力減少命令を伝送すると、前記UEは、逆方向送信電力を減少させる。従って、図7に示すように、HSDPAサービスを提供するNode B#1が継続して逆方向送信電力の電力増加命令をしても、他のNode Bによって逆方向DPCHの送信電力が減少される可能性があり、前記逆方向DPCHと一定の比を維持しながら電力制御を遂行するHS-DPCHの送信電力も減少される可能性がある。

【0024】前記UEがソフトハンドオーバー領域に位置する場合、前記Release-99のための逆方向DPCH及びDPCHは全てのNode Bに伝送され、上位階層でコンバインされ、ソフトハンドオーバーの効果を得ることができる。この場合、送信電力がある程度減少されても問題が発生しない。しかしながら、前記HSDPAサービスのために必要であるACK/NACKまたは前記HSDPAサービスのための他の制御情報を伝送する図4のHS-DPCHは、ただ1個のNode B、つまりNode B#1のみに伝送されるので、逆方向送信電力が減少すると、信頼度が低下する。

【0025】

【発明が解決しようとする課題】従って、本発明の目的は、HSDPA方式を使用する通信システムにおいて、逆方向HS-DPCHの送信電力を制御する装置及び方法を提供することにある。

【0026】本発明の他の目的は、HSDPA方式を使用する通信システムにおいて、逆方向HS-DPCHの送信電力を制御するために送信電力オフセットを決定する装置及び方法を提供することにある。

【0027】本発明のまた他の目的は、HSDPA方式

を使用する通信システムにおいて、逆方向HS-DPCHの送信電力を制御するために決定された送信電力オフセットを送信する装置及び方法を提供することにある。

【0028】本発明のまた他の目的は、HSDPA方式を使用する通信システムにおいて、HS-DPCHの電力レベルを決定する装置及び方法を提供することにある。

【0029】本発明のまた他の目的は、HSDPA方式を使用する通信システムにおいて、HS-DPCHの電力レベルを伝送する装置及び方法を提供することにある。

【0030】

【課題を解決するための手段】前述した目的を解決するための本発明の特長によると、高速パケットデータ通信システムにおいて逆方向送信電力を制御する装置を提供する。前記装置は、UEから受信された第1逆方向専用チャネル信号の信号対干渉比を測定し、前記測定された信号対干渉比と予め設定された目標信号対干渉比との間の差を計算するチャネル状態決定器と、前記差と予め設定された臨界値とを比較し、前記比較結果によって前記UEで受信されるパケットデータのための制御情報を伝送する第2逆方向専用チャネルに適用される逆方向電力オフセットを決定する送信電力決定器と、前記決定された逆方向電力オフセットを順方向を通して前記UEに伝送する送信器と、から構成される。

【0031】本発明の他の特徴によると、高速パケットデータ通信システムにおいて順方向データチャネル電力レベルを送信する装置を提供する。前記装置は、UEと設定されているチャネル状態によってパケットデータを伝送する順方向データチャネルに適用される変調方式を決定する変調方式決定器と、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定する順方向データチャネル電力レベル決定器と、前記決定された順方向データチャネル電力レベルを順方向を通して前記UEに伝送して、前記UEが前記順方向データチャネル電力レベルを利用して前記パケットデータを復調するようにする送信器と、から構成される。

【0032】本発明のまた他の特徴によると、高速パケットデータ通信システムにおいて逆方向送信電力を制御する方法を提供する。前記方法は、UEから受信された第1逆方向専用チャネル信号の信号対干渉比を測定する過程と、前記測定された信号対干渉比と予め設定された目標信号対干渉比との間の差を計算し、前記差を予め設定された臨界値と比較し、前記比較の結果によって、前記UE端末器が受信したパケットデータに対する制御情報を伝送する第2逆方向専用チャネルに適用される逆方向電力オフセットを決定する過程と、前記決定された逆



方向電力オフセットを順方向を通して前記UEに伝送する過程と、からなる。

【0033】本発明のまた他の特徴によると、高速パケットデータ通信システムにおいて順方向データチャネル電力レベルを送信する方法を提供する。UEと設定されているチャネル状態を推定し、前記推定されたチャネル状態によってパケットデータを伝送する順方向データチャネルに適用される変調方式を決定する過程と、前記決定された変調方式が高次変調方式である場合、前記順方向データチャネルのチャネル利得関連制御情報である順方向データチャネル電力レベルを決定する過程と、前記決定された順方向データチャネル電力レベルを順方向を通して前記UEに伝送して、前記UEが前記順方向データチャネル電力レベルを使用して前記パケットデータを復調するようにする過程と、からなる。

【0034】

【発明の実施の形態】以下、本発明に従う好適な実施形態について添付図を参照しつつ詳細に説明する。下記の説明において、本発明の要旨のみを明確にする目的で、関連した公知機能または構成に関する具体的な説明は省略する。

【0035】図8は、本発明の一実施形態によるHSDPA方式を使用する通信システムにおいてHS-DSCH電力レベルを決定する方式を示す図である。HSDPA方式を使用する通信システムにおいて、HS-DSCHの電力レベルは、前記従来の技術において説明したように、1つのチャンネル化コード(channelization code)に対するHS-DSCH電力と共通パイロットチャネル(Common Pilot Channel: 以下、CPICHと称する)電力との比(または、dB単位では電力差)として定義されている。図6において説明したように、1つのチャンネル化コードに対するHS-DSCH電力とCPICHとの電力差が大きい場合、HS-DSCH電力レベルを正確に表現するためには複数の伝送ビットが必要になる。しかしながら、前記CPICHは、セル全体に伝送されるチャネルであるので、実際に1つのチャンネル化コードに対するHS-DSCH電力レベルが前記CPICH電力レベルまで増加する状況は、ほとんど発生しない。従って、本発明の実施形態においては、前記HS-DSCH電力レベルを前記CPICH電力レベルに基づいて決定せず、1つのチャンネル化コードに対するHS-DSCH電力の最大レベルに基づいて決定する方式を提供する。もちろん、前記1つのチャンネル化コードに対するHS-DSCHの電力の最小レベルは、実際無線チャネル状況においては0にならない。従って、本発明の実施形態においては、1つのチャンネル化コードに対するHS-DSCH電力の最小レベル及び最大レベルを利用してHS-DSCH電力レベルを決定する。

【0036】図8を参照すると、前記HS-DSCH電力レベルをPビットで伝送するために、1個のチャネル

化コードに対するHS-DSCH電力の送信電力は、HS-DSCH電力の最小レベルと最大サイズとの間で $2^P$ 個の領域に分けられる。図8においては、前記HS-DSCH電力レベルを2ビットで伝送することを例えている。従って、前記HS-DSCH電力レベルを2ビットで伝送するために、前記HS-DSCH電力レベルは、1つのチャンネル化コードに対するHS-DSCH電力の最小レベルと最大レベルとの間で(5)乃至(8)領域に分割される。例えば、前記1つのチャンネル化コードに対するHS-DSCH電力が領域(5)に属する場合Node Bは、HS-DSCH電力レベルをBに設定し、前記HS-DSCH電力レベルBに対応するビット“11”を順方向(downlink)で伝送する。結果的に、従来技術において使用されたビット数と同一のビット数を使用し、精密なHS-DSCH電力レベルを伝送することができる。従って、前記UEは、QAM方式で変調した信号に対する復調のために必要な前記HS-DSCH電力レベルを正確に判断して、前記QAM復調の信頼性を向上させる。

【0037】一方、前記UEは、前記Node Bによって伝送された前記HS-DSCH電力レベルを示すビットを受信し、1つのチャンネル化コードに対するHS-DSCH電力レベルを検出する。ここで、前記UEは、前記Node Bと予め前記HS-DSCH電力の最小レベル及び最大レベルに関して規約しているべきであり、前記HS-DSCH電力の最小レベル及び最大レベルは、上位階層制御情報として前記UEに伝送される。さらに、前記Node Bは、前記セルを通して伝送できる全体送信電力のうち、前記HSDPAのための送信電力及び割り当てできるチャンネル化コードの最大数を予め決定している。従って、Node Bが前記2つの情報も上位階層制御情報としてUEに伝送する場合、前記UEは、1つのチャンネル化コードに対するHS-DSCH電力の最大レベルを識別することができる。具体的に説明すると、下記のようなものである。

【0038】前記Node Bが全体送信電力のうちHSDPAのための送信電力S、及びチャンネル化コードの最大数Nを有すると仮定する。Node Bが全てのチャンネル化コードに対して同一の電力を割り当てる場合、1つのチャンネル化コードに対する電力は $S/N$ になる。しかしながら、実際状況において、チャネル状況または変調コーディング方式(Modulation and Coding Scheme: 以下、MCSと称する)レベルによって対応するチャンネル化コードに電力を割り当てるので、全ての前記チャンネル化コードに同一の送信電力を割り当てない。例えば、Node BがQPSK方式で変調されるHS-DSCHに低い送信電力を割り当て、QAM方式で変調されるHS-DSCHには高い送信電力を割り当てる。従って、前記Node Bは、1つのチャンネル化コードに対する送信電力を $S(K/N)$ の分だけ可変的に割り当て

10

20

30

40

50

る。ここで、前記Kは、HS-DSCH間の送信電力を可変的に割り当てるための可変的な値である。あるチャネルのみに前記HSDPAのための全体送信電力を割り当てることはできないので、前記Kの可能値を制限して1つのチャネル化コードに対する最大電力レベルを制限する。同様に、前記UEも前記Node BからHSDPAのための全体送信電力、割り当てできるチャネル化コードの数、及び前記K値を含む上位階層情報を受信すると前記S(K/N)を計算することによって、1つのチャネル化コードに対するHS-DSCH電力の最大レベルを認知することができる。

【0039】図9は、本発明の実施形態によるHSDPA方式を使用する通信システムの順方向チャネル構造を示す図である。図9を参照すると、図1で説明したように、送信電力が伝送できるチャネルは、順方向(downlink)DPCH(Dedicated Physical Channel)及びHS-DSCH(High Speed-Downlink Shared Channel)の制御のためのSHCCH(Shared Control Channel)を含む。しかしながら、前記SHCCHは、予め前記HSDPAサービスのためのMCSレベル、HARQプロセッサ番号、及びHARQパケット番号のような制御情報を伝送しているため、他の制御情報を伝送する余裕がない。

【0040】しかしながら、図1において説明したように、1伝送時間間隔(Transmit Time Interval: 以下、TTIと称する)が $N(=N_1 + N_2)$ スロットを有する場合、HS-DSCHインジケータ(HI)は $N_1$ スロットに分けて伝送され、残りの $N_2$ スロットにおいてHS-DSCHインジケータを伝送する部分は、不連続伝送(DTX)処理される。従って、前記HS-DSCH電力レベルは、前記DPCHにおいて前記HS-DSCHインジケータを伝送しないスロットのHS-DSCHインジケータ部分を通して分けて伝送されることができ、前記HS-DSCHインジケータを伝送するスロットの位置が可変的であるので、前記HS-DSCH送信電力レベルを伝送するスロットの位置も可変的である。さらに、前記HS-DSCH電力レベルをTTI周期でNode BからUEに伝送することができ、伝送されるHS-DSCH電力レベルを示すビットが多い場合は、スロット周期またはフレーム単位で伝送することもできる。図9において、TTI内の1番目のスロット(slot#0)のみでHS-DSCHインジケータが伝送され、残りの $(N-1)$ スロットのうち2番目のスロット(slot#1)及びN番目のスロット(slot#N-1)のHS-DSCHインジケータ部分を通してHS-DSCH電力レベルが伝送される。他の順方向チャネル、つまり、SHCCH及びHS-DSCHは、図1で説明した構造と同一の構造を有する。一方、前記HS-DSCH電力レベルは、HSDPAのためのHS-DSCHの送信電力を知らせるための値であるので、UEが前記HSDPAサービスを受け

みに、つまり、HS-DSCHインジケータが存在し、さらに前記HSDPAデータがQAM方式によって変調される時のみに伝送される。図8によって決定されたHS-DSCH電力レベルを示すビット数がKビットであり、図9に示すように $N-1$ スロットにわたって伝送できるビット数がnビットである場合、前記HS-DSCH電力レベルは、 $(n, k)$ ブロックコード(block code)のようなエラー訂正符号(error correction code)を使用して伝送することができる。

【0041】図10は、本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向DPCH構造を示す図である。図10を参照すると、DPCHは、既存のHSDPAサービスを支援しないCDMA通信システム、例えば、Release-99において定義された順方向DPCHの構造を含み、前記構造は、下記のようなフィールドを有する。Data1及びData2フィールドは、上位階層の動作を支援するためのデータ、または、音声専用サービスを支援するためのデータを伝送する。送信電力制御(Transmission Power Control: 以下、TPCと称する)フィールドは、逆方向(uplink)送信電力を制御するための順方向TPC命令を伝送し、伝送フォーマット組合せ表示(Transmission Format Combination Indicator: 以下、TFCIと称する)フィールドは、前記Data1及びData2フィールドのTFCI情報を伝送する。Pilotフィールドは、システムによって予め定義されたパイロットシンボル列を伝送するフィールドであり、順方向チャネル状態を推定するためにUEによって使用される。前記HSDPAサービスのためのHS-DSCHインジケータ及び前記HS-DSCH電力レベルは、図9に示すように、既存のRelease-99順方向DPCH内に新しく定義されたフィールドを通して前記UEに伝送される。図10は、前記HS-DSCHインジケータ及び前記HS-DSCH電力レベルが既存の順方向DPCH内に新しく定義されたフィールドを通して伝送されるケースを示す。

【0042】一方、図11を参照すると、前記HS-DSCHインジケータ及び前記HS-DSCH電力レベルが前記既存の順方向DPCH内の特定のフィールドを通して伝送されることなく、新しい順方向DPCHを通して伝送されるケースを示す。

【0043】図11は、本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向DPCH構造を示す図である。図11を参照すると、前記HS-DSCHインジケータまたは前記HS-DSCH電力レベルは、既存の順方向DPCH内の特定のフィールドの代わりに、別途のチャネル化コードを割り当てる新しい順方向DPCHを通して伝送される。2つの順方向DPCH、つまり、第1専用物理チャネル(Primary DPCH: 以下、P-DPCHと称する)及び第2専用物理チャネ

ル(Secondary DPCH: 以下、S-DPCHと称する)を割り当てる。ここで、前記HS-DSCHインジケータまたは前記HS-DSCH電力レベルを伝送するためのS-DPCHは、伝送するデータの量が前記P-DPCHと異なるので、前記P-DPCHには拡散係数(Spreading Factor: 以下、SFと称する)値Nを割り当て、前記S-DPCHにはSF値Mを割り当てる。前記伝送されるHS-DSCHインジケータまたは前記HS-DSCH電力レベルのデータ量が小さい場合、前記S-DPCHのSF値Mを比較的に大きい値、例えば、M=512に設定することで、順方向チャンネル化コードの使用効率を高めることができる。

【0044】今まで、図10及び図11を参照して、順方向DPCHを通して前記HS-DSCH電力レベルを伝送するチャンネル構造に関して説明した。次に、図12を参照して、SHCCHを利用して前記HS-DSCH電力レベルを伝送するチャンネル構造に関して説明する。

【0045】図12は、本発明の他の実施形態によるHSDPA方式を使用する通信システムのSHCCH構造を示す図である。図12を参照すると、図1において説明したように、HS-DSCHを制御する前記SHCCHは、HS-DSCHチャンネル化コード、前記HS-DSCHで使用される変調及びチャンネルコーディング方式を示すMCSレベル、及びHARQ情報、つまり、HARQプロセッサ番号及びHARQパケット番号を伝送する。このような制御情報を伝送するフィールドのうち一部のフィールドは、前記HS-DSCH電力レベルを伝送するフィールドとして定義される。前記制御情報のMCSレベルが前記HS-DSCHがQAM方式によって変調されることを示す場合、前記SHCCHを通して前記HS-DSCH電力レベル値が伝送される。前記HS-DSCHが前記QAM方式によって変調されない場合、前記HS-DSCH電力レベルを伝送するフィールドはDTX処理されるか、前記フィールドにダミー(dummy)ビットが挿入される。一般的に、前記HS-DSCHがQAM方式によって変調されない場合、これは、チャンネル状況が不良であることを意味する。従って、前記HS-DSCH電力レベルが伝送されるフィールドを通して高い信頼度が要求されるHARQ情報が伝送されることができる。

【0046】図12において、(a)は、前記HS-DSCHがQAM方式によって変調される時、HS-DSCHチャンネル化コード及び他の情報、MCSレベル、HARQ情報、及びHS-DSCH電力レベルを伝送するSHCCH構造を示す。次に、(b)は、前記MCSレベルが前記HS-DSCH電力レベルを伝送する必要がないQPSK方式または8PSK(8-ary Phase Shift Keying)変調を示す時、前記HS-DSCH電力レベルを伝送するフィールドをDTX処理するか、または前記フィールドにダミービットを挿入するSHCCH構造を示す。

最後に、(c)は、前記QAM方式が使用されない時、これは、チャンネル状況が不良であることを意味するので、元のHARQ制御情報フィールドを前記HS-DSCH電力レベルを伝送するフィールドまで拡張することによってHARQ関連制御情報を伝送する伝送SHCCH構造を示す。図12は、順方向DPCH内に前記HS-DSCHインジケータフィールドが存在するチャンネル構造を示すが、前記DPCHとは異なるチャンネル化コードが割り当てられた別途のチャンネルを通して前記HS-DSCHインジケータが伝送されるチャンネル構造を使用することもできる。

【0047】図13は、本発明の実施形態によるHSDPA方式を使用する通信システムのNode Bの送信装置構造を示すブロック図であり、特に、1つのDPCHを利用してHS-DSCHインジケータ及びHS-DSCH電力レベルを伝送するNode B送信装置構造を示す。

【0048】図13を参照すると、HS-DSCHデータパケット(または、HSDPAデータパケット)1301は、符号器(encoder)1302に入力される。前記符号器1302は、予め設定されているコーディング方式、例えば、ターボコーディング(Turbo coding)方式によって前記HS-DSCHデータパケットを符号化して符号化シンボルを生成し、前記生成された符号化シンボルをレートマッチング器(rate matcher)1303に提供する。前記レートマッチング器1303は、TTIで信号を伝送するために、反復(symbol repetition)及び穿孔(puncturing)を通して前記符号器1302から出力された信号に対してシンボルレートマッチング(rate matching)を遂行し、前記レートマッチングされた信号をインターリーバ(interleaver)1304に提供する。前記インターリーバ1304は、レートマッチング器1303から出力される信号をインターリーブして変調器(modulator)1305に提供する。前記変調器1305は、前記インターリーバ1304から出力された信号を予め設定された変調方式、つまり、QPSK、8PSK、M-ary QAM方式によって変調して、ビットストリーム(bit stream)の形態で直列/並列変換器(serial to parallel converter)1306に提供する。前記直列/並列変換器1306は、前記受信されたビットストリームを2つのビットストリーム、つまり、ビットストリームIとビットストリームQに並列変換して拡散器(spreaders)1307に提供する。前記拡散器1307は、前記直列/並列変換器1306から出力された2つのビットストリームを同一のチャンネル化コード $C_{ch}$ を使用して、他のチャンネル化コードを使用する他の信号と直交性を有するように拡散し、前記拡散されたビットストリームIは加算器1309に、ビットストリームQは乗算器1308にそれぞれ提供される。前記乗算器1308は、前記ビットストリームQをjと掛けて前記加算器1

309に提供する。前記加算器1309は、前記乗算器1308から出力された信号と前記ビットストリームIを加算して1つの複素数ビットストリームを生成し、前記生成された複素数ビットストリームを乗算器1310に提供する。前記乗算器1310は、前記加算器1309から出力された信号を予め設定されたスクランプリングコードC<sub>SCRAMBLE</sub>と掛けてスクランプリング(scrambling)し、その出力を乗算器1311に出力する。ここで、前記乗算器1310は、スクランブラー(scrambler)として動作する。前記乗算器1311は、前記乗算器1310から出力された信号をチャンネル利得1312と掛けて加算器1343に提供する。ここで、前記チャンネル利得1312は、HS-DSCHの電力レベルを決定するパラメータであり、SFが小さい時は大きい値を有し、伝送される使用者データ(user data)の種類によって可変する。前記HS-DSCHデータが前記変調器1305においてQAM方式によって変調される場合、前記Node Bは、UEがQAM復調を効率的に遂行することができるように、前記チャンネル化コードに対するHS-DSCH電力レベルを前記UEに知らせる。さらに、HS-DSCH電力レベル決定器1315は、前記チャンネル利得1312からの前記HS-DSCH電力、及び1つのチャンネル化コードに対するHS-DSCH電力の最大レベル及び最小レベルを利用してHS-DSCH電力レベルを決定し、前記決定されたHS-DSCH電力レベルに対応するビット1321を生成する。

【0049】DPCHを通して伝送される使用者データ1316は、符号器1317に入力される。前記符号器1317は、前記使用者データ1316を予め設定されたコーディング方式によって符号化してレートマッチング器1318に出力する。前記レートマッチング器1318は、前記符号器1317から出力された信号に対してシンボル反復または穿孔などによってレートマッチングを遂行して、前記出力されたビットの数が実際物理チャンネル(physical channel)を通して伝送されるビット数にマッチングするようにし、前記レートマッチングされた信号をインターリーバ1319に提供する。前記インターリーバ1319は、前記レートマッチング器1318から出力された信号を予め設定された方式によってインターリーブして変調器1320に出力する。前記変調器1320は、前記インターリーバ1319から出力された信号を予め設定された変調方式によって変調して多重化器(multiplexer)1327に提供する。前記多重化器1327は、スイッチ(switch)1323によって伝送時点が区分されたHS-DSCHインジケータ1322及びHS-DSCH電力レベル1321、TFCI1324、順方向チャンネル状態を推定するためのPilot1325、及び逆方向送信電力制御のためのTPC1326を多重化することで、1つのビットストリームを生

成し、前記生成されたビットストリームを直列/並列変換器1328に提供する。ここで、前記スイッチ1323は、前記HS-DSCHインジケータ1322が伝送されるべき時点では前記HS-DSCHインジケータ1322に連結され、前記HS-DSCH電力レベル1321が伝送されるべき時点では前記HS-DSCH電力レベル1321に連結されることで、前記HS-DSCHインジケータ1322及び前記HS-DSCH電力レベル1321の伝送時点を制御する。

10 【0050】前記直列/並列変換器1328は、前記多重化器1327から出力された1つのビットストリームを2つのビットストリーム、つまり、ビットストリームI及びビットストリームQに並列変換して拡散器1329に提供する。前記拡散器1329は、2個の乗算器から構成され、前記直列/並列変換器1328から出力された2つのビットストリームを前記2個の乗算器にそれぞれ提供して、前記ビットストリームが他のチャンネル化コードを使用する他の信号と直交性を有するように、チャンネル化コードC<sub>v s f</sub>と掛けることで、拡散されたビットストリームI及び拡散されたビットストリームQを生成する。ここで、前記拡散器(spreader)1329は、前記拡散されたビットストリームQを乗算器1330に提供し、前記拡散されたビットストリームIを加算器1331に提供する。前記乗算器1330は、前記拡散器1329から出力されたビットストリームQとIを掛けて前記加算器1331に提供する。前記加算器1331は、前記ビットストリームIに前記乗算器1330から出力された信号を加算して1つの複素数ビットストリームを生成し、前記生成された複素数ビットストリームを乗算器1332に提供する。前記乗算器1332は、前記加算器1331から出力された前記複素数ビットストリームをチップ(chip)単位でスクランプリングコードC<sub>SCRAMBLE</sub>と掛けてスクランブルし、その出力を乗算器1333に提供する。ここで、前記乗算器1332は、スクランブラーとして動作する。前記乗算器1333は、前記乗算器1332から出力された信号をチャンネル利得1334と掛けて加算器1343に提供する。

40 【0051】一方、HS-DSCH制御情報1335は、直列/並列変換器1336に入力される。前記直列/並列変換器1336は、前記HS-DSCH制御情報1335を2つのビットストリームに変換して拡散器1337に出力する。前記拡散器1337は、2個の乗算器から構成され、前記2つのビットストリームは前記2個の乗算器にそれぞれ入力され、チャンネル化コードC<sub>v s f</sub>と掛けられて、拡散されたビットストリームI及び拡散されたビットストリームQを生成する。ここで、前記拡散器1337は、前記拡散されたビットストリームQを乗算器1338に提供し、前記拡散されたビットストリームIを加算器1339に提供する。前記乗算

器 1338 は、前記拡散器 1337 から出力されたビットストリーム Q と J を掛けて前記加算器 1339 に提供する。前記加算器 1339 は、前記ビットストリーム I に前記乗算器 1338 から出力された信号を加算することで、1つの複素数ビットストリームを生成して乗算器 1340 に提供する。前記乗算器 1340 は、前記加算器 1339 から出力された前記複素数ビットストリームをチップ単位でスクランプリングコード C

SCRAMBLE と掛けてスクランブルし、その出力を乗算器 1341 に提供する。ここで、前記乗算器 1340 は、スクランブラーとして動作する。前記乗算器 1341 は、前記乗算器 1340 から出力された信号をチャネル利得 1342 と掛けて前記加算器 1343 に出力する。前記合計器 1343 は、前記生成された DPCH 信号(つまり、前記算器 1333 から出力された信号)、前記生成された SHCCH 信号(つまり、前記乗算器 1341 から出力された信号)、及び前記生成された HS-DSCH 信号(つまり、前記乗算器 1311 から出力された信号)を合計してフィルタ(Filter) 1344 に提供する。前記フィルタ 1344 は、前記合計器 1343 から出力された信号をフィルタリングして RF(Radio Frequency) 処理器 1345 に提供し、前記 RF 処理器 1345 は、前記フィルタ 1344 から出力された信号を RF 帯域信号に変換してアンテナ(antenna) 1346 を通してエア(air)上で伝送する。

【0052】図 11 において説明したように、前記 HS-DSCH インジケータ及び前記 HS-DSCH 電力レベルが別途の DPCH、つまり S-DPCH を通して伝送される場合、図 13 の Node B は、一般の DPCH、つまり、P-DPCH のために使用されるチャンネル化コードと区分されるチャンネル化コードを前記 S-DPCH に割り当てるように変更されるべきである。

【0053】今まで、図 13 を参照して、前記 HS-DSCH インジケータ及び前記 HS-DSCH 電力レベルを DPCH を通して伝送する Node B の送信装置構造を説明した。次に、前記 HS-DSCH インジケータ及び前記 HS-DSCH 電力レベルを SHCCH を通して伝送する Node B の送信装置構造を図 14 を参照して説明する。

【0054】図 14 は、本発明の他の実施形態による HSDPA 方式を使用する通信システムにおいて Node B の送信装置構造を示すブロック図である。図 14 の参照符号 1401 乃至 1415 によって表される構成部の動作は、図 13 の参照符号 1301 乃至 1315 によって表される構成部の動作と同一であるので、詳細な説明は省略する。

【0055】HS-DSCH 電力レベル決定器(power level determiner) 1415 によって決定された HS-DSCH 電力レベル 1418 は、HS-DSCH チャンネル化コード及び他の制御情報 1416、MCS レベル 14

17、及び HARQ 制御情報 1419 とともに多重化器 1420 に提供される。前記多重化器 1420 は、前記 HS-DSCH 電力レベル 1418、HS-DSCH チャンネル化コード及び他の制御情報 1416、MCS レベル 1417、及び HARQ 制御情報 1419 を前記 SHCCH スロットフォーマット(slot format)に適するように多重化して直列/並列変換器 1421 に提供する。前記直列/並列変換器 1421 は、前記多重化器 1420 から出力された 1つのビットストリームを 2つのビットストリーム、つまり、ビットストリーム I とビットストリーム Q に並列変換して、拡散器 1422 に提供する。前記拡散器 1422 は、2つの乗算器から構成され、前記直列/並列変換器 1421 から出力された 2つのビットストリームを前記 2つの乗算器にそれぞれ入力し、前記ビットストリームが他のチャンネル化コードを使用する他の信号と直交性を有するようにチャンネル区分コード C<sub>ovs</sub> と掛けることで、拡散されたビットストリーム I 及び拡散されたビットストリーム Q を生成する。ここで、前記拡散器 1422 は、前記拡散されたビットストリーム Q を乗算器 1423 に提供し、前記拡散されたビットストリーム I を加算器 1424 に提供する。前記乗算器 1423 は、前記拡散器 1422 から出力されたビットストリーム Q と J を掛けて前記加算器 1424 に提供する。前記加算器 1424 は、前記ビットストリーム I に前記乗算器 1423 から出力された信号を加算することで 1つの複素数ビットストリームを生成して乗算器 1425 に提供する。前記乗算器 1425 は、前記加算器 1424 から出力された前記複素数ビットストリームをチップ単位でスクランプリングコード C

SCRAMBLE と掛けてスクランブルし、その出力を乗算器 1426 に提供する。ここで、前記乗算器 1425 は、スクランブラーとして動作する。前記乗算器 1426 は、前記乗算器 1425 から出力された信号をチャネル利得 1427 と掛けて合計器 1445 に提供する。【0056】DPCH を通して伝送される使用者データ 1428 は、符号器 1429 に入力され、前記符号器 1429 は、前記使用者データ 1428 を予め設定されているコーディング方式によって符号化してレートマッチング器 1430 に提供する。前記レートマッチング器 1430 は、前記符号器 1429 から出力された信号に対してシンボル反復または穿孔を通してレートマッチングを遂行して、出力されたビット数が実際物理チャンネルを通して伝送されるビット数にマッチングするようにしてインターリーブ 1431 に提供する。前記インターリーブ 1431 は、前記レートマッチング器 1430 から出力された信号を予め設定されている方式によってインターリーブして変調器 1432 に提供する。前記変調器 1432 は、前記インターリーブ 1431 から出力された信号を予め設定されている変調方式によって変調して多重化器 1437 に提供する。前記多重化器 1437 は、



HS-DSCHインジケータ1433、TFCI1434、及び順方向チャネル状態を推定するためのパイロット1435、及び逆方向送信電力制御のためのTPC1436を多重化することで1つのビットストリームを生成して直列／並列変換器1438に提供する。

【0057】前記直列／並列変換器1438は、前記多重化器1437から出力された1つのビットストリームを2つのビットストリーム、つまり、ビットストリームIとビットストリームQに並列変換して拡散器1439に出力する。前記拡散器1439は2個の乗算器から構成され、前記直列／並列変換器1438から出力された2つのビットストリームを前記2個の乗算器にそれぞれ提供して、他のチャネル化コードを使用する他の信号と直交性を有するように、チャネル区分コード $C_{ovsf}$ と掛けることで、拡散されたビットストリームI及び拡散されたビットストリームQを生成する。ここで、前記拡散器1439は、前記拡散されたビットストリームQを乗算器1440に提供し、前記拡散されたビットストリームIは加算器1441に出力される。前記乗算器1440は、前記拡散器1439から出力されたビットストリームQとJを掛けて前記加算器1441に提供する。前記加算器1441は、前記ビットストリームIに前記乗算器1440から出力された信号を加算することで1つの複素数ビットストリームを生成して乗算器1442に提供する。前記乗算器1442は、前記加算器1441から出力された前記複素数ビットストリームをチップ単位でスクランプリングコード $C_{scramble}$ と掛けてスクランブルし、その出力を乗算器1443に提供する。ここで、前記乗算器1442は、スクランブラーとして動作する。前記乗算器1443は、前記乗算器1442から出力された信号をチャネル利得1444と掛けて前記合計器1445に出力する。

【0058】前記合計器1445は、前記生成されたDPCH信号(つまり、前記乗算器1443から出力された信号)、前記生成されたSHCCH信号(つまり、前記乗算器1426から出力された信号)、及び前記生成されたHS-DSCH信号(つまり、前記乗算器1411から出力された信号)を合計してフィルタ1446に提供する。前記フィルタ1446は、前記合計器1445から出力された信号をフィルタリングしてRF処理器1447に提供し、前記RF処理器1447は、前記フィルタ1446から出力された信号をRF帯域信号に変換してアンテナ1448を通してエア上で伝送する。

【0059】一方、図12において説明したように、前記HS-DSCHインジケータがDPCHとは異なるチャネル化コードを使用して別途のチャネルを通して伝送されるチャネル構造を有するケースにおいて、本発明は、SHCCHを通してHS-DSCH電力レベルを伝送する送信装置を提供することができる。

【0060】図15は、図13に示すNode Bの送

信装置に対応するUEの受信装置構造を示すブロック図である。図15を参照すると、アンテナ1501を通して受信されたRF帯域信号は、RF処理器1502に入力される。前記RF処理器1502は、前記受信されたRF帯域信号を基底帯域(baseband)信号に変換してフィルタ1503に出力する。前記フィルタ1503は、前記RF処理器1502から出力された信号をフィルタリングして乗算器1504、1516、1527に提供する。ここで、前記乗算器1504、1516、1527は、デスクランブラー(descrambler)として動作し、前記Node Bの送信装置によって伝送されたチャネルに対するチャネル化コードを入力信号と掛ける。結果的に、前記乗算器1504は、順方向データチャネルであるHS-DSCH信号を出力し、前記乗算器1516は、順方向DPCH信号を出力し、前記乗算器1527は、SHCCH信号を出力する。

【0061】前記乗算器1504から出力された複素数信号は、complex to I and Q streams部1505に入力される。前記complex to I and Q streams部1505は、前記乗算器1504から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器(despreader)1506に提供する。前記逆拡散器1506は、前記complex to I and Q streams部1505から出力された実数信号I及び虚数信号Qを前記Node Bの伝送装置において使用されたチャネル化コード $C_{ovsf}$ と掛けて逆拡散し、その出力をチャネル補償器(channel compensator)1510に提供する。同様に、前記乗算器1516から出力された複素数信号は、complex to I and Q streams部1517に入力され、前記complex to I and Q streams部1517は、前記乗算器1516から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器1518に提供する。前記逆拡散器1518は、前記complex to I and Q streams部1517から出力された実数信号I及び虚数信号Qを前記Node Bの伝送装置において使用されたチャネル化コード $C_{ovsf}$ と掛けて逆拡散してからチャネル補償器1519及び逆多重化器(demultiplexer)1507に提供する。また、前記乗算器1527から出力された複素数信号は、complex to I and Q streams部1528に入力され、前記complex to I and Q streams部1528は、前記乗算器1527から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器1529に提供する。前記逆拡散器1529は、前記complex to I and Q streams部1528から出力された実数信号I及び虚数信号Qを前記Node Bの伝送装置において使用されたチャネル化コード $C_{ovsf}$ と掛けて逆拡散してからチャネル補償器1530に提供する。前記逆拡散器1518の出力信号I及びQは、前記逆多重化器1507に提供される。前記逆多重化器1507は、前記逆拡散器1518から出力された信号を逆多重化してパイロット1508を出力する。前記出力さ

れたパイロット1508は、チャンネル推定器(channel estimator)1509に入力される。前記チャンネル推定器1509は、無線チャンネルによる歪み推定を通してチャンネル推定値を検出して前記チャンネル補償器1510、1519、1530に提供する。

【0062】前記チャンネル補償器1510、1519、1530は、それぞれ前記チャンネル推定値を利用して前記逆拡散器1506、1518、1529から出力された信号の歪みを補償する。つまり、前記チャンネル補償器1510は、HS-DSCHデータを2つのビットストリームに出力し、前記チャンネル補償器1519は、DPCHデータを2つのビットストリームに出力し、前記チャンネル補償器1530は、SHCCHデータを2つのビットストリームに出力する。前記チャンネル補償器1510、1519、1530から出力された信号は、それぞれ並列/直列変換器(parallel to serial converter)1511、1520、1531に入力され、前記並列/直列変換器1511、1520、1531は、前記チャンネル補償器1510、1519、1530から出力された信号をそれぞれ1つのビットストリームに直列変換する。

【0063】前記並列/直列変換器1531から出力された信号は、最終的にHS-DSCH制御情報として出力され、前記並列/直列変換器1520から出力された信号は、逆多重化器1521によってTPC1522、TFCI1523、及びスイッチ1525によって区分されたHS-DSCHインジケータ1524及びHS-DSCH電力レベル1526に逆多重化される。前記逆多重化器1521は、さらに順方向データ信号を出力し、前記順方向データ信号は、復調器1533、デインターリーバ(deinterleaver)1534、復号器1535によってチャンネル復号化され、順方向使用者データ1536として出力される。また、前記並列/直列変換器1511から出力された信号は、復調器1512、デインターリーバ1513、復号器1514によってチャンネル復号化されて、最終的に順方向データパケット1515として出力される。ここで、前記復号器1514は、前記順方向データパケット1515がQAM方式によって変調される場合、前記受信されたHS-DSCH電力レベル1526を利用して前記順方向データパケット1515をQAM方式によって変調する。

【0064】図16は、本発明の他の実施形態によるHSDPA方式を使用する通信システムにおいて、UEの受信装置を示すブロック図である。特に、図14で説明した前記Node Bの伝送装置に対応する構造を示す。

【0065】図16を参照すると、アンテナ1601を通して受信されたRF帯域信号は、RF処理器1602に入力される。前記RF処理器1602は、前記受信されたRF帯域信号を基底帯域信号に変換してフィルタ1

603に提供する。前記フィルタ1603は、前記RF処理器1602から出力された信号をフィルタリングして乗算器1604、1616、1625に共通に出力する。ここで、前記乗算器1604、1616、1625は、デスクランブラー(descrambler)として動作し、前記Node Bの送信装置から伝送されたチャンネルに対するコードC<sub>DESCRAMBLE</sub>を前記入力された信号と掛ける。その結果、前記乗算器1604は、順方向データチャンネルであるHS-DSCH信号を出力し、前記乗算器1616は、順方向DPCH信号を出力し、前記乗算器1625は、SHCCH信号を出力する。

【0066】前記乗算器1604から出力された複素数信号は、complex to I and Q streams部1605に入力される。前記complex to I and Q streams部1605は、前記乗算器1604から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器1606に出力する。前記逆拡散器1606は、前記complex to I and Q streams部1605から出力された実数信号I及び虚数信号Qを前記Node Bの伝送装置で使用されたチャンネル化コードC<sub>VSF</sub>と掛けて逆拡散し、その出力をチャンネル補償器1610に提供する。同様に、前記乗算器1616から出力された複素数信号は、complex to I and Q streams部1617に入力される。前記complex to I and Q streams部1617は、前記乗算器1616から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器1618に提供する。前記逆拡散器1618は、前記complex to I and Q streams部1617から出力された実数信号I及び虚数信号Qを前記Node Bの伝送装置で使用されたチャンネル化コードC<sub>VSF</sub>と掛けて逆拡散してからチャンネル補償器1619及び逆多重化器1607に出力する。また、前記乗算器1625から出力された複素数信号は、complex to I and Q streams部1626に入力される。前記complex to I and Q streams部1626は、前記乗算器1625から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器1627に出力する。前記逆拡散器1627は、前記complex to I and Q streams部1626から出力された実数信号I及び虚数信号Qを前記Node Bの伝送装置で使用されたチャンネル化コードC<sub>VSF</sub>と掛けて逆拡散してからチャンネル補償器1628に出力する。前記逆拡散器1618の出力信号I及びQは、前記逆多重化器1607に提供される。前記逆多重化器1607は、前記逆拡散器1618から出力された信号を逆多重化してパイロットを出力する。前記出力されたパイロットは、チャンネル推定器1609に入力される。前記チャンネル推定器1609は、無線チャンネルによる歪み推定を通してチャンネル推定値を検出して前記チャンネル補償器1610、1619、1628に提供する。

【0067】前記チャンネル補償器1610、1619、1628は、前記チャンネル推定値を利用して、それぞれ



前記逆拡散器 1606、1618、1627 から出力された信号の歪みを補償する。つまり、前記チャネル補償器 1610 は、HS-DSCH データを 2 つのビットストリームに出力し、チャネル補償器 1619 は、DPCH データを 2 つのビットストリームに出力し、チャネル補償器 1628 は、SHCCH データを 2 つのビットストリームに出力する。前記チャネル補償器 1610、1619、1628 から出力された信号は、それぞれ並列/直列変換器 1611、1620、1629 に入力され、前記並列/直列変換器 1611、1620、1629 は、それぞれ前記チャネル補償器 1610、1619、1628 から出力された信号を 1 つのビットストリームに直列変換する。

【0068】前記並列/直列変換器 1629 から出力された信号は、逆多重化器 1630 に入力される。前記逆多重化器 1630 は、前記並列/直列変換器 1629 から出力された信号を HS-DSCH チャネル化コード及び他の制御情報 1631、MCS レベル 1632、HS-DSCH 電力レベル 1633、及び HARQ 情報 1634 に逆多重化する。前記並列/直列変換器 1620 から出力された信号は、前記逆多重化器 1621 によって TPC 1622、TFCI 1623、HS-DSCH インジケータ 1624 に逆多重化される。前記逆多重化器 1621 は、さらに順方向データ信号を出力し、前記順方向データ信号は、復調器 1625、デインターリーバ 1636、及び復号器 1637 によってチャネル復号化され、最終的に順方向使用者データ 1638 として出力される。また、前記並列/直列変換器 1611 から出力された信号は、復調器 1612、デインターリーバ 1613、及び復号器 1614 によってチャネル復号化され、順方向データパケット 1615 として最終的に出力される。ここで、前記復号器 1614 は、前記順方向データパケット 1615 が QAM 方式によって変調されている場合、前記受信される HS-DSCH 電力レベル 1633 を利用して QAM 方式によって変調する。

【0069】図 17 は、本発明の実施形態による HSDPA システムにおいて Node B の動作過程を示すフローチャートである。特に、Node B によって HS-DSCH 電力レベルを決定及び伝送する過程を示す。

【0070】図 17 を参照すると、段階 1702 で、Node B は HSDPA データパケットの有無を示す HS-DSCH インジケータを決定し、段階 1703 に進行する。ここで、前記 HS-DSCH インジケータは、図 9 で説明したように、UE が HSDPA サービスを受ける時に必要な情報であり、前記 Node B は、前記 HS-DSCH インジケータが存在する時のみに HS-DSCH 電力レベルを決定及び伝送する。特に、“前記 HS-DSCH インジケータを決定する”ということは、前記 HS-DSCH インジケータをオン(on)にするか、それともオフ(off)にするかを決定することを

意味する。前記 HS-DSCH を通して伝送される HSDPA データが存在する場合、前記 HS-DSCH はオンになる。前記 HS-DSCH を通して伝送される HSDPA データが存在しない場合、前記 HS-DSCH はオフになる。段階 1703 で、前記 Node B は、前記 HS-DSCH インジケータがオンであるか否か进行检查する。前記検査の結果、前記 HS-DSCH インジケータがオンでない場合、つまり、前記 HS-DSCH がオフである場合、前記 Node B は、段階 1704 に進行して、次の TTI になるまで待機した後、段階 1702 に戻る。

【0071】段階 1703 で、前記 HS-DSCH インジケータがオンである場合、前記 Node B は、段階 1705 に進行する。段階 1705 で、前記 Node B は、前記 HS-DSCH を通して伝送される HSDPA データための変調方式及びチャネルコーディング方法を決定する MCS レベルを決定する。段階 1706 で、前記 Node B は、前記決定された MCS レベルを参照することで、前記 HS-DSCH の変調方式が QAM 方式であるか否か进行检查する。前記検査の結果、前記 HS-DSCH 変調方式は前記 QAM 変調方式でない場合、前記 Node B は段階 1704 に戻る。前記 HS-DSCH 変調方式が前記 QAM 変調方式である場合、前記 Node B は段階 1707 に進行する。段階 1707 で、前記 Node B は、前記 HS-DSCH を QAM 変調方式によって変調するので、前記 Node B によって 1 つのチャネル化コードに割り当てできる HS-DSCH 電力の最大レベル及び最小レベルを決定した後、段階 1708 に進行する。段階 1708 で、前記 Node B は、前記 HS-DSCH 電力の最大レベル及び最小レベルに基づいて HS-DSCH 電力レベルを決定した後、段階 1709 に進行する。段階 1709 で、前記 Node B は、前記決定された HS-DSCH 電力レベルを DPCH または SHCCH を通して伝送した後、前記過程を終了する。

【0072】図 18 は、本発明の他の実施形態による HSDPA システムにおいて UE の動作過程を示すフローチャートである。特に、図 18 は、UE によって HS-DSCH 電力レベルを受信し、前記受信された HS-DSCH 電力レベルに基づいてデータを復号する動作を示す図である。

【0073】図 18 を参照すると、段階 1802 で、UE は、受信された DPCH 信号から HS-DSCH インジケータを検出した後、段階 1803 に進行する。段階 1803 で、前記 UE は、前記検出された HS-DSCH インジケータがオンであるか否か进行检查する。前記検査の結果、前記 HS-DSCH インジケータがオンでない場合、つまり、前記 HS-DSCH がオフである場合、前記 UE は、段階 1804 に進行する。段階 1804 で、前記 UE は、次の TTI になるまで待機した後、

段階 1802 に戻る。

【0074】段階 1803 で、前記 HS-DSCH インジケータがオンである場合、前記 UE は、段階 1805 に進行する。段階 1805 で、前記 UE は、前記 HS-DSCH インジケータがオンになった TTI 内の次のスロットにおいて SHCCH を通して伝送される MCS レベルを検出した後、段階 1806 に進行する。段階 1806 で、前記 UE は、前記検出された MCS レベルが QAM 変調を示すか否かを検査する。前記検査の結果、前記 MCS レベルが前記 QAM 変調をしめていない場合、前記 UE は、段階 1804 に戻る。しかしながら、前記検査の結果、前記 MCS レベルが前記 QAM 変調を示す場合、前記 UE は、段階 1807 に進行する。段階 1807 で、前記 UE は、前記 MCS レベルが QAM 変調方式を示すので、図 10 で説明したようなチャネル構造を有する場合、SHCCH から HS-DSCH 電力レベルを検出する。段階 1808 で、前記 UE は、前記検出された HS-DSCH 電力レベルによって前記 HS-DSCH を復調した後、前記過程を終了する。

【0075】今まで、HS-DSCH の信頼性のある復調のための HS-DSCH 電力レベルを決定し、前記決定された HS-DSCH を送受信する過程を説明した。次に、逆方向高速専用物理制御チャネル (High Speed Dedicated Physical Control Channel: 以下、HS-DPCCH と称する) の送信電力レベルを制御するための逆方向送信電力オフセット (Uplink Power Offset) を決定し、前記決定された逆方向電力オフセットを送受信する過程を説明する。

【0076】図 19 は、本発明の実施形態による逆方向電力オフセットを決定する方式を示す。図 7 で説明したように、HSDPA 方式を使用する通信システムにおいて、UE がソフトハンドオーバー領域に位置する場合、HS-DPCCH の逆方向送信電力が減少される可能性がある。しかしながら、Node B が、前記 UE が前記ソフトハンドオーバー領域に位置しているか否かを継続的に監視することは難しい。従って、本発明の実施形態においては、前記 Node B に予め設定されている目標 SIR (Target Signal to Interference Ratio)  $SIR_{target}$  と UE から逆方向専用物理制御チャネル (Dedicated Physical Control Channel: 以下、DPCCCH と称する) を通して受信されるパイロットビットに基づいて測定された測定 SIR (Estimation SIR)  $SIR_{est}$  との間の差が予め設定された臨界値 #1 より大きい場合、対応するチャネルの状態は不良であると判断する。その後、本発明は、前記 SIR 差を臨界値と比較して逆方向チャネル状態によって送信電力オフセットを決定する。つまり、前記 UE が単純に前記ソフトハンドオーバー領域に位置する時だけでなく、前記逆方向チャネル環境が不良である時も逆方向送信電力を補償する。図 19 は、前記 Node B が  $SIR_{target}$  と  $SIR_{est}$  との間の差を利用して逆方向送信電力オフセットを決定する一例を示す。前記臨界値は前記 Node B によって任意で決定されることができるが、図 19 においては、前記臨界値は 2 dB の倍数に設定されると仮定する。つまり、臨界値 2 dB に対して  $SIR_{target}$  と  $SIR_{est}$  との間の差が 2 dB 以上で 4 dB 以下である場合、逆方向送信電力オフセットは 2 dB に決定され、前記 Node B は、前記決定された逆方向送信電力オフセットを前記 UE に伝送する。前記 UE は、前記 Node B から前記逆方向送信電力オフセットを受信すると、逆方向送信電力を前記受信された逆方向伝送オフセット 2 dB の分だけ増加させる。

【0077】一方、本発明において、 $SIR_{target}$  と逆方向 DPCCCH の  $SIR_{est}$  との差を逆方向電力オフセットとして定義し、逆方向 HS-DPCCH のみの送信電力を前記逆方向電力オフセットの分だけ増加させ、その他のチャネル DPCCCH 及び DPDCCH に既存の送信電力方式を適用する。前記 HS-DPCCH の送信電力は、毎度既存の DPCCCH の送信電力との比によって決定された電力に基づいてチャネル状況が不良である時のみに前記逆方向電力オフセットの分だけ増加される。

【0078】図 20 は、本発明の実施形態による逆方向電力オフセットを伝送するビット値を示すテーブルである。図 20 は、前記 Node B が図 19 で説明したように決定された逆方向電力オフセットを前記 UE に伝送する時、その逆方向電力オフセットを伝送するビットを示す。逆方向チャネル環境が良好で逆方向電力オフセットを順方向で伝送する必要がない場合、つまり、前記逆方向電力オフセットが 0 dB である場合、DTX 処理を遂行する。これは、前記逆方向チャネル環境が不良である時のみに順方向で前記逆方向電力オフセットを伝送し、逆方向チャネル環境が良好である場合は DTX 処理することで、前記逆方向電力オフセットをチャネル状況によって適応的に伝送することを意味する。ここで、前記逆方向電力オフセットが 0 dB であることは、チャネル環境が良好であるため逆方向 HS-DPCCH の信頼性が保障できるので、既存の DPCCCH と一定の電力比を維持しながら順方向 TPC 命令のみで逆方向送信電力を制御することができるということを意味する。前述したように、前記チャネル状況が不良であるのみに、前記 Node B は、逆方向電力オフセットを伝送し、前記逆方向電力オフセットによって逆方向電力制御を遂行するようになる。前記逆方向電力オフセットを前記 UE に伝送するために、図 20 に示すように 0 dB 以外の逆方向電力オフセットに対して前記逆方向電力オフセットの数が  $2^k$  である場合、前記逆方向電力オフセットを伝送するための順方向伝送ビットの数を K に設定することができる。図 20 において、0 dB 以外の逆方向電力オフセットが 2 dB、4 dB、6 dB、8 dB であるので、

10

20

30

40

50

2ビットで表現されることができる。例えば、前記逆方向電力オフセットは、00、01、10、11の順方向伝送ビットで表現されることができる。

【0079】図21は、本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向チャンネル構造を示す概略図である。図21を参照すると、図1で説明したように、逆方向電力オフセットを伝送することのできるチャンネルには、順方向DPCH、及びHS-DSCHの制御のためのSHCCHがある。しかしながら、前記SHCCHは予め前記HSDPAサービスのためのMCSレベル、HS-DSCHチャンネル化コード、HARQプロセッサ番号、及びHARQパケット番号などの制御情報を伝送しているので、他の制御情報を伝送する余裕がない。

【0080】しかしながら、図1で示したように、1つのTTIが $N(=N_1+N_2)$ スロットを有する場合、HS-DSCHインジケータは $N_1$ スロットの間に分けて伝送され、残りの $N_2$ スロットの間に前記HS-DSCHインジケータを伝送する部分はDTX処理される。従って、前記逆方向電力オフセットは、前記DPCHにおいて前記HS-DSCHインジケータを伝送しないスロットのHS-DSCHインジケータ部分を通して分けて伝送されることができる。前記HS-DSCHインジケータを伝送するスロットの位置が可変的であるので、前記逆方向電力オフセットを伝送するスロットの位置も可変的である。また、前記逆方向電力オフセットをTTI周期でNode BからUEに伝送することもでき、伝送されるべき逆方向電力オフセットを示すビットが多い場合、一定のスロット周期またはフレーム単位で伝送することもできる。図21において、TTI内の1番目のスロット(slot#0)のみを通してHS-DSCHインジケータが伝送され、逆方向電力オフセットは、残りの $(N-1)$ スロットのうち2番目のスロット(slot#1)及び $N$ 番目のスロット(slot#N-1)のHS-DSCHインジケータ部分を通して伝送される。他の順方向チャンネル、つまり、前記SHCCH及び前記HS-DSCHは、図1で説明した構造と同一の構造を有する。一方、前記逆方向電力オフセットは、HSDPAのためのHS-DPCHの逆方向送信電力の制御のための値であるので、UEが前記HSDPAサービスを受ける時のみに必要な値である。従って、前記逆方向電力オフセットを、前記HSDPAサービスデータが存在する時のみに、つまり、HS-DSCHインジケータが存在する時のみに伝送するようにして、前記Node Bは常にチャンネル状態を監視することで逆方向送信電力オフセットを決定すべきである。または、前記UEが前記逆方向電力オフセットを読み出さないようにすることができる。また、図20で説明したように、前記Node Bは、前記逆方向電力オフセットが0dBである場合はDTX処理を遂行し、前記チャンネル状況によって必要である時のみに前記逆方

向電力オフセットを伝送する。図20によって決定された逆方向電力オフセットを示すビットがKであり、図21に示すように $(N-1)$ スロットを通して伝送できるビットの数がnである場合、 $(n, K)$ ブロックコードのようなエラー訂正符号を利用して逆方向電力オフセットを伝送することができる。

【0081】図22は、本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向DPCH構造を示す。図22を参照すると、DPCHは、既存のHSDPAサービスを支援しないCDMA通信システム、例えば、Release-99において定義された順方向DPCH構造を含み、下記のようなフィールドを有する。Data1及びData2フィールドは、上位階層の動作を支援するためのデータまたは音声専用サービスを支援するためのデータを伝送する。TPCフィールドは、逆方向送信電力を制御するための順方向TPC命令を伝送し、TFCIフィールドは、前記Data1及びData2フィールドのTFC情報を伝送する。Pilotフィールドは、システムによって予め定義されたパイロットシンボルストリームを伝送するフィールドであり、UEによって順方向チャンネル状態を推定するために使用される。前記HSDPAサービスのためのHS-DSCHインジケータ及び逆方向電力オフセットは、図9に示すように、既存のRelease-99順方向DPCH内に新しく定義されたフィールドを通して前記UEに伝送される。図22は、前記HS-DSCHインジケータ及び前記逆方向電力オフセットが既存の順方向DPCH内に新しく定義されたフィールドを通して伝送されるケースを示す。一方、図23を参照すると、前記HS-DSCHインジケータ及び前記逆方向電力オフセットが前記既存の順方向DPCH内の特定のフィールドを通して伝送されることでなく、新しい順方向DPCHを通して伝送されるケースを説明する。

【0082】図23は、本発明のまた他の実施形態によるHSDPA方式を使用する通信システムの順方向DPCH構造を示す。図23を参照すると、前記HS-DSCHインジケータまたは逆方向電力オフセットは、既存の順方向DPCH内の特定のフィールドを通して伝送されることでなく、別途のチャンネル化コードが割り当てられた新しい順方向DPCHを通して伝送される。2つの順方向DPCH、つまり、P-DPCH及びS-DPCHを割り当てる。前記HS-DSCHインジケータまたは前記逆方向電力オフセットを伝送するためのS-DPCHは、伝送するデータ量が前記P-DPCHと異なるので、前記P-DPCHにはSFとしてNを割り当て、前記S-DPCHにはSFとしてMを割り当てる。前記伝送されるHS-DSCHインジケータ及び逆方向電力オフセットのデータ量が小さい場合、前記S-DPCHのSF値であるMを比較的に大きい値、例えば、 $M=512$ に設定することで、順方向チャンネル化コードの使用

効率が增加する。

【0083】図24は、本発明の実施形態によるHSDPAシステムにおいてNode B受信装置の内部構成を示すブロック図である。図24を参照すると、アンテナ2401を通してUEから受信された信号は、RF処理器2402に入力される。前記RF処理器2402は、前記アンテナ2401から受信される信号を基底帯域信号に変換して復調器2403に提供する。前記復調器2403は、前記RF処理器2402から出力された信号を予め設定されている復調方式によって復調して乗算器2404に提供する。前記乗算器2404は、前記復調器2403から出力された信号をスクランプリングコードC<sub>SCRAMBLE</sub>と掛けてデスクランプリングする。ここで、前記スクランプリングコードは、前記Node Bと前記UEとの間に規約されたコードであり、前記Node Bが複数のUEのうち特定のUEを識別することを可能にする。前記乗算器2404から出力された信号は、逆拡散器2405、2406、2407に共通に入力される。前記逆拡散器2405は、逆方向DPDCH信号に対する逆拡散を遂行し、前記逆拡散器2406は、逆方向DPDCH信号に対する逆拡散を遂行し、前記逆拡散器2407は、HS-DPDCHに対する逆拡散を遂行する。ここで、“逆拡散を遂行する”ということは、予め設定されているチャンネル化コードと入力される信号を掛けることである。もちろん、前記チャンネル化コードは、前記Node Bと前記UEとの間に相互規約されている。

【0084】前記逆拡散器2406から出力されたDPDCH信号は、乗算器2411に入力され、-1と掛けられて実数信号に復元される。ここで、前記-1と前記入力された信号を掛ける理由は、UEが前記DPDCH信号を1と掛けて虚数信号として送信するからである。前記乗算器2411から出力された信号は、逆多重化器2419及び乗算器2412にそれぞれ入力される。前記逆多重化器2419は、前記DPDCH信号からパイロット2414のみを抽出してチャンネル推定器2418及びチャンネル状態決定器2425に提供する。前記チャンネル状態決定器2425は、逆方向電力オフセットをUEに伝送するか否かを決定するために、SIR<sub>1</sub>とSIR<sub>2</sub>との間の差を計算し、前記差を予め設定された臨界値と比較して、その比較結果を逆方向電力オフセット決定器2426に提供する。そうすると、前記逆方向電力オフセット決定器2426は、前記チャンネル状態決定器2425から出力された比較結果によって図19で説明したように逆方向電力オフセット2427を決定する。前記過程のうち、図21で説明したように、前記Node Bが伝送するHSDPAデータパケットを有しない場合、つまり、前記HS-DSCHインジケータがオフである場合、逆方向電力オフセット決定器2426は、逆方向電力オフセットを伝送しない。

【0085】一方、前記チャンネル推定器2418は、パイロット2414を利用して前記UEと前記Node Bとの間のチャンネル環境を推定する。前記チャンネル推定器2418は、前記パイロット2414に基づいてチャンネルを推定した後、前記推定されたチャンネル環境に対するチャンネル推定値を乗算器2412、208、2421に提供する。前記乗算器2412は、前記乗算器2411から出力された信号と前記チャンネル推定器2418から出力された信号を掛けた後、逆多重化器2413に提供する。前記逆多重化器2413は、前記乗算器2412から出力された信号をパイロット2414を除いてTPC2415、TFCI2416、フィードバック情報(Feed Back Information: 以下、FBIと称する)2417に逆多重化する。前記TPC2415は、順方向送信電力の制御のために使用され、前記TFCI2416は、逆方向DPDCHの解析のために使用され、前記FBI2417は、閉ループ送信アンテナの利得調整のために使用される。さらに、前記乗算器2408は、前記逆拡散器2405から出力された信号と前記チャンネル推定器2418から出力された信号を掛けて復号器2409に提供する。前記復号器2409は、前記乗算器2408から出力された信号を前記UEによって使用されたコーディング方式、例えば、コンボリューションコーディング(convolutional coding)またはターボコーディング(turbo coding)のようなコーディング方式に対応する復号方式によって復号することで、使用者データ(user data)または上位階層シグナリング信号2428を生成し、前記生成された使用者データまたは上位階層シグナリング信号2428を上位階層に提供する。さらに、前記乗算器2421は、前記逆拡散器2407から出力された信号と前記チャンネル推定器2418から出力された信号を掛けて逆多重化器2422に提供する。前記逆多重化器2422は、前記乗算器2421から出力された信号をACK/NACK2423及び他の制御情報(other information)2424に逆多重化する。

【0086】図24を参照して、HSDPAシステムにおけるNode Bの受信装置に関して説明した。次に、図25を参照して、前記Node Bの送信装置に関して説明する。

【0087】図25は、本発明の実施形態によるHSDPAシステムにおいてNode Bの送信装置の内部構成を示すブロック図である。図25において、Node Bの送信装置は、前記HSDPA方式を使用しない通信システム、例えば、Release-99において定義されたData1、TPC、TFCI、Data2、Pilot、を及びNode Bが前記HSDPAサービスを支援するケースにおいてHS-DSCHインジケータまたは逆方向電力オフセットを1つの順方向DPDCHを通して伝送する。

【0088】図25を参照すると、DPDCHを通して伝

送される使用者データ(user data) 2501は、符号器 2502に入力される。前記符号器 2502は、前記使用者データ 2501をチャネル符号化してレートマッチング器 2503に提供する。前記レートマッチング器 2503は、出力されるビットの数が実際物理チャネルを通して伝送されるビット数にマッチングするように、前記符号器 2502から出力された信号に対してレートマッチングを遂行し、前記レートマッチングされた信号を多重化器 2510に提供する。HS-DSCHインジケータ 2505は、UEに前記HSDPAサービスを通して送信されるデータが存在する時に発生し、逆方向電力オフセット 2506は、前記HS-DSCHインジケータが伝送されない区間でチャネル状況によって伝送されるべきである時に発生する。前記発生されたHS-DSCHインジケータ 2505及び逆方向電力オフセット 2506は、スイッチ 2504に提供される。前記スイッチ 2504は、前記HS-DSCHインジケータ 2505及び前記逆方向送信電力オフセット 2506をスイッチングして前記多重化器 2510に提供する。さらに、前記システムにおいて発生されるTFCI 2507、パイロット 2508、及びTPC 2509も前記多重化器 2510に入力される。

【0089】前記多重化器 2510は、前記レートマッチング器 2503から出力された信号、前記スイッチ 2504出力された信号、TFCI 2507、Pilot 2508、TPC 2509を多重化することによって1つのビットストリームを生成し、前記生成されたビットストリームを直列／並列変換器 2511に提供する。前記直列／並列変換器 2511は、前記多重化器 2510から出力された信号を2つのビットストリーム、つまり、ビットストリームI及びビットストリームQに並列変換して拡散器 2512に提供する。前記拡散器 2512は2個の乗算器から構成され、前記直列／並列変換器 2511から出力された2つのビットストリームは前記2個の乗算器にそれぞれ提供されて、他のチャネル化コードを使用する信号と直交性を有するようにするためにチャネル化コード $C_{vsf}$ と掛けられることで、拡散されたビットストリームI及び拡散されたビットストリームQが生成される。ここで、前記拡散器 2512は、前記拡散されたビットストリームQを乗算器 2513に提供し、前記拡散されたビットストリームIを加算器 2514に提供する。前記乗算器 2513は、前記拡散器 2512から出力されたビットストリームQとJを掛けて前記加算器 2514に提供する。前記加算器 2514は、前記ビットストリームI信号と前記乗算器 2513から出力された信号を加算することで1つの複素数ビットストリームを生成して乗算器 2515に提供する。前記乗算器 2515は、前記加算器 2514から出力された前記複素数ビットストリームをチップ単位でスクランプリングコード $C_{scramble}$ と掛けてスクラン

ルし、その出力を乗算器 2516に提供する。ここで、前記乗算器 2515は、スクランブラーとして動作する。前記乗算器 2516は、前記乗算器 2515から出力された信号をチャネル利得(channel gain)と掛けて合計器 2524に提供する。ここで、前記チャネル利得は、前記DPCHの送信電力を決定するパラメータであり、一般的に拡散係数が小さい時は大きいチャネル利得を有し、伝送される使用者データの種類によって可変的である。今までは、前記DPCHを生成する過程を説明した。次に、SHCCHを生成する過程を説明する。

【0090】HS-DSCH制御情報 2517は、直列／並列変換器 2518に入力される。前記直列／並列変換器 2518は、前記HS-DSCH制御情報 2517を2つのビットストリーム、つまり、ビットストリームIとビットストリームQに変換して拡散器 2519に提供する。前記拡散器 2519は2個の乗算器から構成され、前記2つのビットストリームはそれぞれ前記2個の乗算器に入力されて、チャネル化コード $C_{vsf}$ と掛けられることで拡散されたビットストリームI及び拡散されたビットストリームQを生成する。ここで、前記拡散器 2519は、前記拡散されたビットストリームQを乗算器 2520に提供し、前記拡散されたビットストリームIを加算器 2521に提供する。前記乗算器 2520は、前記拡散器 2519から出力されたビットストリームQとJを掛けて前記加算器 2521に提供する。前記加算器 2521は、前記ビットストリームIと前記乗算器 2520から出力された信号を加算することで1つの複素数ビットストリームを生成して乗算器 2522に提供する。前記乗算器 2522は、前記加算器 2521から出力された前記複素数ビットストリームをチップ単位でスクランプリングコード $C_{scramble}$ と掛けてスクランブルし、その出力を乗算器 2523に提供する。ここで、前記乗算器 2522は、スクランブラーとして動作する。前記乗算器 2523は、前記乗算器 2522から出力された信号をチャネル利得と掛けて前記合計器 2524に提供する。前記合計器 2524は、前記生成されたDPCH信号(つまり、前記乗算器 2516から出力された信号)と前記生成されたSHCCH信号(つまり、前記乗算器 2523から出力された信号)を合計して変調器 2525に提供する。前記変調器 2525は、前記合計器 2524から出力された信号を変調してRF処理器 2526に提供する。前記RF処理器 2526は、前記変調器 2525から出力された信号をRF帯域信号に変換してアンテナ 2527を通してエア上で伝送する。

【0091】図26は、本発明の実施形態によるHSDPAシステムにおいてUEの送受信装置の内部構成を示すブロック図である。図26を参照すると、使用者データ及び上位階層のシグナリング情報 2601は、符号器 2602に入力される。前記符号器 2602は、前記使



用者データ及び上位階層のシグナリング情報 2601 を  
 予め設定されているコーディング方式、例えば、コンボ  
 ルーションコーディングまたはターボコーディング方式  
 で符号化してレートマッチング器 2603 に提供する。  
 前記レートマッチング器 2603 は、前記符号器 260  
 2 から出力された信号をシンボル反復または穿孔過程を  
 通してレートマッチングして拡散器 2604 に提供す  
 る。前記拡散器 2604 は、前記レートマッチング器 2  
 603 から出力された信号をチャンネル化符号と掛けて拡  
 散し、乗算器 2605 に提供する。前記乗算器 2605  
 は、前記拡散器 2604 から出力された信号とチャンネル  
 利得を掛けて合計器 2606 に提供する。さらに、TP  
 C 2607、Pilot 2608、TFCI 2609、  
 及び FBI 2610 は、多重化器 2611 に入力され  
 る。前記多重化器 2611 は、前記 TPC 2607、P  
 110 ilt 2608、TFCI 2609、及び FBI 26  
 10 を多重化することで DPCCCH を生成して拡散器 2  
 612 に提供する。前記拡散器 2612 は、前記多重化器  
 2611 から出力された DPCCCH 信号を前記 DPCC  
 CH に予め設定されているチャンネル化コードと掛けて拡散  
 し、乗算器 2613 に提供する。前記乗算器 2613  
 は、前記拡散器 2612 から出力された信号をチャンネル  
 利得と掛けて乗算器 2614 に提供する。前記乗算器 2  
 614 は、前記乗算器 2613 から出力された信号と「  
 」を掛けて前記合計器 2606 に提供する。ここで、「  
 」を掛ける理由は、DPCCCH 信号と DPDCH 信号を  
 虚数側と実数側に区別することで無線周波数上の星座図  
 (Constellation) においてゼロ交差 (zero crossing) の発  
 生頻度を低減して、UE の送信装置でピーク対平均比 (P  
 10 eak to Average ratio: 以下、PAR と称する) を低減  
 することができるからである。一般的に、無線周波数上  
 の星座図においてゼロ交差が発生すると PAR が増加  
 し、前記増加した PAR は UE の送信装置に悪影響を与  
 える。

【0092】また、ACK/NACK 2615 及び他の  
 制御情報 2616 は、多重化器 2617 に入力される。  
 前記多重化器 2617 は、前記 ACK/NACK 261  
 5 及び他の制御情報 2616 を多重化して拡散器 261  
 8 に提供する。前記拡散器 2618 は、前記多重化器 2  
 617 から出力された信号を HS-DPCCCH に予め設  
 10 定されているチャンネル化コードと掛けて拡散し、その出  
 力を乗算器 2623 に提供する。一方、前記 UE は、受  
 信アンテナ 2619 を通して受信された信号を受信段 2  
 620 に提供する。前記受信段 2620 は、前記受信さ  
 れた信号を復調して逆方向電力オフセット 2621 を検  
 出し、前記検出された逆方向電力オフセットを制御器 2  
 622 に提供する。ここで、前記受信ユニット 2620  
 は、図 21 及び図 25 に示す Node B の送信装置に  
 おいて前記逆方向電力オフセットを伝送する過程と反対  
 の過程を通して復調を遂行する。前記制御器 2622

は、DPCCCH と一定の電力比を有して伝送される現在  
 の HS-DPCCCH の逆方向送信電力を前記検出された  
 逆方向電力オフセットの分だけ増加させることによって  
 決定された逆方向送信電力で HS-DPCCCH 信号を伝  
 送するために、チャンネル利得を調整し、前記調整された  
 チャンネル利得を前記乗算器 2623 に提供する。前記乗  
 算器 2623 は、前記拡散器 2618 から出力された信  
 号と前記調整されたチャンネル利得を掛けて前記合計器 2  
 606 に提供する。要するに、前記 UE は、DPDCH  
 及び DPCCCH に対するチャンネル利得には既存の電力制  
 御方式を適用するが、HS-DPCCCH に対するチャ  
 ネル利得は前記逆方向電力オフセットを利用して調整す  
 る。前記合計器 2606 は、前記乗算器 2605 から出  
 力された DPDCH 信号、前記乗算器 2614 から出力  
 された DPCCCH 信号、及び前記乗算器 2623 から出  
 力された HS-DPCCCH 信号を合計して乗算器 262  
 4 に提供する。ここで、前述したように、DPCCCH 信  
 号は、「」と掛けられて生成された虚数であるので、前記  
 HS-DPCCCH と合計されても各 DPCCCH の特性が  
 20 無くなることではない。また、前記 DPDCH 及び HS  
 -DPCCCH は、異なるチャンネル化コードで拡散された  
 ので、受信器において拡散する場合、お互いに影響がな  
 い。前記 DPCCCH とは異なって、HS-DPCCCH が  
 DPDCH に加えられて I チャンネルを通して伝送され、  
 DPCCCH が Q チャンネルを通して伝送される理由は、前  
 記 HS-DPCCCH が実数チャンネル(または、I チャン  
 ネル)を通して伝送される DPDCH 上に使用者データま  
 たは上位階層のシグナリングが存在しない場合は伝送さ  
 れないからである。前記 DPDCH が伝送されない場  
 30 合、虚数チャンネル(または、Q チャンネル)を通して 2 つの  
 DPCCCH がともに伝送されると、ゼロ交差の発生頻度  
 が増加して UE 送信器の PAR が増加するようになる。  
 従って、前記 HS-DPCCCH は、UE 送信装置の PA  
 R を最小にするために、実数で伝送される。

【0093】前記乗算器 2624 は、前記合計器 260  
 6 から出力された信号を予め設定されているスクランブ  
 リング符号  $C_{scramble}$  と掛けてスクランブル  
 し、変調器 2625 に提供する。ここで、前記スクラン  
 プリング符号は、UMTS においてそれぞれの UE を区  
 別するために使用される符号であり、例えば、ゴールド  
 符号 (gold code) から生成される複素符号 (complex cod  
 e) である。前記変調器 2625 は、前記乗算器 2624  
 から出力された変調して RF 処理器 2626 に提供す  
 る。前記 RF 処理器 2626 は、前記変調器 2625 か  
 ら出力された信号を RF 帯域信号に変換し、前記 RF 帯  
 域信号をアンテナ 2627 を通してエア上で伝送する。

【0094】図 27 は、本発明の他の実施形態による H  
 SDPA システムにおいて Node B の動作過程を示す  
 図である。図 27 を参照すると、段階 2702 で、記 N  
 ode B は、対応する UE に伝送される HSDPA パ

ケットデータが存在するか否かを検査し、前記検査の結果によって、前記UEに伝送されるHSDPAパケットデータの有無を示すHS-DSCHインジケータを決定した後、段階2703に進行する。ここで、“HS-DSCHインジケータを決定する”ということは、前記HS-DSCHインジケータを伝送するか否かを決定することを意味し、図21で説明したように、UEが前記HSDPAサービスを受けている時のみに必要な逆方向電力オフセットは、前記HS-DSCHインジケータが存在する時のみに生成される。段階2703で、前記Node Bは、前記決定されたHS-DSCHインジケータがオンであるか否かを検査する。前記検査の結果、前記HS-DSCHインジケータがオンでない場合、つまり、前記HS-DSCHがオフである場合、前記Node Bは段階2704に進行する。段階2704で、前記Node Bは、前記HS-DSCHインジケータがオフであるので、次のTTIまで待機し、段階2702に戻る。

【0095】段階2703で、前記HS-DSCHインジケータがオンであると判断された場合、前記Node Bは、段階2705に進行する。段階2705で、前記Node Bは、前記UEに対するSIR<sub>1</sub>とSIR<sub>2</sub>との間の差が予め設定された臨界値のうち第1臨界値を超過するか否かを検査する。前記検査の結果、前記SIR<sub>1</sub>とSIR<sub>2</sub>との間の差が前記第1臨界値を超過する場合、前記Node Bは段階2706に進行する。しかしながら、前記検査の結果、前記SIR<sub>1</sub>とSIR<sub>2</sub>との間の差が前記第1臨界値以下である場合、前記Node Bは、段階2704に進行する。段階2706で、前記Node Bは、前記UEに多雨する逆方向電力オフセットを決定した後、段階2707に進行する。ここで、前記逆方向電力オフセットは、図24で説明したように、SIR<sub>1</sub>とSIR<sub>2</sub>との間の差及び予め設定された臨界値を利用して決定され、その詳細な説明は省略する。段階2707で、前記Node Bは、前記決定された逆方向電力オフセット値をDPCHまたはS-DPCHを通して決定した後、前記過程を終了する。ここで、前記逆方向電力オフセットは、1つのDPCHを使用する場合、前記HS-DSCHインジケータが伝送されない他のスロットで伝送され、2つのDPCHを使用する場合、つまり、P-DPCH及びS-DPCHを使用する場合は、前記S-DPCHを通して伝送される。

【0096】これまで、図27を参照して、本発明の実施形態によるNode Bによって逆方向電力オフセットを伝送するための過程を説明した。次に、前記逆方向電力オフセットを受信して、実際HS-DPCCHの逆方向電力を調整するUEの動作過程を図28を参照して説明する。

【0097】図28は、本発明の他の実施形態によるHSDPAシステムにおいてUEの動作過程を示す図である。図28を参照すると、段階2802で前記UEは、受信されるDPCH信号またはS-DPCH信号からHS-DSCHインジケータを検出した後、段階2803に進行する。ここで、前記UEは、前記Node Bが1つのDPCHを伝送する場合、前記DPCH信号からHS-DSCHインジケータを検出する。しかしながら、前記UEは、前記Node Bが2つのDPCH、つまり、P-DPCH及びS-DPCHを伝送する場合、S-DPCH信号からHS-DSCHインジケータを検出する。段階2803で、前記UEは、前記検出されたHS-DSCHインジケータがオンであるか否かを検査する。前記検査の結果、前記HS-DSCHインジケータがオンでない場合、前記UEは、段階2804に進行する。段階2804で、前記UEは、次のTTIを待機し、段階2802に戻る。

【0098】段階2803で、前記検査の結果、前記HS-DSCHインジケータがオンである場合、前記UEは、段階2805に進行する。段階2805で、前記UEは、前記HS-DSCHインジケータであるスロット以外のスロットに逆方向送信電力オフセットが存在するとの判断下で、前記DPCHまたはS-DPCHを再び読み出して逆方向電力オフセットを検出する。もちろん、前記システムのチャネル環境が良好であるため、HS-DPCCHの逆方向送信電力を制御する必要がある場合、前記逆方向電力オフセットは伝送されない。段階2805で、前記UEがソフトハンドオーバー領域に位置するか、それともチャネル状況が不良である場合、前記Node Bは、前記HS-DPCCHに対する逆方向送信電力を制御するために、逆方向電力オフセットを伝送すると仮定する。段階2806で、前記UEは、前記検出された逆方向送信電力オフセットを利用して前記HS-DPCCHの逆方向送信電力を調整した後、前記過程を終了する。

【0099】ここで、図8で説明したようにNode BがHS-DSCH電力レベルを決定し、図19で説明したように逆方向電力オフセットを決定した後、前記HS-DSCH電力レベル情報及び前記逆方向電力オフセット情報を順方向で伝送するための順方向DPCCHを構成する方法及び装置を説明する。図5A乃至図5Cで説明したように、QAM変調方式は、チャネル環境が比較的良好である場合に使用する方式であり、QPSK変調方式は、チャネル環境が不良である場合に使用する方式である。ここで、前記HS-DSCH電力レベル情報及び逆方向電力オフセット情報に関して説明する。前記HS-DSCH電力レベルは、順方向チャネル環境が良好であるため前記HS-DSCHがQAM変調される時、QAM復調のために前記UEが必要とする情報である。反面、前記逆方向電力オフセットは、逆方向チャネ



ルの不良である時に使用されるHS-DPCCHの逆方向送信電力を補償するための情報である。前記逆方向チャンネル環境が不良であるということは、順方向チャンネルの環境もある程度の不良であることを意味する。従って、前記2種類の制御情報は、異なるチャンネル環境で前記UEが必要とする情報である。つまり、順方向チャンネル環境が良好である場合、前記HS-DSCHはQAM方式によって変調されるので、前記UEは、HS-DSCH電力レベルを必要とする。しかしながら、順方向チャンネル環境が不良である場合、前記Node BはHS-DSCHをQPSK方式または8PSK方式によって変調するので、前記UEは、HS-DSCH電力レベルを必要とせず、代わりに、HS-DPCCHの送信電力を補償するための逆方向送信電力オフセットを必要とする。結論的に、前記Node Bは、チャンネル環境によってHS-DSCH電力レベル及び逆方向送信電力オフセットのいずれか1つを選択し、前記選択された制御情報を前記UEに伝送する。ここで、チャンネル環境を区分する基準は、MCSレベルである。つまり、チャンネル環境が良好である場合、前記Node Bは、QAM変調方式を使用し、HS-DSCH電力レベルを前記UEに伝送し、チャンネル環境が不良である場合は、前記Node Bは、QAM変調方式を使用せず、逆方向送信電力を前記UEに伝送する。

【0100】本発明の実施形態において、前記HS-DSCH電力レベル及び前記逆方向電力オフセットを順方向DPCCHを通して伝送する方法を図29を参照して説明する。図29は、本発明の他の実施形態によるHSDPA方式を使用する通信システムにおいてHS-DSCH電力レベル及び逆方向電力オフセットを伝送するチャンネル構造を示す。Node BがHS-DSCH電力レベルのみを伝送する図9のチャンネル構造及び前記Node Bが逆方向電力オフセットのみを伝送する図21のチャンネル構造とは異なって、図29のチャンネル構造は、前記HS-DSCHインジケータが伝送されない区間で前記HS-DSCH電力レベル及び前記逆方向電力オフセットをチャンネル状況によって交互に伝送する。また、前記HS-DSCHインジケータがDPCCHとは異なるチャンネル化コードを使用して別途のチャンネルを通して伝送される場合も、図11及び図23に示したように、前記HS-DSCHインジケータが伝送されない区間で前記HS-DSCH電力レベル及び前記逆方向電力オフセットを伝送することができる。

【0101】前記逆方向電力オフセットを決定するNode Bの受信装置は、図24の受信装置と同一の構造を有するので、その詳細な説明は省略し、以下、図31を参照して、Node Bの送信装置の構造を説明する。

【0102】図31は、図29の順方向チャンネル構造に対応するNode Bの送信装置の構造を示す図であ

る。図31を参照すると、順方向HS-DSCHデータパケット3101は、符号器3102に入力される。前記符号器3102は、予め設定されているコーディング方式、例えばターボコーディング方式によって前記順方向HS-DSCHデータパケット3101を符号化することで符号化シンボルを生成し、前記生成された符号化シンボルをレートマッチング器3103に提供する。前記レートマッチング器3103は、前記符号器3102から出力された信号を実際物理チャンネル上のTTIで信号を伝送するために、前記信号に対してシンボル反復及び穿孔を通してレートマッチングを遂行して、インターリーブ3104に出力する。前記インターリーブ3104は、前記レートマッチング器3103から出力された信号をインターリーブして変調器3105に提供する。前記変調器3105は、前記インターリーブ3104から出力された信号を予め設定されている変調方式、例えば、QPSK方式、8PSK方式、またはM-ary QAM方式によって変調して、前記変調された信号を直列/並列変換器3106に提供する。前記直列/並列変換器3106は、前記変調器3105から出力された信号を2つのビットストリーム、つまり、ビットストリームIとビットストリームQに並列して拡散器3107に提供する。前記拡散器3107は、他のチャンネル化コードを使用する他の信号と直交性を有するように、前記2つのビットストリームを同一のチャンネル化コードCovsfを使用して拡散した後、前記拡散されたビットストリームIは加算器3109に提供し、前記拡散されたビットストリームQは乗算器3108にそれぞれ提供する。前記乗算器3108は、前記ビットストリームQとJを掛けた後、前記加算器3109に提供する。前記加算器3109は、前記乗算器3108から出力された信号と前記拡散器3107から出力された信号を加算して乗算器3110に提供する。前記乗算器3110は、前記加算器3109から出力された信号を予め設定されたスクランプリングコードCs\_crambleと掛けてスクランブルし、その出力を乗算器3111に提供する。ここで、前記乗算器3110は、スクランブラーとして動作する。前記乗算器3111は、前記乗算器3110から出力された信号をチャンネル利得3112と掛けて合計器3143に提供する。一般的に、前記チャンネル利得3112は、HS-DSCHの送信電力を決定するためのパラメータであり、SFが小さい場合は大きい値を有し、伝送される使用者データの種類によって可変的である。前記HS-DSCHデータパケットが前記変調器3105においてQAM方式によって変調される場合、前記Node Bの送信装置は、前記UEが受信された信号をQAM復調することができるように、1つのチャンネル化コードに対するHS-DSCH電力レベルをUEに知らせる。このために、前記Node Bの送信装置において、HS-DSCH電力レベル決定器311

5は、HS-DSCH電力及び1つのチャンネル化コードに対するHS-DSCH電力の最大レベル及び最小レベルを利用して前記チャンネル利得3112からHS-DSCH電力レベルを決定し、前記決定されたHS-DSCH電力レベルに対応するビット3121を生成し、前記ビット3121をスイッチ3123に提供する。

【0103】DPCHを通して伝送される使用者データ3116は、符号器3117に入力される。前記符号器3117は、前記使用者データ3116を予め設定されているコーディング方式によって符号化し、前記符号化シンボルをレートマッチング器3118に提供する。前記レートマッチング器3118は、実際物理チャンネルを通して伝送されるビット数にマッチングするように、前記符号器3117から出力された信号に対してシンボル反復及び穿孔を通してレートマッチングを遂行して、インターリーブ3119に提供する。前記インターリーブ3119は、前記レートマッチング器3118から出力された信号を予め設定されているインターリーブ方式によってインターリーブして変調器3120に提供する。前記変調器3120は、前記インターリーブ3119から出力された信号を予め設定されている変調方式によって変調して多重化器3127に提供する。前記スイッチ3123は、対応する伝送時点によって前記HS-DSCH電力レベル3121、HS-DSCHインジケータ3122、及び逆方向電力オフセット3147を前記多重化器3127に提供するようにその連結を制御する。ここで、前記スイッチ3123は、前記HS-DSCHがQAM方によって変調される時、前記HS-DSCH電力レベル3121を前記多重化器3127に提供し、前記HS-DSCHがQAM方式によって変調されない時は、前記逆方向電力オフセット3147を前記多重化器3127に提供する。前記多重化器3127は、前記スイッチ3123から伝送時点に対応して出力される情報、TPC3126、Pilot3125、TFCI3124、及び前記変調器3120から出力される信号を多重化して、直列／並列変換器3128に提供する。

【0104】前記直列／並列変換器3128は、前記多重化器3127から出力された信号を2つのビットストリーム、つまり、ビットストリームIとビットストリームQに変換して拡散器3129に提供する。前記拡散器3129は、前記直列／並列変換器3128から出力された前記ビットストリームI及びビットストリームQを予め設定されているチャンネル化コード $C_{cs,cramble}$ と掛けて拡散して他のチャンネル化コードを使用する他の信号と直交性を有するようにする。前記前記拡散器3129は、拡散されたビットストリームQを乗算器3130に提供し、前記拡散されたビットストリームIを加算器3131に提供する。前記乗算器3130は、前記拡散器3129から出力された前記拡散されたビットストリームQをJと掛けてから前記加算器3131に提供する。

前記加算器3131は、前記拡散器3129から出力された信号に記乗算器3130から出力された信号を加算して乗算器3132に提供する。前記乗算器3132は、前記加算器3131から出力された信号をチップ単位でスクランプリングコード $C_{cs,cramble}$ と掛けてスクランブルして乗算器3133に提供する。ここで、前記乗算器3132は、スクランブラーとして動作する。前記乗算器3133は、前記乗算器3132から出力された信号をチャンネル利得3134と掛けて前記合計器3143に提供する。

【0105】一方、図31に示すNode Bの送信装置は、SHCCHのための送信器もさらに含む。HS-DSCH制御情報3135は、直列／並列変換器3136に入力される。前記直列／並列変換器3136は、前記HS-DSCH制御情報3135を2つのビットストリーム、つまり、ビットストリームIとビットストリームQに変換して拡散器3137に提供する。前記拡散器3137は、前記直列／並列変換器3136から出力された信号をチャンネル化コード $C_{cs,cramble}$ と掛けて拡散し、拡散されたビットストリームIを加算器3139に提供し、拡散されたビットストリームQを乗算器3138に提供する。前記乗算器3138は、前記拡散器3137から出力された前記拡散されたビットストリームQとJを掛けて前記加算器3139に提供する。前記加算器3139は、前記拡散器3137から出力された前記拡散されたビットストリームIに前記乗算器3138から出力された信号を加算して乗算器3140に提供する。前記乗算器3140は、前記加算器3139から出力された信号を予め設定されているスクランプリングコード $C_{cs,cramble}$ と掛けてスクランブルし、乗算器3141に提供する。ここで、前記乗算器3141は、スクランブラーとして動作する。前記乗算器3141は、前記乗算器3140から出力された信号をチャンネル利得3142と掛けて前記合計器3143に提供する。前記合計器3143は、前記生成されたDPCH信号(つまり、前記乗算器3133から出力された信号)、前記生成されたSHCCH信号(つまり、前記乗算器3141から出力された信号)、及び前記生成されたHS-DSCH信号(つまり、前記乗算器3111から出力された信号)を合計してフィルタ3144に提供する。前記フィルタ3144は、前記合計器3143から出力された信号をフィルタリングしてRF処理器3145に提供する。前記RF処理器3145は、前記フィルタ3144から出力された信号をRF帯域信号に変換し、前記RF帯域信号をアンテナ3146を通してエア上で伝送する。

【0106】一方、図29で説明したように、HS-DSCHインジケータがDPCHと異なるチャンネル化コードを使用して別途のチャンネルを通して伝送される時、前記HS-DSCH電力レベルをHS-DSCHインジケ

ータチャネルを通して伝送する方式にも、図 31 に示す Node B の送信装置を適用することができる。しかしながら、前記 HS-DSCH インジケータチャネル及び前記 DPCH チャネルを別途のチャネル化コードで区分するように前記 Node B の送信装置が変更されるべきである。

【0107】さらに、図 30 及び図 32 を参照して、HS-DSCH 電力レベル及び逆方向電力オフセットを順方向で伝送するための SHCCH スロットフォーマット及び Node B 送信装置をそれぞれ説明する。図 30 は、本発明の他の実施形態による HSDPA 通信システムで HS-DSCH 電力レベル及び逆方向電力オフセットを SHCCH を通して伝送する順方向チャネル構造を示す。図 30 を参照すると、図 1 で説明したように、HS-DSCH を制御するための SHCCH は、HS-DSCH チャネル化コード、前記 HS-DSCH において使用される変調方法及びチャネルコーディング方法を知らせる MCS レベル、及び HARQ 情報、例えば、HARQ プロセッサ番号及び HARQ パケット番号を伝送する。もちろん、前記 SHCCH は、前述した制御情報だけでなく、他の制御情報も伝送することができる。本発明の実施形態において、図 30 に示すように、前記 SHCCH の特定のフィールドを通して前述した制御情報とともに HS-DSCH 電力レベル及び逆方向電力オフセットを伝送する。前記 MCS レベルが HS-DSCH が QAM 方式によって変調されたことを示す場合、前記 SHCCH を通して HS-DSCH 電力レベルが伝送される。反対に、前記 MCS レベルが HS-DSCH が QAM 方式によって変調されないことを示す場合、前記 HS-DSCH 電力レベルが伝送されるフィールドを通して逆方向電力オフセットが伝送される。図 30 は、順方向 DPCH に HS-DSCH インジケータフィールドが存在するスロットフォーマットを有するが、前記 HS-DSCH インジケータは前記 DPCH と異なるチャネル化コードを使用して別途のチャネルを通して伝送されることもできる。

【0108】次に、図 32 を参照して、図 30 の順方向チャネル構造に対応する Node B 送信装置を説明する。図 32 は、図 30 の順方向チャネル構造に対応する Node B 送信装置の内部構造を示す。

【0109】図 32 を参照すると、順方向 HS-DSCH データパケット 3201 は、符号器 3202 に入力される。前記符号器 3202 は、予め設定されているコーディング方式、例えばターボコーディング方式によって前記順方向 HS-DSCH データパケット 3201 を符号化して符号化シンボルを生成し、前記生成された符号化シンボルをレートマッチング器 3203 に提供する。前記レートマッチング器 3203 は、前記符号器 3202 から出力された信号を実際物理チャネル上の TTI の間に信号を伝送するために、前記信号に対してシンボル

反復及び穿孔を通してレートマッチングを遂行し、インターリーバ 3204 に提供する。前記インターリーバ 3204 は、前記レートマッチング器 3203 から出力された信号を予め設定されている方式によってインターリーブして変調器 3205 に提供する。前記変調器 3205 は、前記インターリーバ 3204 から出力された信号を予め設定されている変調方式、例えば、QPSK 方式、8PSK 方式、または M-ary QAM 方式によって変調して直列/並列変換器 3206 に提供する。前記直列/並列変換器 3206 は、前記変調器 3205 から出力された信号を 2 つのビットストリーム、つまり、ビットストリーム I 及びビットストリーム Q に並列変換して拡散器 3207 に提供する。前記拡散器 3207 は、前記 2 つのビットストリームを同一のチャネル化コード  $C_{ch}$  を使用して拡散して、他のチャネル化コードを使用する他の信号と直交性を有するようにしてから、前記拡散されたビットストリーム I を加算器 3209 に提供し、前記拡散されたビットストリーム Q を乗算器 3208 に提供する。前記乗算器 3208 は、前記拡散器 3207 から出力された前記拡散されたビットストリーム Q と I を掛けて前記加算器 3209 に提供する。前記加算器 3209 は、前記乗算器 3208 から出力された信号と前記拡散器 3207 から出力された信号を加算して乗算器 3210 に提供する。前記乗算器 3210 は、前記加算器 3209 から出力された信号をスクランプリングコード  $C_{scramble}$  と掛けてチップ単位でスクランブルし、その出力を乗算器 3211 に提供する。ここで、前記乗算器 3210 は、スクランブラーとして動作する。前記乗算器 3211 は、前記乗算器 3210 から出力された信号をチャネル利得 3212 と掛けて合計器 3245 に提供する。

【0110】一方、前記変調器 3205 が前記 HS-DSCH データを QAM 方式によって変調する場合、前記 Node B 送信装置は、UE が受信信号を QAM 復調できるように、1 つのコードに対する HS-DSCH 電力を前記 UE に知らせる。このために、前記 Node B 送信装置において、図 8 で説明したように、HS-DSCH 電力レベル決定器 3215 は、前記チャネル利得 3212 からの HS-DSCH 電力、及び 1 つのコードに対する HS-DSCH 電力の最大レベル及び最小レベルを利用して HS-DSCH 電力レベルに対応するビット 3218 を決定し、前記決定された HS-DSCH 電力レベルをスイッチ 3250 に提供する。前記 HS-DSCH 変調方式が QAM 方式でない場合、前記 HS-DSCH 電力レベル決定器 3215 は、HS-DSCH 電力レベル 3218 を生成せず、図 24 で説明したような逆方向電力オフセット 3249 を生成する。前記スイッチ 3250 は、前記 HS-DSCH 変調方式が QAM 方式である場合、前記 HS-DSCH 電力レベル 3218 を多重化器 3220 に提供し、前記 HS

−DSCCH変調方式がQAM方式でない場合は、前記逆方向電力オフセット3249を多重化器3220に提供する。前記多重化器3220は、前記HS-DSCCH電力レベル3218、逆方向送信電力オフセット3249、HS-DSCCHチャンネル化コード及び他の制御情報3216、MCSレベル3217、及びHARQ情報3219を多重化して直列／並列変換器3221に提供する。前記直列／並列変換器3221は、前記多重化器3220から出力された信号を2つのビットストリーム、つまり、ビットストリームI及びビットストリームQに変換して拡散器3222に提供する。前記拡散器3222は、前記直列／並列変換器3221から出力された信号を対応するチャンネル化コード $C_{v,s,p}$ と掛けて拡散し、前記拡散されたビットストリームIは加算器3224に提供し、前記拡散されたビットストリームQは乗算器3223に提供する。前記乗算器3223は、前記拡散器3222から出力された前記拡散されたビットストリームQとJを掛けて前記加算器3224に提供する。前記加算器3224は、前記拡散器3222から出力された前記拡散されたビットストリームIに前記乗算器3223から出力された信号を加算して乗算器3225に提供する。前記乗算器3225は、前記加算器3224から出力された信号を予め設定されているスクランプリングコード $C_{scramble}$ と掛けてスクランブルし、その出力を乗算器3226に提供する。ここで、前記乗算器3225は、スクランブラーとして動作する。前記乗算器3226は、前記乗算器3225から出力された信号をチャンネル利得3227と掛けて前記合計器3245に提供する。

【0111】DPCHを通して伝送される使用者データ3228は、符号器3229に入力される。前記符号器3229は、前記使用者データ3228を予め設定されているコーディング方式によって符号化し、前記符号化シンボルをレートマッチング器3230に提供する。前記レートマッチング器3230は、前記符号器3229から出力された信号に対してシンボル反復及び穿孔を通してレートマッチングしてを遂行して、出力ビットの数が実際物理チャンネルを通して伝送されるビット数にマッチングするようにし、前記レートマッチングされた信号をインターリーブ3231に提供する。前記インターリーブ3231は、前記レートマッチング器3230から出力された信号を予め設定されているインターリーブ方式でインターリーブして変調器3232に提供する。前記変調器3232は、前記インターリーブ3231から出力された信号を予め設定されている変調方式によって変調して多重化器3237に提供する。前記多重化器3237は、HS-DSCCHインジケータ3233、TFCI3234、Pilot3235、及びTPC3236を多重化して直列／並列変換器3238に提供する。前記直列／並列変換器3238は、前記多重化器323

7から出力された信号を2つのビットストリーム、つまり、ビットストリームI及びビットストリームQに変換して拡散器3239に提供する。前記拡散器3239は、前記直列／並列変換器3238から出力された信号を予め設定されているチャンネル化コード $C_{v,s,p}$ によって拡散して、他のチャンネル化コードを使用する他の信号と直交性を有するようにする。前記拡散器3239は、前記拡散されたビットストリームIを加算器3241に提供し、前記拡散されたビットストリームQを乗算器3240に提供する。前記乗算器3240は、前記拡散器3239から出力された前記拡散されたビットストリームQとJと掛けて前記加算器3241に提供する。前記加算器3241は、前記拡散器3239から出力された信号に前記乗算器3240から出力された信号を加算して乗算器3242に提供する。前記乗算器3242は、前記加算器3241から出力された信号を予め設定されているスクランプリングコード $C_{scramble}$ と掛けてスクランブルし、その出力を乗算器3243に提供する。ここで、前記乗算器3242は、スクランブラーとして動作する。前記乗算器3243は、前記乗算器3242から出力された信号をチャンネル利得3244と掛けて前記合計器3245に提供する。前記加算器3245は、前記生成されたDPCH信号(つまり、前記乗算器3243から出力された信号)、前記生成されたSHCCH信号(つまり、前記乗算器3226から出力された信号)、及び前記生成されたHS-DSCCH信号(つまり、前記乗算器3211から出力された信号)を合計してフィルタ3246に提供する。前記フィルタ3246は、前記合計器3245から出力された信号をフィルタリングしてRF処理器3247に提供する。前記RF処理器3247は、前記フィルタ3246から出力された信号をRF帯域信号に変換し、前記RF帯域信号をアンテナ3248を通してエア上で伝送する。もちろん、図29で説明したように、SHCCHを通してHS-DSCCH電力レベルを伝送するNode B送信装置は、HS-DSCCHインジケータがDPCHとが異なるチャンネル化コードを使用して別途のチャンネルを通して伝送されるチャンネル構造に適用されることもできる。

【0112】次に、図33を参照して、図31のNode B送信装置に対応するUE受信装置を説明する。図33は、図31に示すNode Bの送信装置に対応するUEの受信装置構造を示すブロック図である。図33を参照すると、アンテナ3301を通して受信されたRF帯域信号は、RF処理器3302に入力される。前記RF処理器3302は、前記受信されたRF帯域信号を基底帯域信号に変換してフィルタ3303に提供する。前記フィルタ3303は、前記RF処理器3302から出力された信号をフィルタリングして乗算器3304、3316、3327に提供する。ここで、前記乗算器3304、3316、3327は、それぞれデスクランブ

ラーとして動作し、それぞれの入力信号を前記Node Bの送信装置によって伝送されたチャネルに対するチャネル化コードC<sub>scramble</sub>と掛ける。結果的に、前記乗算器3304は、順方向データチャネルであるHS-DSCH信号を出力し、前記乗算器3316は、順方向DPCH信号を出力し、前記乗算器3327は、SHCCCH信号を出力する。前記乗算器3304から出力された複素数信号は、complex to I and Q streams部3305に入力される。前記complex to I and Q streams部3305は、前記乗算器3304から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器3306に提供する。前記逆拡散器3306は、前記complex to I and Q streams部3305から出力された実数信号I及び虚数信号QをNode Bの伝送装置において使用されたチャネル化コードC<sub>v</sub>と掛けて逆拡散し、その出力をチャネル補償器3310に提供する。同様に、前記乗算器3316から出力された複素数信号は、complex to I and Q streams3317に入力される。前記complex to I and Q streams3317は、前記乗算器3316から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器3318に提供する。前記逆拡散器3318は、前記complex to I and Q streams3317から出力された実数信号I及び虚数信号Qを前記Node Bの伝送装置において使用されたチャネル化コードC<sub>v</sub>と掛けて逆拡散し、その出力をチャネル補償器3319及び逆多重化器3307に提供する。また、前記乗算器3327から出力された複素数信号は、complex to I and Q streams3328に入力される。前記complex to I and Q streams3328は、前記乗算器3327から出力された信号を実数信号Iと虚数信号Qに分離して逆拡散器3329に提供する。前記逆拡散器3329は、前記complex to I and Q streams3328から出力された実数信号I及び虚数信号Qを前記Node Bの伝送装置において使用されたチャネル化コードC<sub>v</sub>と掛けて逆拡散し、その出力をチャネル補償器3330に提供する。前記逆拡散器3318から出力された信号I及びQは、逆多重化器3307に提供される。前記逆多重化器3307は、前記逆拡散器3318から出力された信号I及びQを逆多重化してパイロット3308を出力する。前記出力されたパイロットは、前記チャネル推定器3309に入力される。前記チャネル推定器3309は、無線チャネルによる歪み推定を通してチャネル推定値を検出して前記チャネル補償器3310、3319、3330に提供する。

【0113】前記チャネル補償器3310、3319、3329は、前記チャネル推定値を利用して無線チャネルによって生じる歪みを補償する。つまり、前記チャネル補償器3310は、前記逆拡散器3306から出力された信号をチャネル補償して並列/直列変換器3311に提供する。前記チャネル補償器3319は、前記逆

散器3318から出力された信号をチャネル補償して並列/直列変換器3320に提供する。前記チャネル補償器3330は、前記逆拡散器3329から出力された信号をチャネル補償して並列/直列変換器3331に提供する。

【0114】前記並列/直列変換器3311、3320、3331は、それぞれ前記チャネル補償器3310、3319、3330から出力された信号を1つのビットストリームに直列変換する。前記並列/直列変換器3331から出力された信号は、最終的に、HS-DSCH制御情報3332として出力され、前記並列/直列変換器3320から出力された信号は、逆多重化器3321においてTPC3322、TFCI3323、及びスイッチ3325によって区分されたHS-DSCHインジケータ3324、HS-DSCH電力レベル3326、及び逆方向送信電力オフセットに逆多重化される。前記逆多重化器3321は、さらに順方向データ信号も出力し、前記順方向データ信号は、復調器3333、デインターリーバ3334、及び復号器3335によってチャネル復号化され、順方向使用者データ3336として最終的に出力される。また、前記並列/直列変換器3311から出力された信号は、復調器3312、デインターリーバ3313、及び復号器3314によってチャネル復号化され、順方向データパケット3315として最終的に出力される。ここで、前記復号器3314は、前記順方向データパケット3315がQAM方式によって変調された場合、前記受信されたHS-DSCH電力レベル3326を利用して前記順方向データパケット3315をQAM復調する。

【0115】次に、図34を参照して、図32のNode B送信装置に対応するUE受信装置を説明する。図34は、図32のNode B送信装置に対応するUE受信装置の内部構造を示すブロック図である。図34を参照すると、アンテナ3401を通して受信されたRF帯域信号は、RF処理器3402に入力される。前記RF処理器3402は、前記受信されたRF帯域信号を基底帯域信号に変換してフィルタ3403に提供する。前記フィルタ3403は、前記RF処理器3402から出力された信号をフィルタリングして乗算器3404、3416、3425にそれぞれ提供する。ここで、前記乗算器3404、3416、3425は、それぞれデスクランブラーとして動作し、それぞれの入力信号を前記Node Bの送信装置によって伝送されたチャネルに対するチャネル化コードと掛ける。結果的に、前記乗算器3404は、順方向データチャネルであるHS-DSCH信号を出力し、前記乗算器3316は、順方向DPCH信号を出力し、前記乗算器3325は、SHCCCH信号を出力する。前記乗算器3404から出力された複素数信号は、complex to I and Q streams3405に入力される。前記complex to I and Q streams3405は、



前記乗算器 3404 から出力された信号を実数信号 I と虚数信号 Q に分離して逆拡散器 3406 に提供する。前記逆拡散器 3406 は、前記 complex to I and Q streams 3405 から出力された実数信号 I 及び虚数信号 Q を予め設定されているチャネル化コード  $C_{ovs}$  と掛けて逆拡散し、その出力をチャネル補償器 3410 に提供する。同様に、前記乗算器 3416 から出力された信号は、complex to I and Q streams 3417 に入力される。前記 complex to I and Q streams 3417 は、前記乗算器 3416 から出力された信号を実数信号 I と虚数信号 Q に分離して逆拡散器 3418 に提供する。前記逆拡散器 3418 は、前記 complex to I and Q streams 3417 から出力された実数信号 I 及び虚数信号 Q を予め設定されているチャネル化コード  $C_{ovs}$  と掛けて逆拡散し、その出力をチャネル補償器 3419 及び逆多重化器 3407 に提供する。また、前記乗算器 3425 から出力された信号は、complex to I and Q streams 3426 に入力される。前記 complex to I and Q streams 3426 は、前記乗算器 3425 から出力された信号を実数信号 I と虚数信号 Q に分離して逆拡散器 3427 に提供する。前記逆拡散器 3427 は、前記 complex to I and Q streams 3426 から出力された実数信号 I 及び虚数信号 Q を予め設定されているチャネル化コード  $C_{ovs}$  と掛けて逆拡散し、その出力をチャネル補償器 3428 に提供する。

【0116】前記逆多重化器 3407 は、前記逆拡散器 3418 から出力された信号を逆多重化してパイロット 3408 を出力する。前記パイロット出力は、チャネル推定器 3409 に入力される。前記チャネル推定器 3409 は、前記パイロット 3408 を利用して無線チャネルによる歪み推定を通したチャネル推定値を検出し、前記検出されたチャネル推定値を前記チャネル補償器 3410、3419、3428 に提供する。前記チャネル補償器 3410、3419、3428 は、それぞれ前記チャネル推定器 3409 から出力されたチャネル推定値を利用して、逆拡散器 3406、3418、3427 から出力された信号の歪みを補償する。つまり、前記チャネル補償器 3410 は、前記逆拡散器 3406 から出力された信号をチャネル補償して並列／直列変換器 3411 に提供する。前記チャネル補償器 3419 は、前記逆拡散器 3418 から出力された信号をチャネル補償して並列／直列変換器 3420 に提供する。前記チャネル補償器 3428 は、前記逆拡散器 3427 から出力された信号をチャネル補償して並列／直列変換器 3429 に提供する。

【0117】前記並列／直列変換器 3411、3420、3429 は、それぞれチャネル補償器 3410、3419、3428 から出力された信号を直列変換して復調器 3412、逆多重化器 3421、及び逆多重化器 3430 に提供する。前記復調器 3412 は、前記並列／

直列変換器 3411 から出力された信号を Node B 送信装置において使用された変調方式に対応する方式によって復調してデインターリーブ 3413 に提供する。前記デインターリーブ 3413 は、前記復調器 3412 から出力された信号を前記 Node B 送信装置において使用されたインターリーブ方式に対応するデインターリーブ方式によってデインターリーブして復号器 3414 に提供する。前記復号器 3414 は、前記デインターリーブ 3413 から出力された信号を前記 Node B 送信装置において使用されたコーディング方式に対応するデコーディング方式によって復号して HS-DSCH データ 3415 を出力する。ここで、前記復調器 3412 は、順方向データが QAM 変調された場合、受信された HS-DSCH 電力レベル 3433 を利用して復調を遂行する。

【0118】前記逆多重化器 3421 は、前記並列／直列変換器 3420 から出力された信号を TPC 3422、TFCI 3423、及び HS-DSCH インジケータ 3424 に逆多重化する。前記逆多重化器 3421 は、さらに順方向データ信号を出力し、前記順方向データ信号は、復調器 3435、デインターリーブ 3436、及び復号器 3437 によってチャネル復号化され、順方向データ 3438 として最終的に出力される。また、逆多重化器 3430 は、前記並列／直列変換器 3429 から出力された信号を HS-DSCH チャネル化コード及び他の情報 3431、MCS レベル 3432、スイッチ 3439 への入力、及び HARQ 情報 3434 に逆多重化する。前記スイッチ 3439 は、前記 MCS レベルが変調方式が QAM 方式であることを示す場合、HS-DSCH 電力レベル 3433 を出力する。前記 MCS レベルが前記変調方式が QAM 方式でないことを示す場合、前記スイッチ 3439 は、逆方向電力オフセット 3440 を出力する。

【0119】図 35 は、本発明の他の実施形態による Node B の動作過程を示す。図 35 を参照すると、段階 3502 で、前記 Node B は、HSDPA データパケットの有無を知らせる HS-DSCH インジケータを決定し、段階 3502 に進行する。図 9 及び図 21 で説明したように、HSDPA サービス中に必要である HS-DSCH 電力レベル及び逆方向送信電力オフセットは、HS-DSCH インジケータが存在する時のみに生成される。段階 3503 で、前記 Node B は、前記 HS-DSCH インジケータがオンであるか否かを検査する。前記検査の結果、前記 HS-DSCH インジケータがオフである場合、前記 Node B は、段階 3504 に進行する。段階 3504 で、前記 Node B は、次の TTI を待機した後、段階 3502 に戻る。しかしながら、段階 3503 で、検査の結果、前記 HS-DSCH インジケータがオンである場合、前記 Node B は、段階 3505 に進行する。段階 3505 で、前記

Node Bは、HS-DSCHを通して伝送されるデータパケットの変調方式及びチャネルコーディング方法を決定するMCSレベルを決定した後、段階3506に進行する。段階3506で、前記Node Bは、前記HS-DSCH変調方式がQAM方式であるか否かを検査する。ここで、前記HS-DSCH変調方式がQAM方式であるか否かを検査する理由は、前記HS-DSCH変調方式がQAM方式である時には、HS-DSCH電力レベルが伝送されるべきであり、前記HS-DSCH変調方式がQAM方式でない時には、逆方向電力オフセットが伝送されるべきであるからである。段階3506の検査の結果、前記HS-DSCH変調方式がQAM方式である場合、前記Node Bは段階3508に進行する。段階3508で、前記Node Bは、1つのコードに割り当てできるHS-DSCH電力の最大レベル及び最小レベルを決定した後、段階3510に進行する。段階3510で、前記Node Bは、HS-DSCH電力レベルを決定した後、段階3511に進行する。一方、段階3506の検査の結果、前記HS-DSCH変調方式がQAM方式でない場合、前記Node Bは、段階3507に進行する。段階3507で、前記Node Bは、SIR<sub>1</sub>とSIR<sub>2</sub>との間の差が第1臨界値を超過するか否かを検査する。前記検査の結果、前記SIR<sub>1</sub>とSIR<sub>2</sub>との間の差が前記第1臨界値を超過しない場合、前記Node Bは、段階3504に戻る。一方、前記SIR<sub>1</sub>とSIR<sub>2</sub>との間の差が前記第1臨界値を超過する場合、前記Node Bは、段階3509に進行する。段階3509で、前記Node Bは、SIR<sub>1</sub>とSIR<sub>2</sub>との差が前記第1臨界値を超過するので、前記Node Bと前記UEとの間のチャンネル状況が不良であると判断して、図19で説明したように逆方向電力オフセットを決定する。段階3511で、前記Node Bは、前記Node Bと前記UEとの間に設定されている順方向チャンネルに対応する逆方向チャンネルを通して、つまり、DPCH、S-DPCH、またはSHCCHを通して、前記HS-DSCH電力レベルまたは逆方向電力オフセットを伝送した後、前記過程を終了する。

【0120】図36は、本発明の他の実施形態によるUEの動作過程を示す。図36を参照すると、段階3602で、前記UEは、受信されたDPCH信号からHS-DSCHインジケータを検出した後、段階3603に進行する。段階3603で、前記UEは、前記HS-DSCHインジケータがオンであるか否かを検査する。前記検査の結果、前記HS-DSCHインジケータがオンでない場合、つまり、前記前記HS-DSCHインジケータがオフである場合、前記UEは、段階3604に進行する。段階3604で、前記UEは、次のTTIになるまで待機した後、段階362に戻る。段階3603の検

査の結果、前記HS-DSCHインジケータがオンである場合、前記UEは、段階3605に進行する。段階3605で、前記UEは、SHCCH信号を受信し、前記受信されたSHCCH信号からMCSレベルを検出する。段階3606で、前記UEは、HS-DSCH変調方式がQAM方式であるか否かを検査する。前記検査の結果、前記HS-DSCH変調方式が前記QAM方式でない場合、前記UEは、段階3608に進行する。段階3608で、前記UEは、逆方向電力オフセットを検出した後、段階3610に進行する。段階3610で、前記UEは、前記検出された逆方向電力オフセットを利用してHS-DPCHの送信電力を決定した後、前記過程を終了する。段階3606の検査の結果、前記HS-DSCH変調方式がQAM方式である場合、前記UEは、段階3607に進行する。段階3607で、前記UEは、HS-DSCH電力レベルを検出した後、段階3609に進行する。ここで、前記Node Bと前記UEとの間に図29で説明したような順方向チャンネル構造を有する場合、前記UEは、DPCH信号を受信し、前記受信されたDPCHから前記HS-DSCH電力レベルを検出する。一方、図30で説明したような順方向チャンネル構造を有する場合、前記UEは、SHCCH信号を受信し、前記受信されたSHCCH信号から前記HS-DSCH電力レベルを検出する。段階3609で、前記UEは、前記検出されたHS-DSCH電力レベルを利用してHS-DSCH復調を遂行した後、前記過程を終了する。

【0121】前述の如く、本発明の詳細な説明では具体的な実施形態を参照して詳細に説明してきたが、本発明の範囲は前記実施形態によって限られるべきではなく、本発明の範囲内で様々な変形が可能であるということは、当該技術分野における通常の知識を持つ者には明らかである。

#### 【0122】

【発明の効果】前述したように、本発明は、HSDPA方式を使用する通信システムにおいて、前記HSDPA方式をサービスするために必要な情報を伝送するHS-DPCH信号に対して逆方向送信電力制御を可能にする。従って、前記HSDPA方式を使用する通信システムにおいて、UEのチャンネル状態によって前記HS-DPCHの逆方向送信電力の制御を可能にして、HSDPAサービスの品質を向上させる。また、HSDPAデータがQAM方式によって変調される場合、前記HSDPAデータを伝送するHS-DSCHの電力レベルをUEに知らせて、前記UEが前記HSDPAデータを信頼性高く復調することができる。

#### 【図面の簡単な説明】

【図1】 一般的なHSDPA方式を使用する通信システムの順方向チャンネル構造を示す概略図である。

【図2】 一般的なHSDPA方式を使用する通信シス



テムの順方向DPCH構造を示す図である。

【図3】 一般的なHSDPA方式を使用する通信システムの順方向DPCHの他の構造を示す図である。

【図4】 一般的なHSDPA方式を使用する通信システムの逆方向DPCH構造を示す図である。

【図5A】 一般的なHSDPA方式を使用する通信システムにおいてHS-DSCHのAMC方式を示す図である。

【図5B】 一般的なHSDPA方式を使用する通信システムにおいてHS-DSCHのAMC方式を示す図である。

【図5C】 一般的なHSDPA方式を使用する通信システムにおいて、HS-DSCHのAMC方式を示す図である。

【図6】 一般的なHSDPA方式を使用する通信システムにおいて、HS-DSCH電力レベルを決定する方式を示す図である。

【図7】 一般的なHSDPA方式を使用する通信システムにおいて、UEがソフトハンドオーバー領域に存在する場合のチャンネル割り当て構造を示す概略図である。

【図8】 本発明の実施形態によるHSDPA方式を使用する通信システムにおいて、HS-DSCHを決定する方式を示す図である。

【図9】 本発明の実施形態によるHSDPA方式を使用する通信システムの順方向チャンネル構造を示す図である。

【図10】 本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向DPCH構造を示す図である。

【図11】 本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向DPCH構造を示す図である。

【図12】 本発明の他の実施形態によるHSDPA方式を使用する通信システムのSHCCH構造を示す図である。

【図13】 図9の順方向チャンネル構造に対応するNode Bの送信装置構造を示すブロック図である。

【図14】 図12の順方向チャンネル構造に対応するNode Bの送信装置構造を示すブロック図である。

【図15】 図13のNode Bの送信装置に対応するUEの受信装置構造を示すブロック図である。

【図16】 図14のNode Bの送信装置に対応するUEの受信装置構造を示すブロック図である。

【図17】 本発明の実施形態によるHSDPAシステムにおいて、Node Bの動作過程を示すフローチャートである。

【図18】 本発明の実施形態によるHSDPAシステ

ムにおいて、UEの動作過程を示すフローチャートである。

【図19】 本発明の実施形態による逆方向電力オフセットを決定する方式を示す図である。

【図20】 本発明の実施形態による逆方向電力オフセットを伝送するビット値を示すテーブルを示す。

【図21】 本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向チャンネル構造を示す概略図である。

【図22】 本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向DPCH構造を示す図である。

【図23】 本発明の他の実施形態によるHSDPA方式を使用する通信システムの順方向DPCH構造を示す図である。

【図24】 図21の順方向チャンネル構造に対応するNode Bの受信装置構造を示すブロック図である。

【図25】 図21の順方向チャンネル構造に対応するNode Bの送信装置構造を示すブロック図である。

【図26】 図25のNode Bの送信装置構造に対応するUEの送受信装置構造を示すブロック図である。

【図27】 本発明の他の実施形態によるHSDPAシステムにおいて、Node Bの動作過程を示す図である。

【図28】 本発明の他の実施形態によるHSDPAシステムにおいて、UEの動作過程を示す図である。

【図29】 本発明の他の実施形態によるHSDPA方式を使用する通信システムにおいて、HS-DSCH電力レベル及び逆方向電力オフセットをDSCHを通して伝送する順方向チャンネル構造を示す図である。

【図30】 本発明の他の実施形態によるHSDPA方式を使用する通信システムにおいて、HS-DSCH電力レベル及び逆方向電力オフセットをSHCCHを通して伝送する順方向チャンネル構造を示す図である。

【図31】 図29の順方向チャンネル構造に対応するNode Bの送信装置構造を示す図である。

【図32】 図30の順方向チャンネル構造に対応するNode Bの送信装置構造を示す図である。

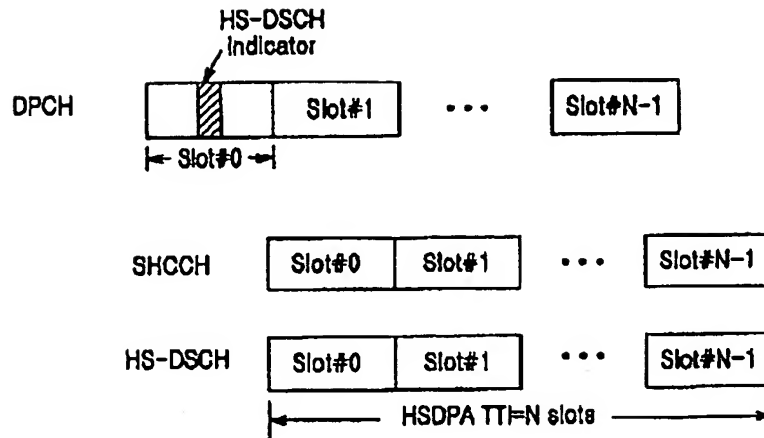
【図33】 図31のNode Bの送信装置に対応するUEの受信装置構造を示すブロック図である。

【図34】 図32のNode B送信装置に対応するUE受信装置構造を示すブロック図である。

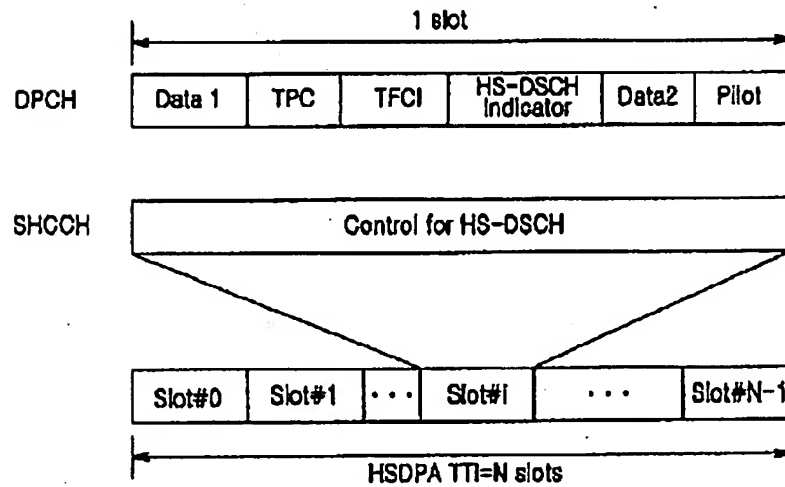
【図35】 本発明の他の実施形態によるNode Bの動作過程を示す図である。

【図36】 本発明の実施形態によるUEの遂行過程を示す図である。

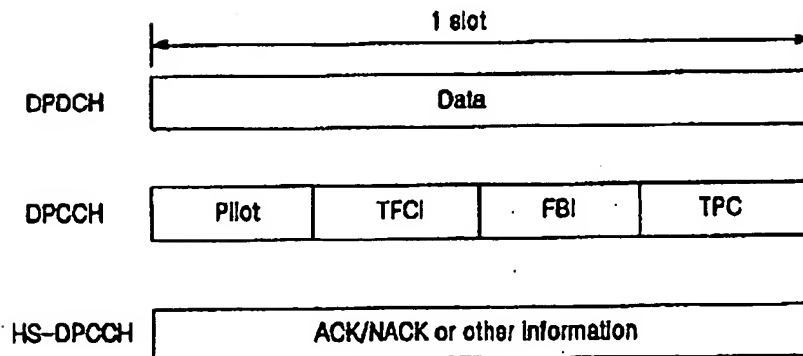
【図 1】



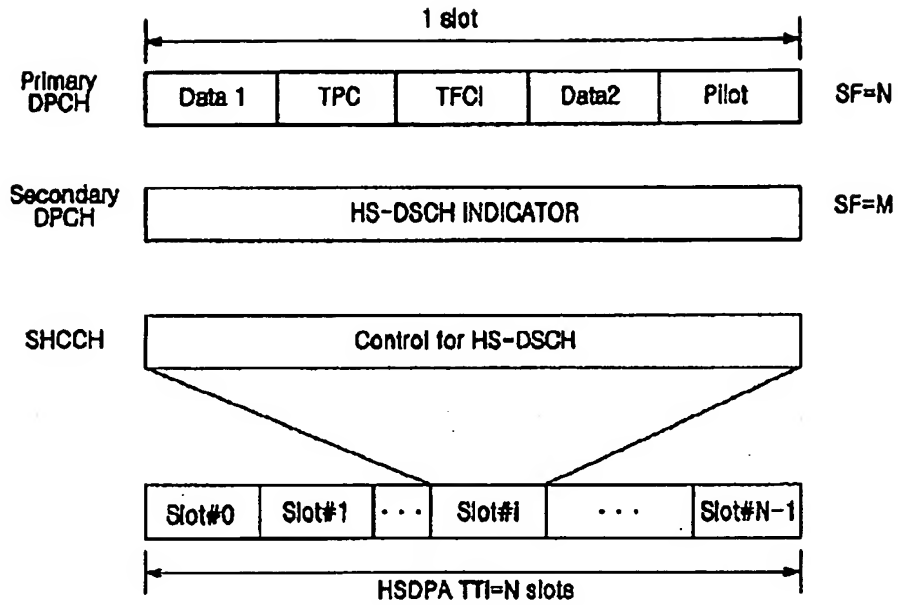
【図 2】



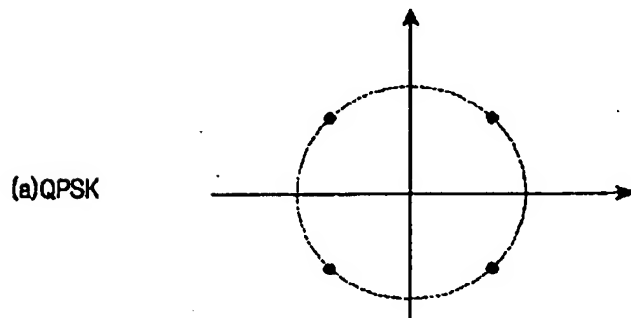
【図 4】



【図 3】



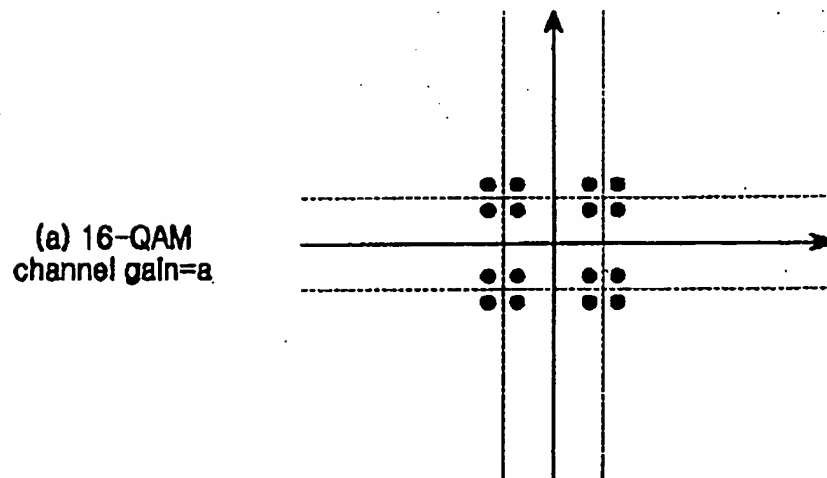
【図 5 A】



【図 20】

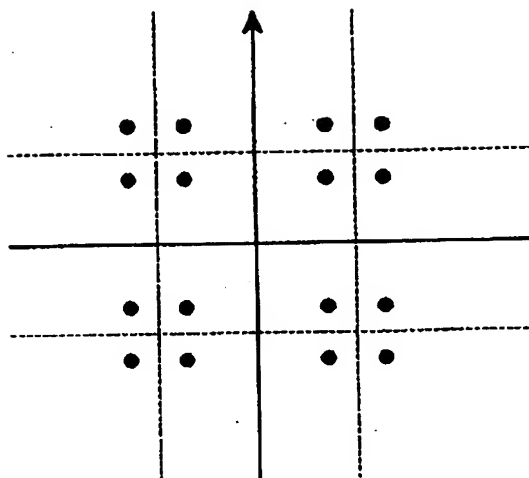
UL power offset[dB]	Transmission bit
0	DTX
2	00
4	01
6	10
8	11

【図 5 B】

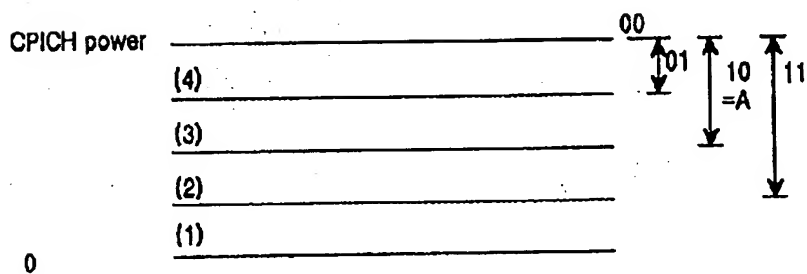


【図 5 C】

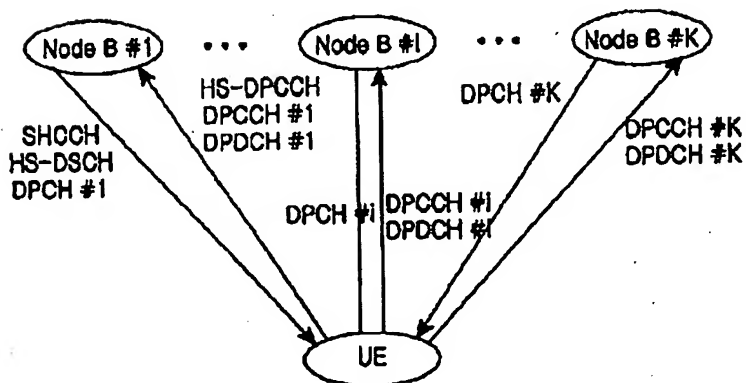
(a) 16-QAM  
channel gain =  $b(>a)$



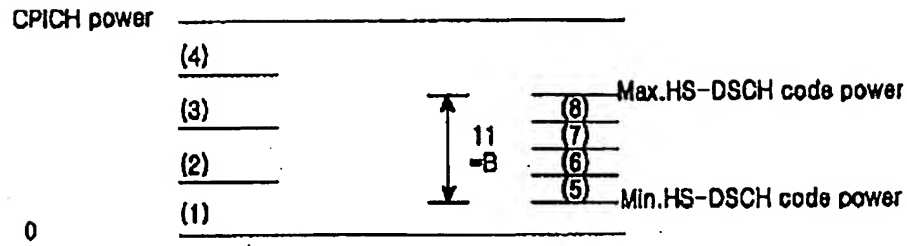
【図 6】



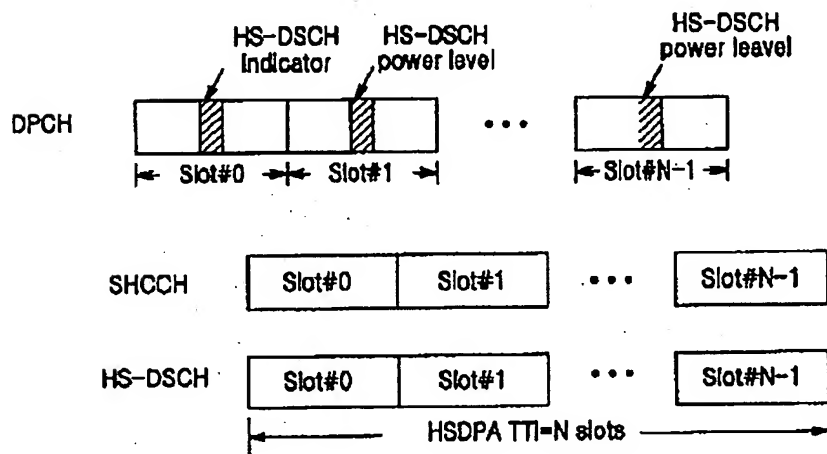
【図 7】



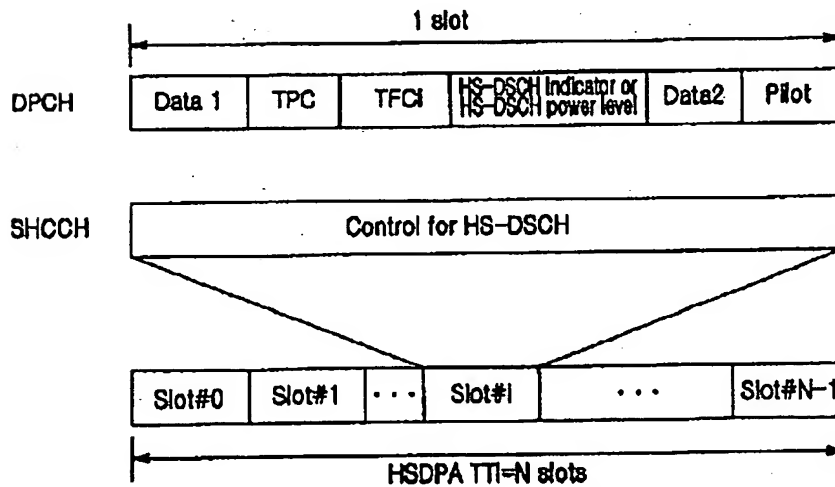
【図 8】



【図 9】

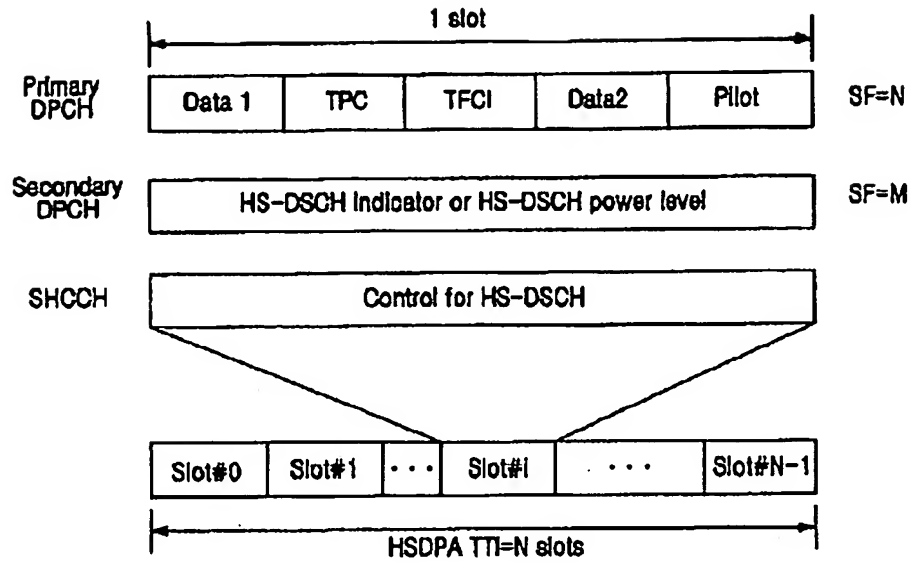


【図 10】

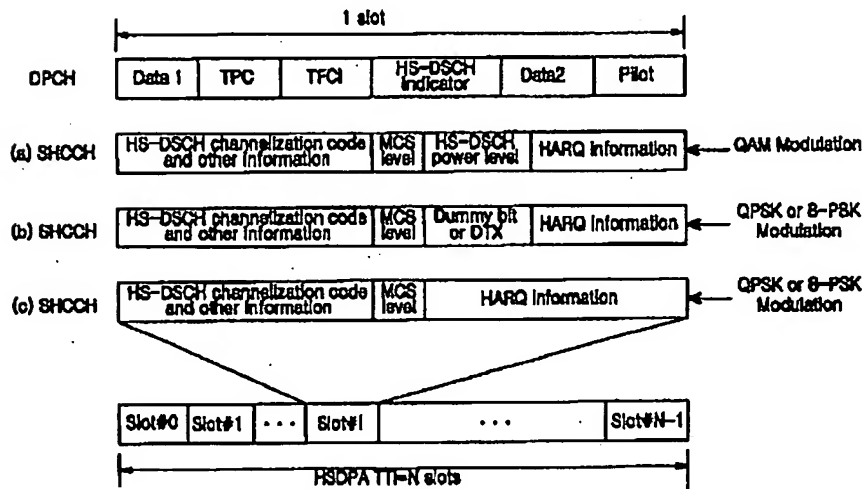




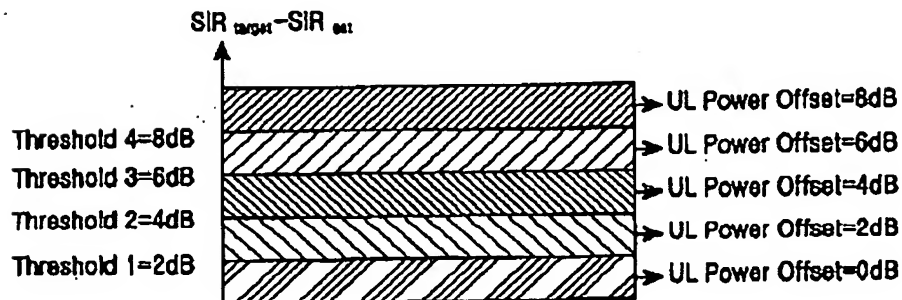
【図 1 1】



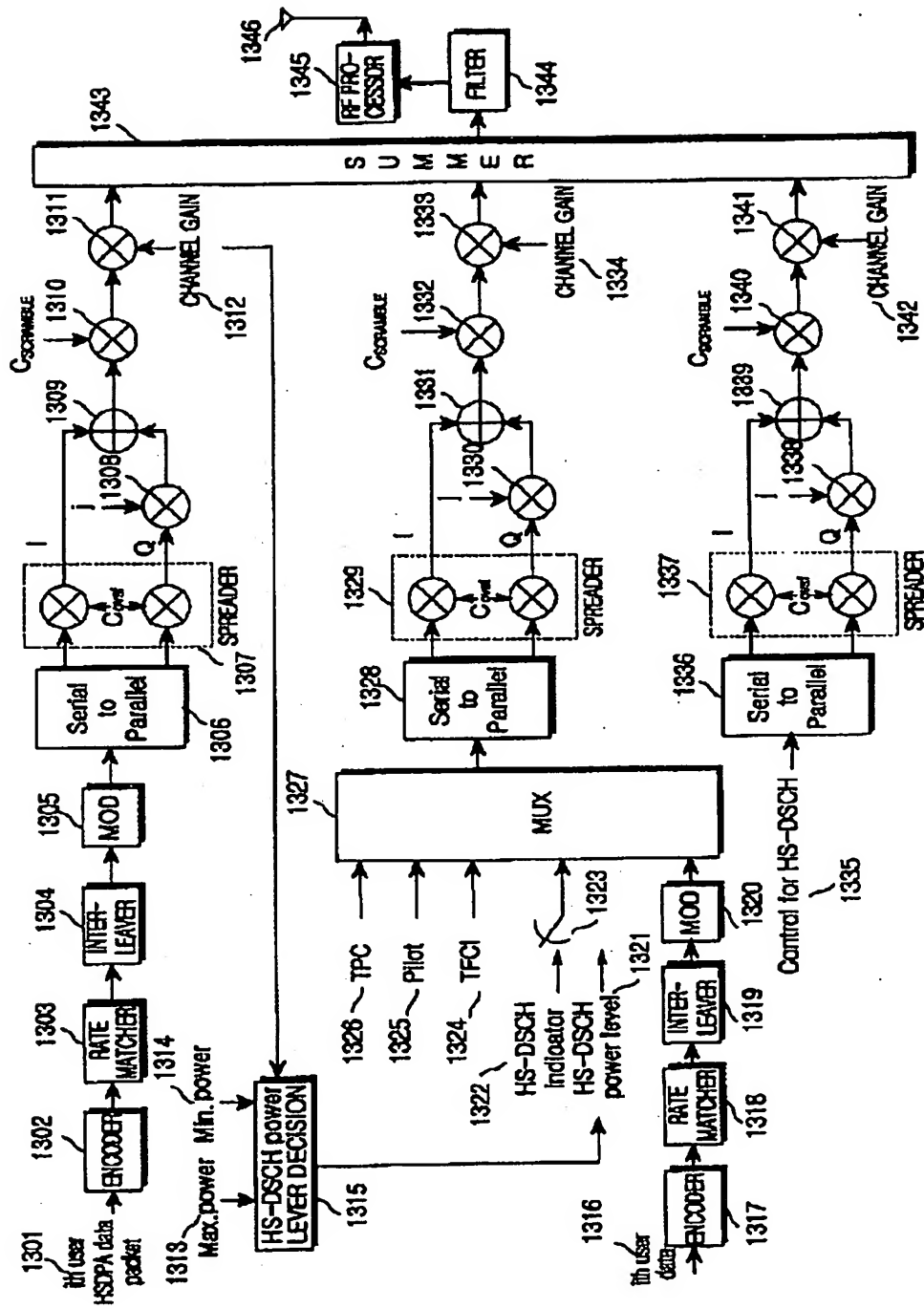
【図 1 2】



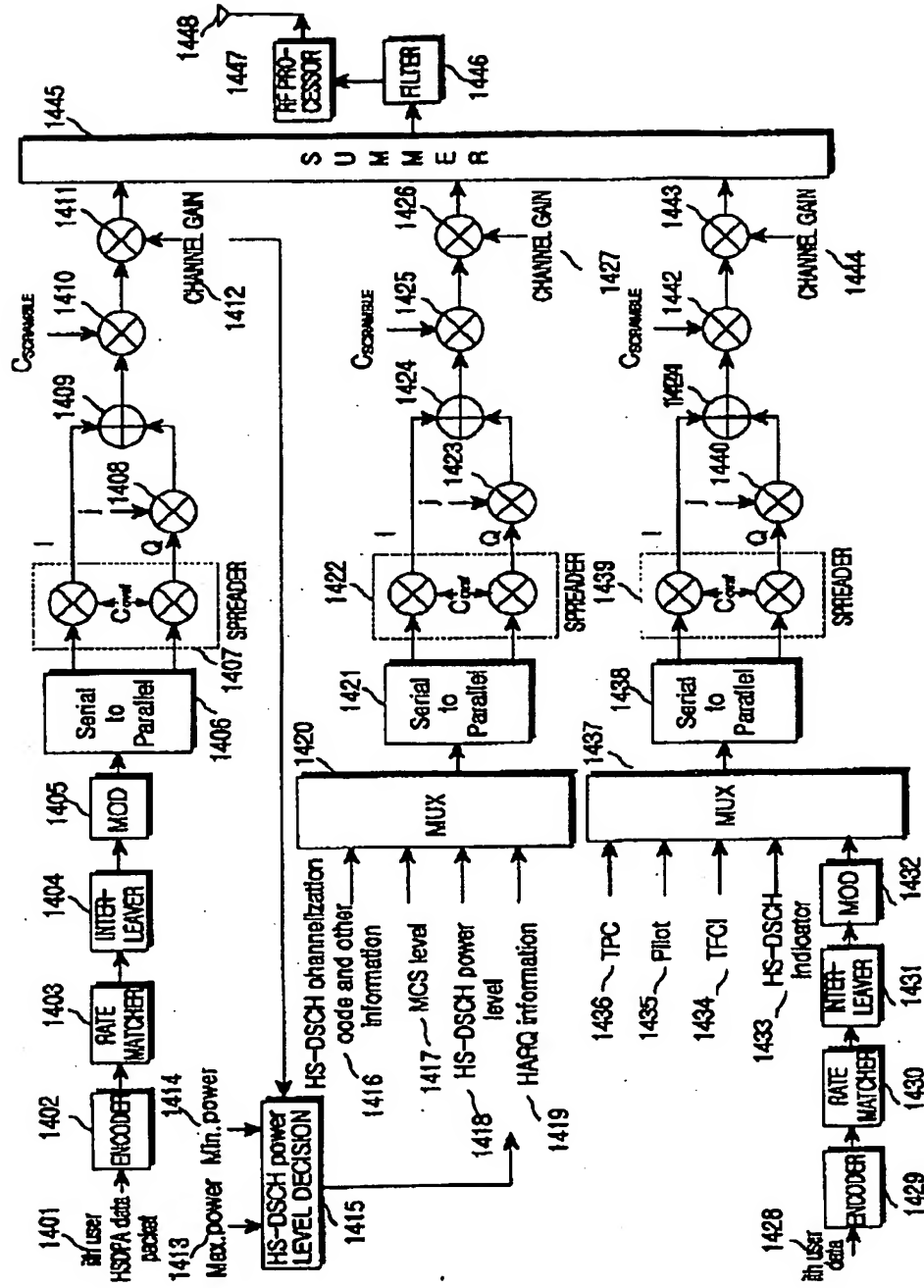
【図 1 9】



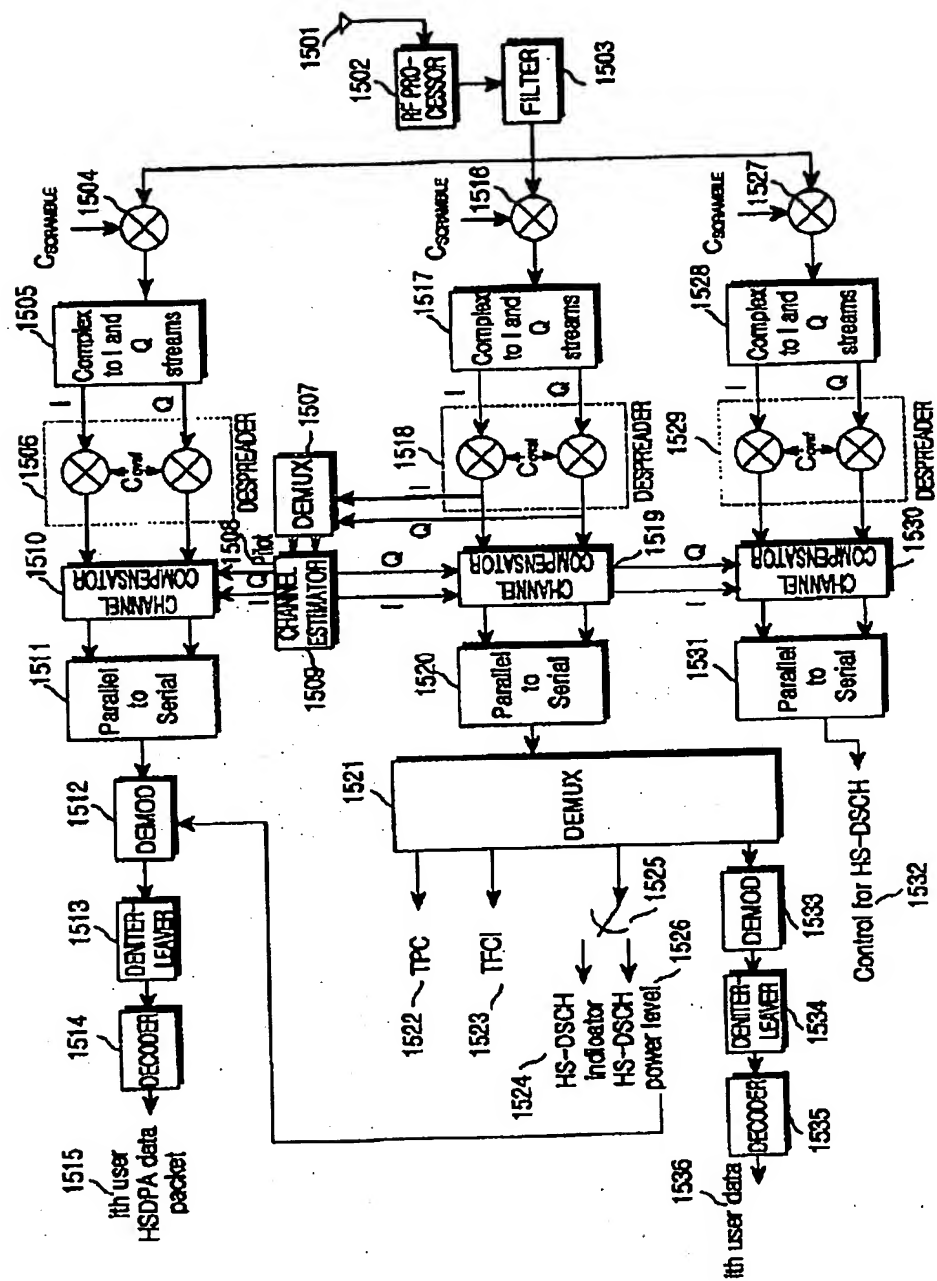
【図 13】



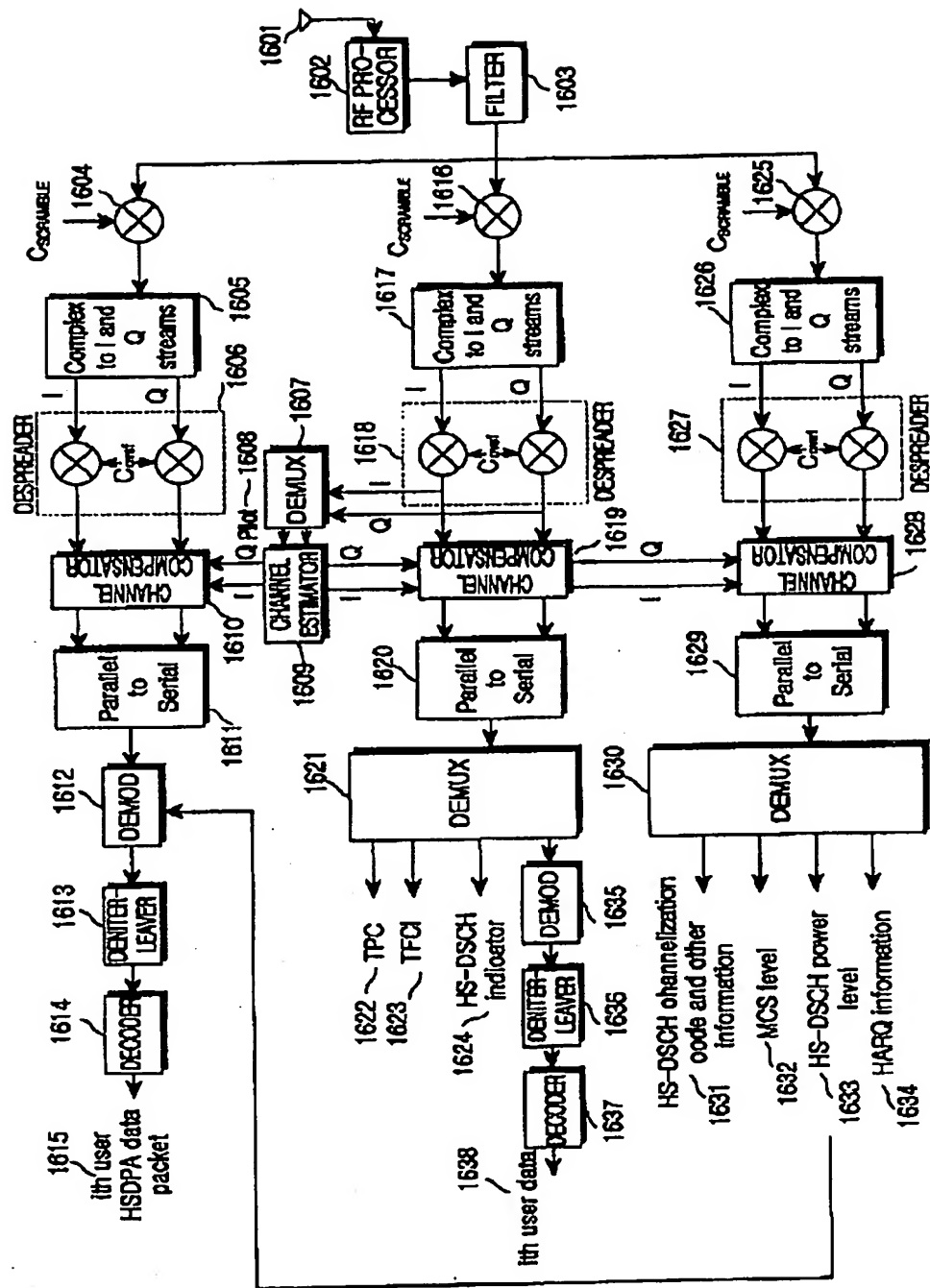
【図14】



【图 15】

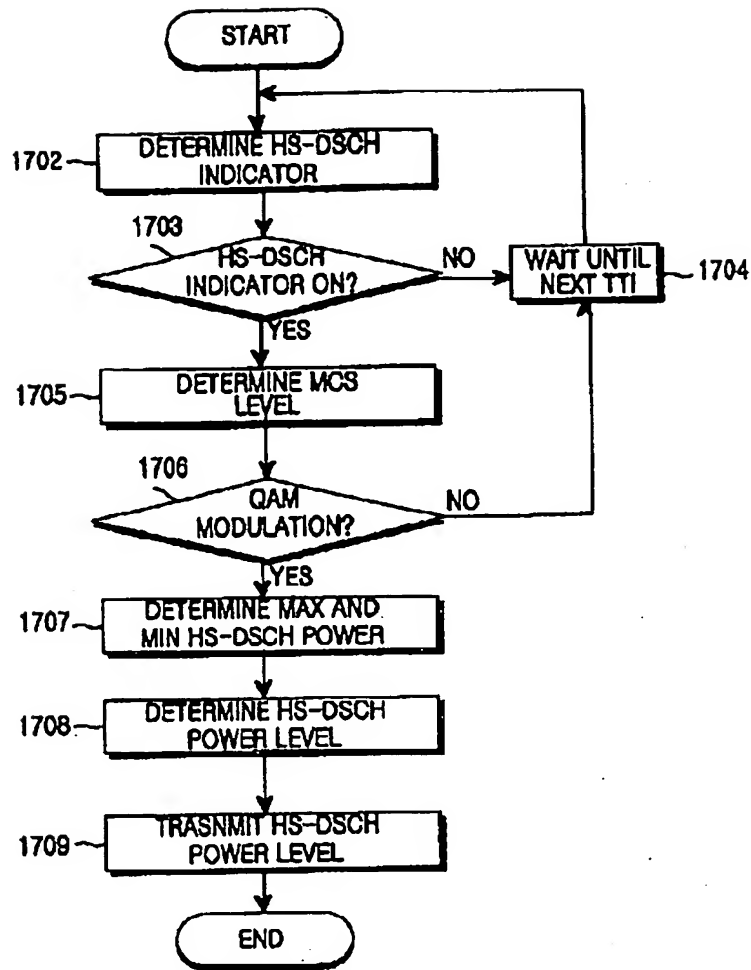


【図16】

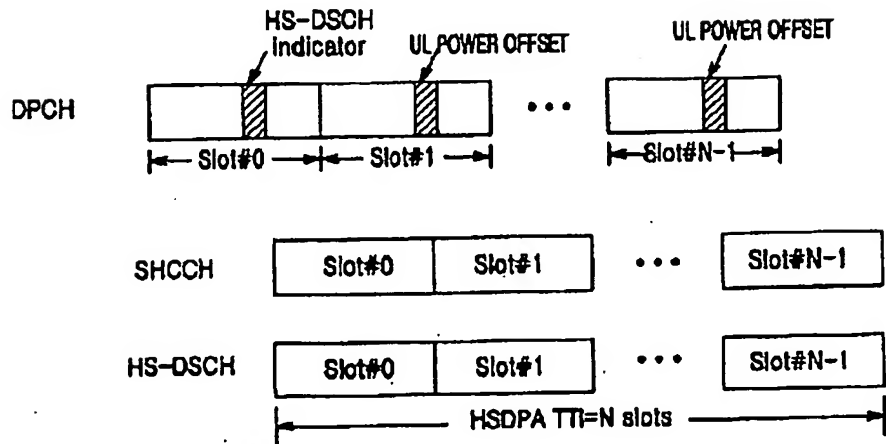




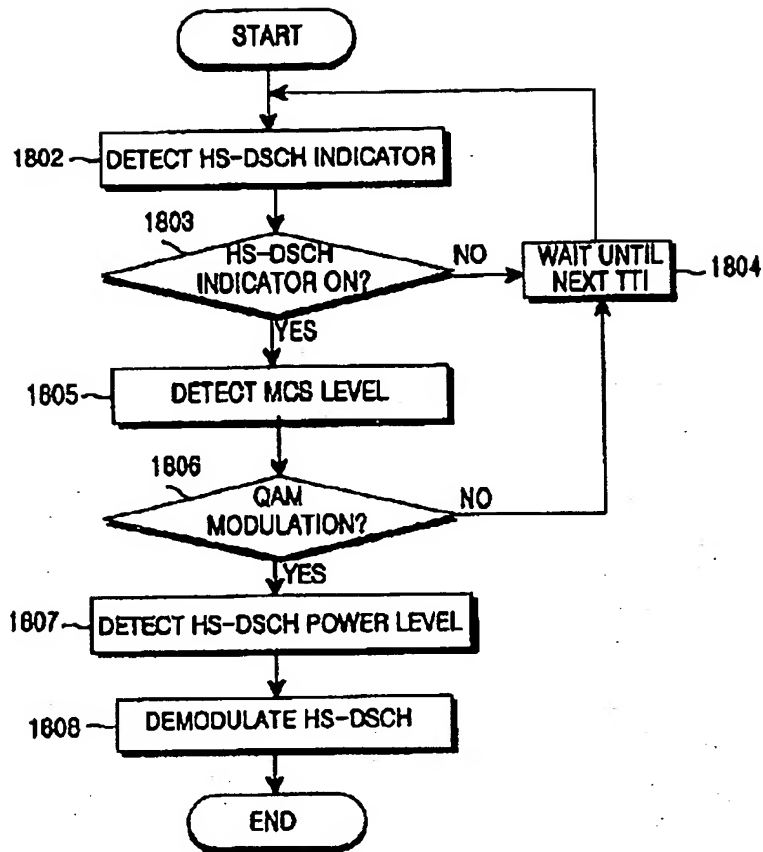
【図17】



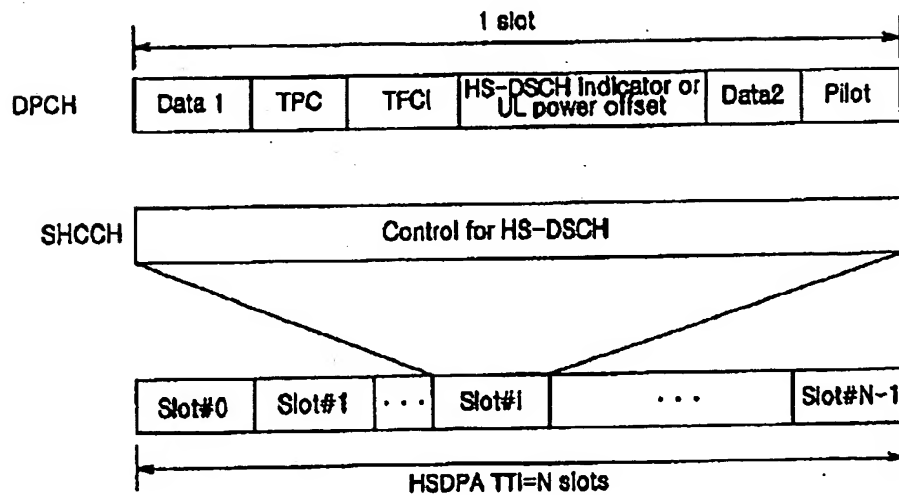
【図21】



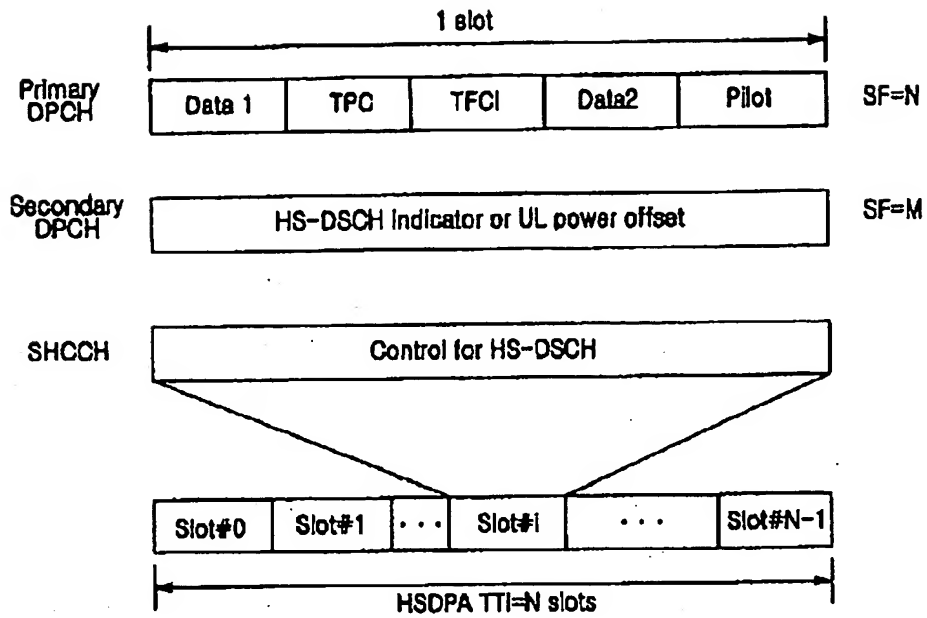
【図18】



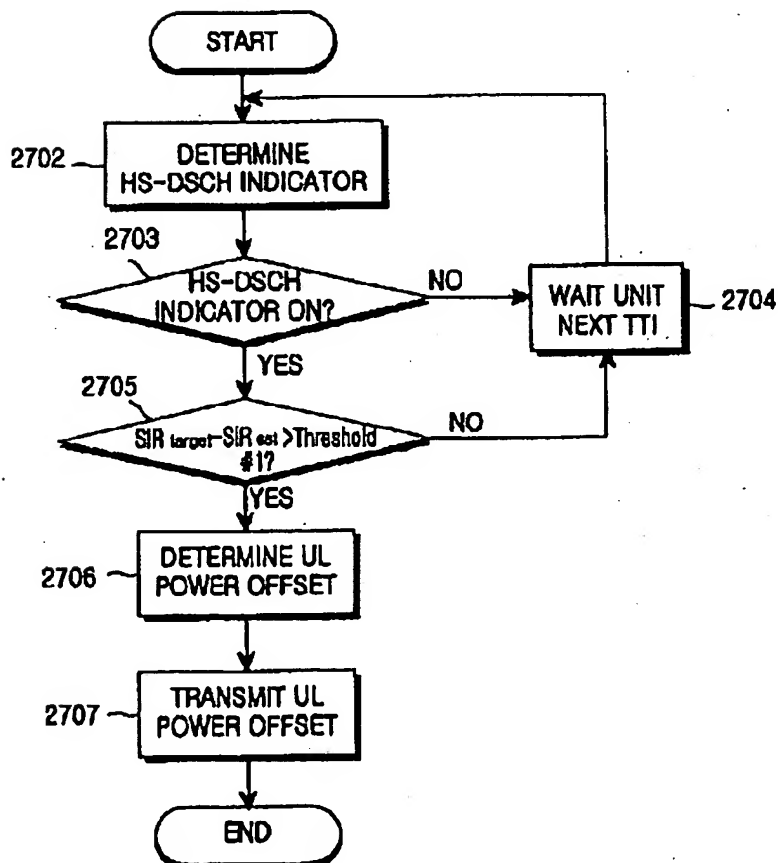
【図22】



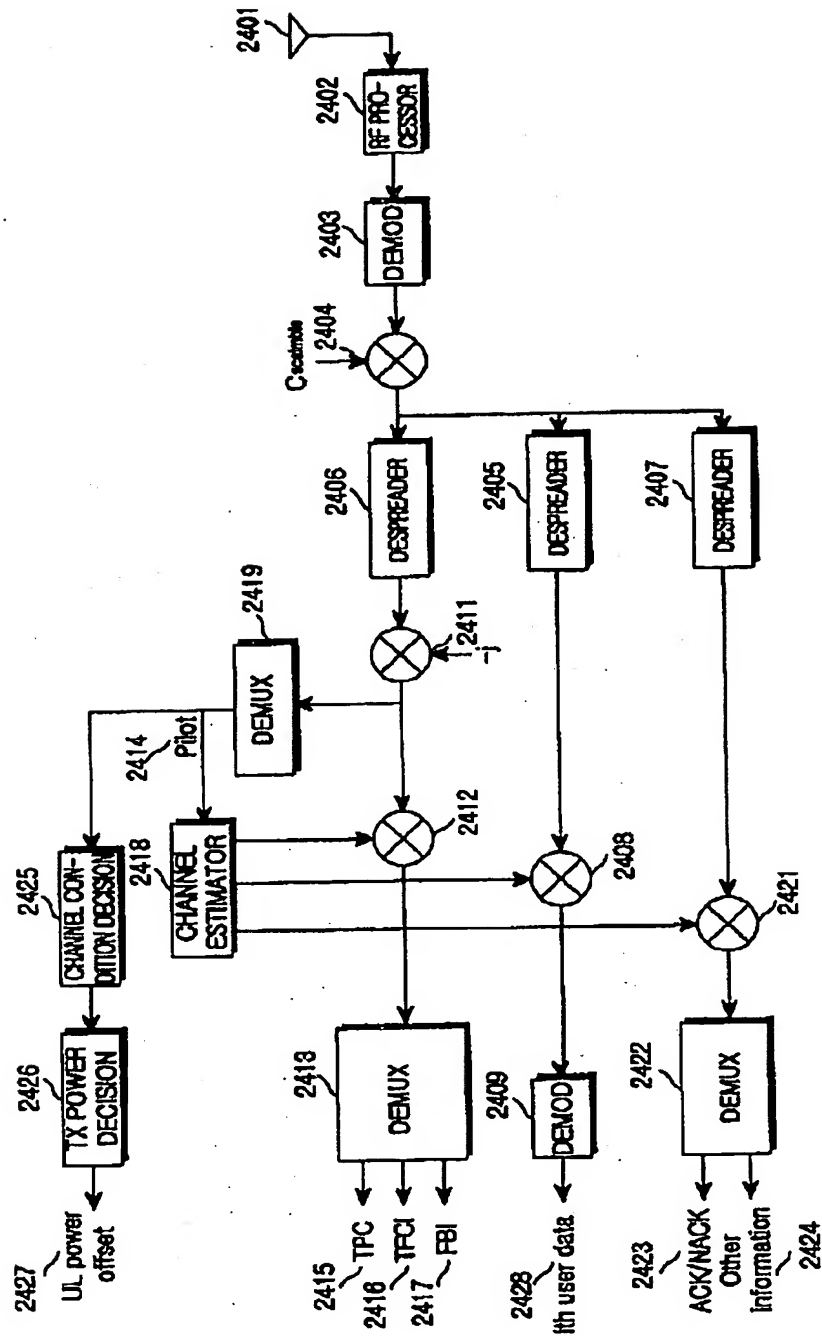
【図 23】



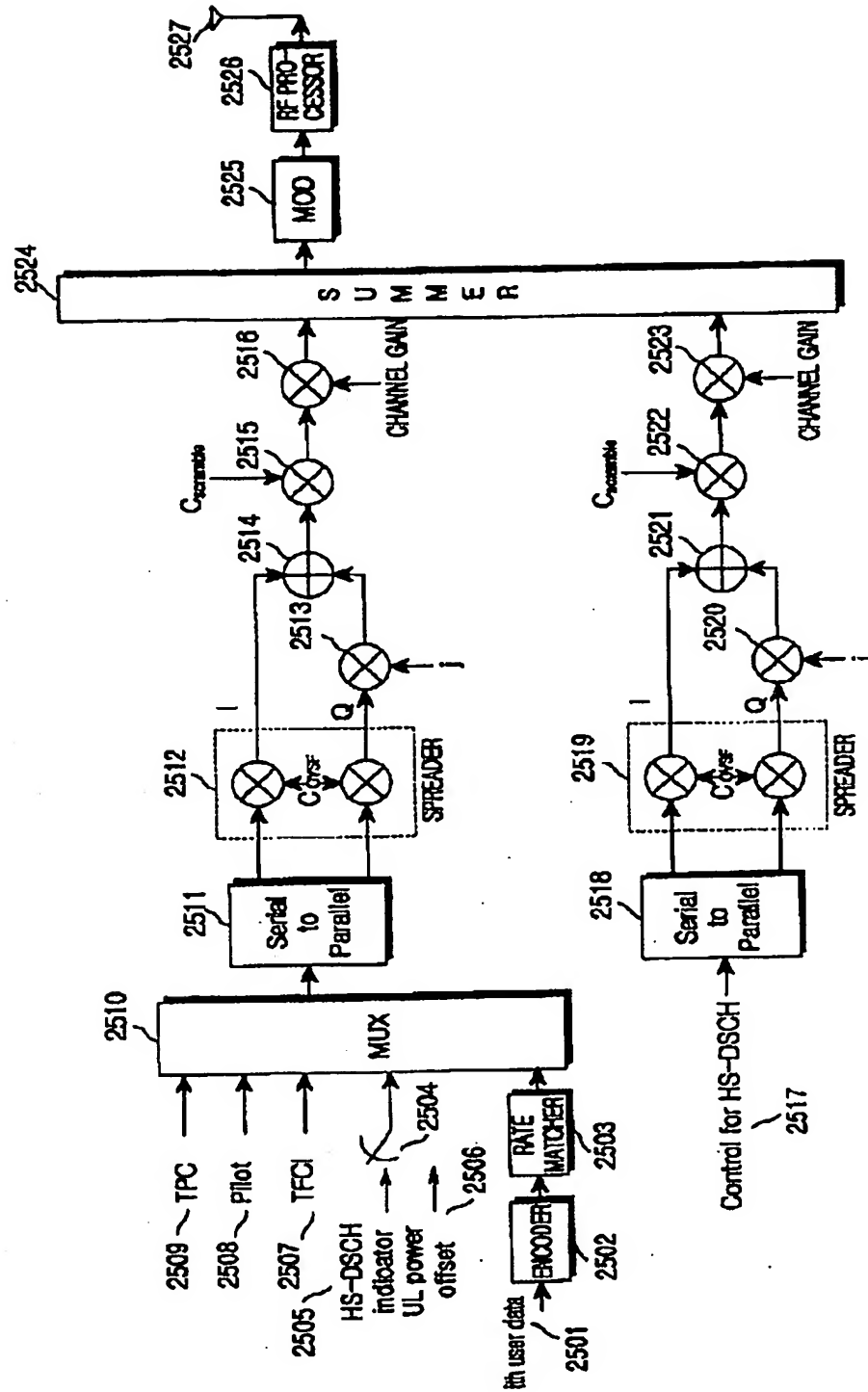
【図 27】



【図24】

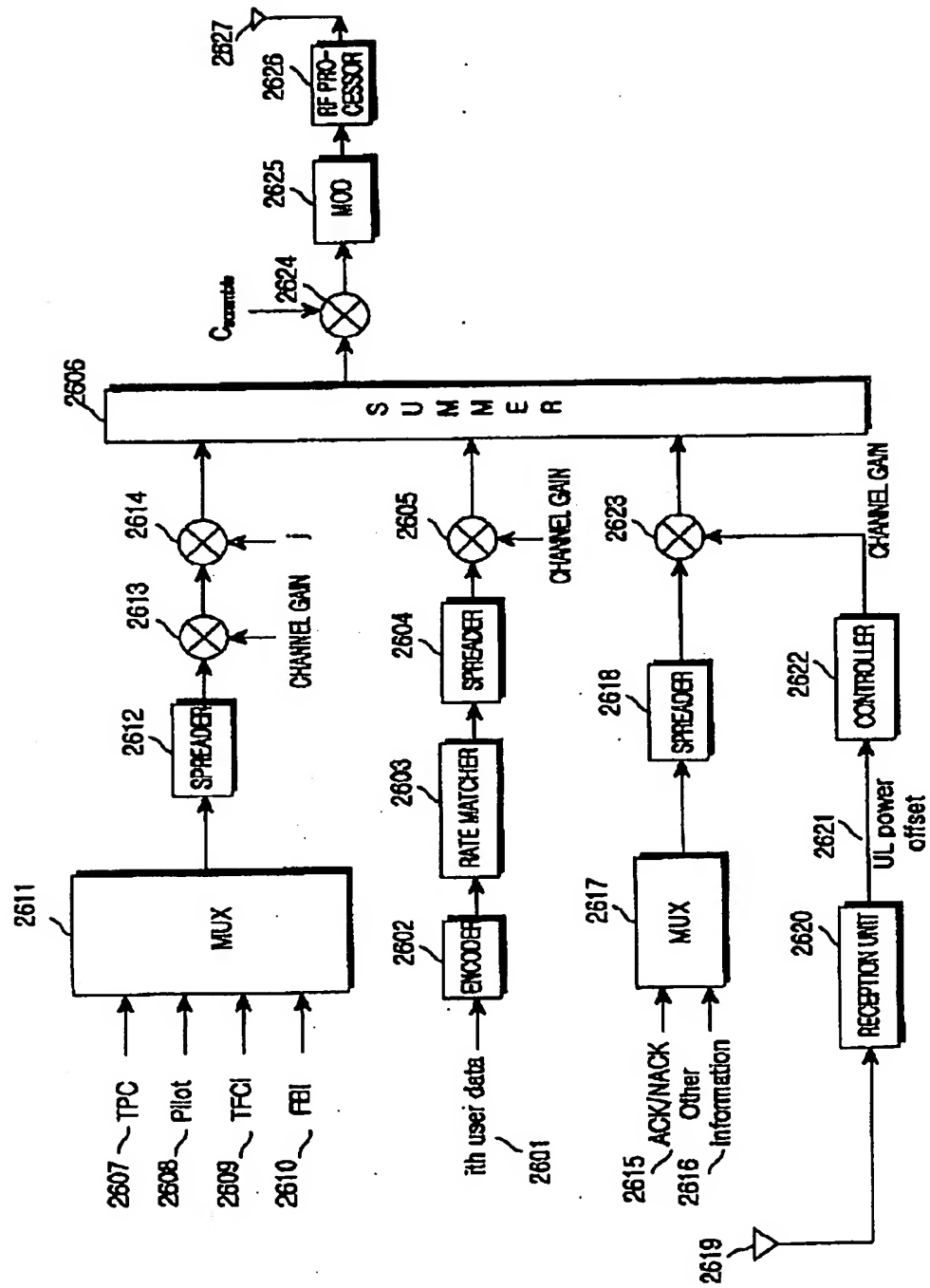


【図 25】

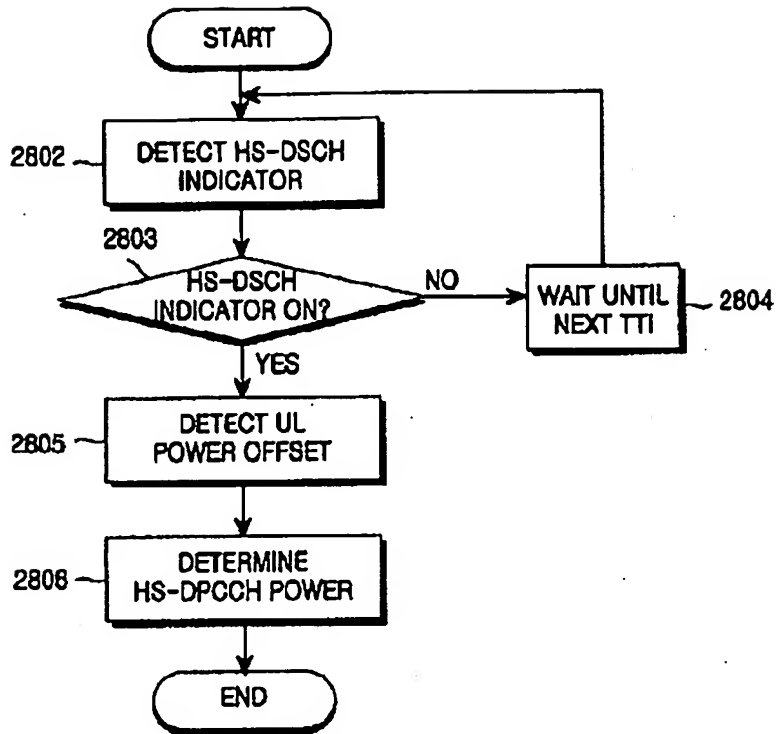




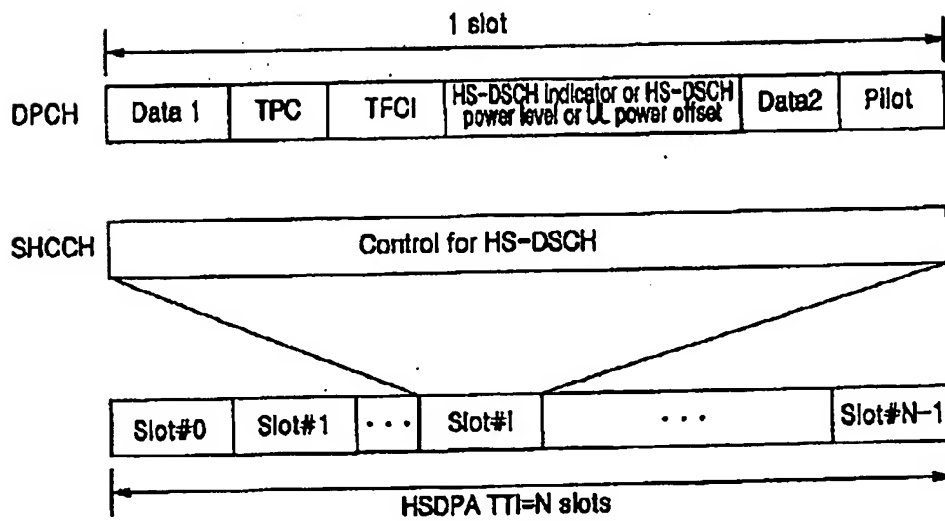
【図 26】



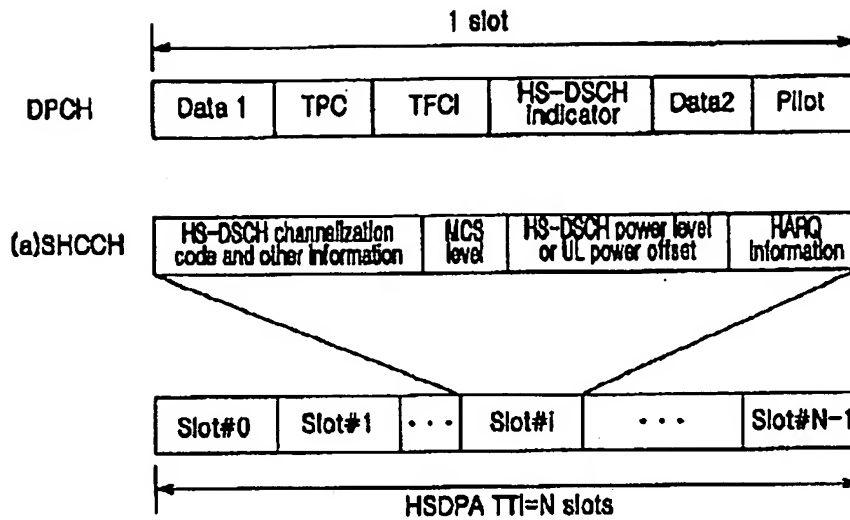
【図 28】



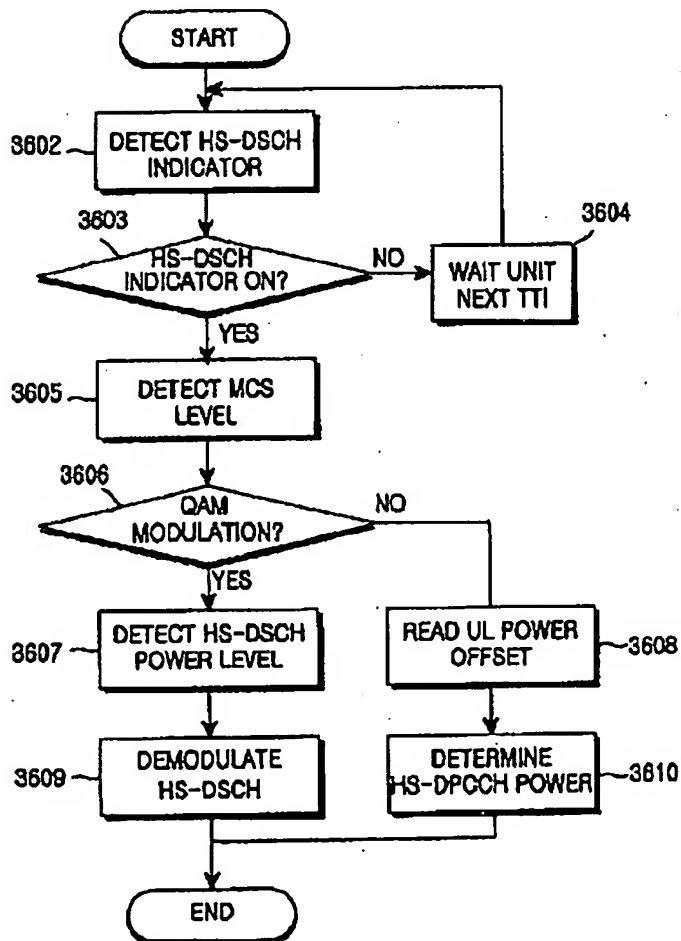
【図 29】



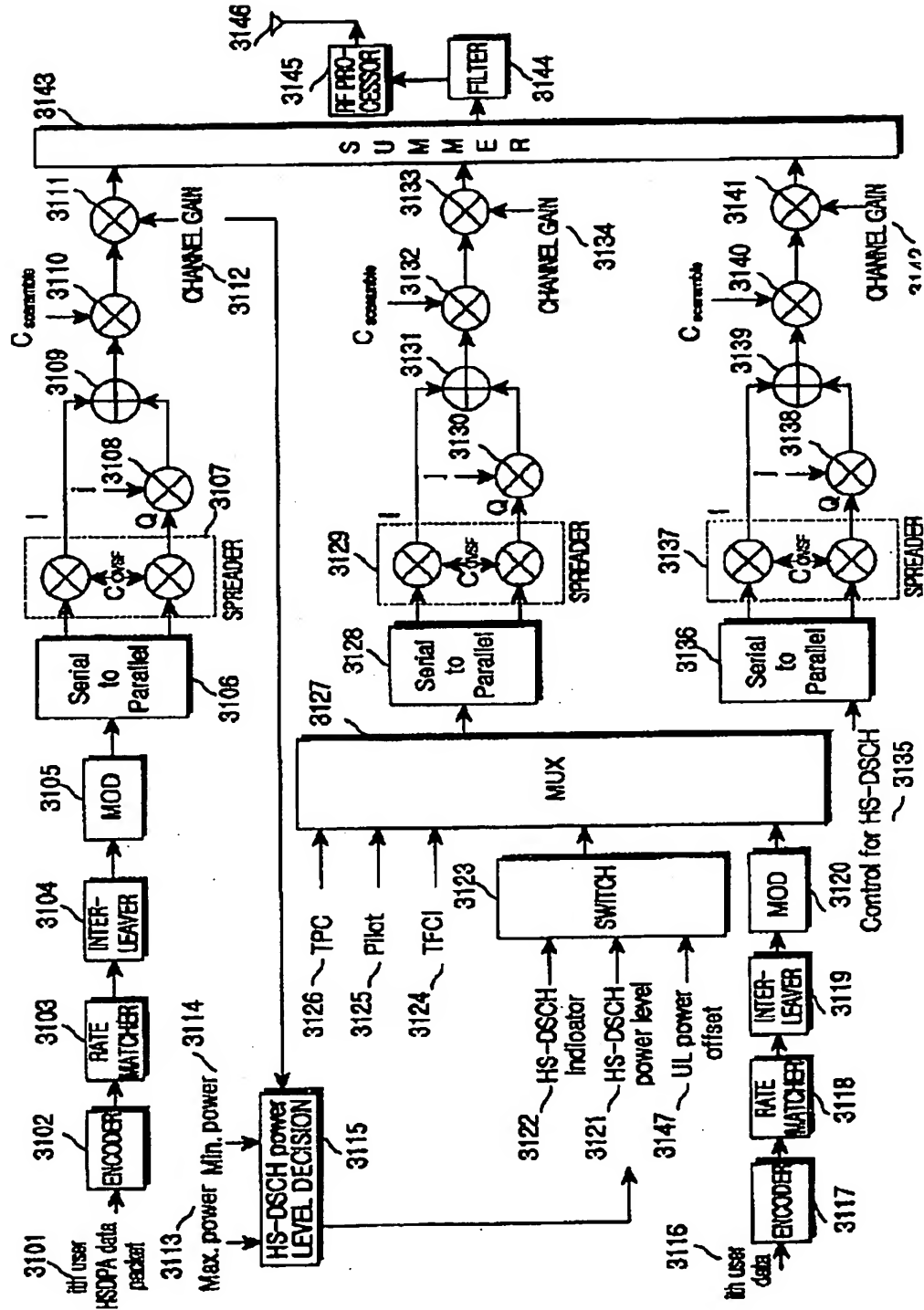
【図 30】



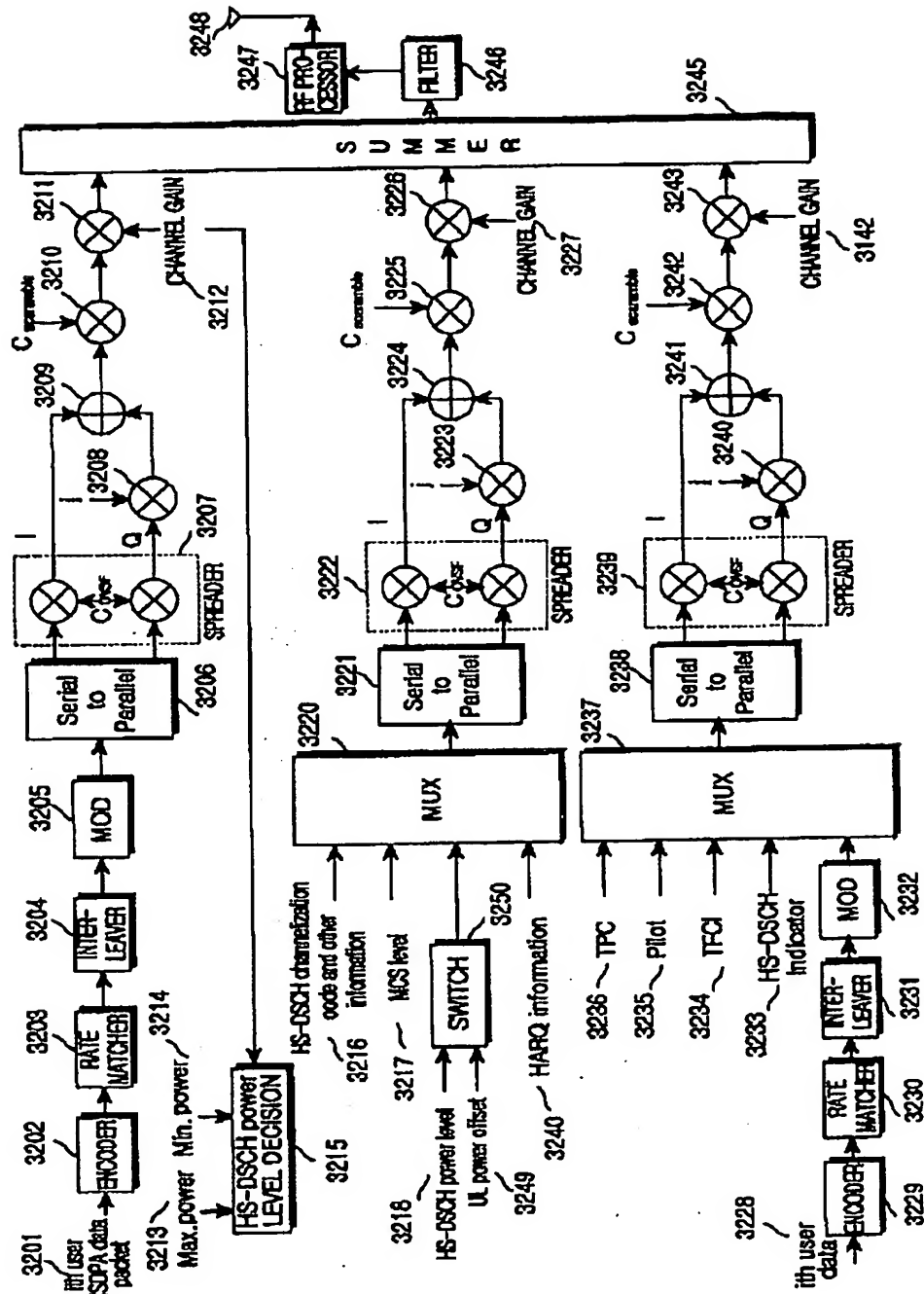
【図 36】



【図31】



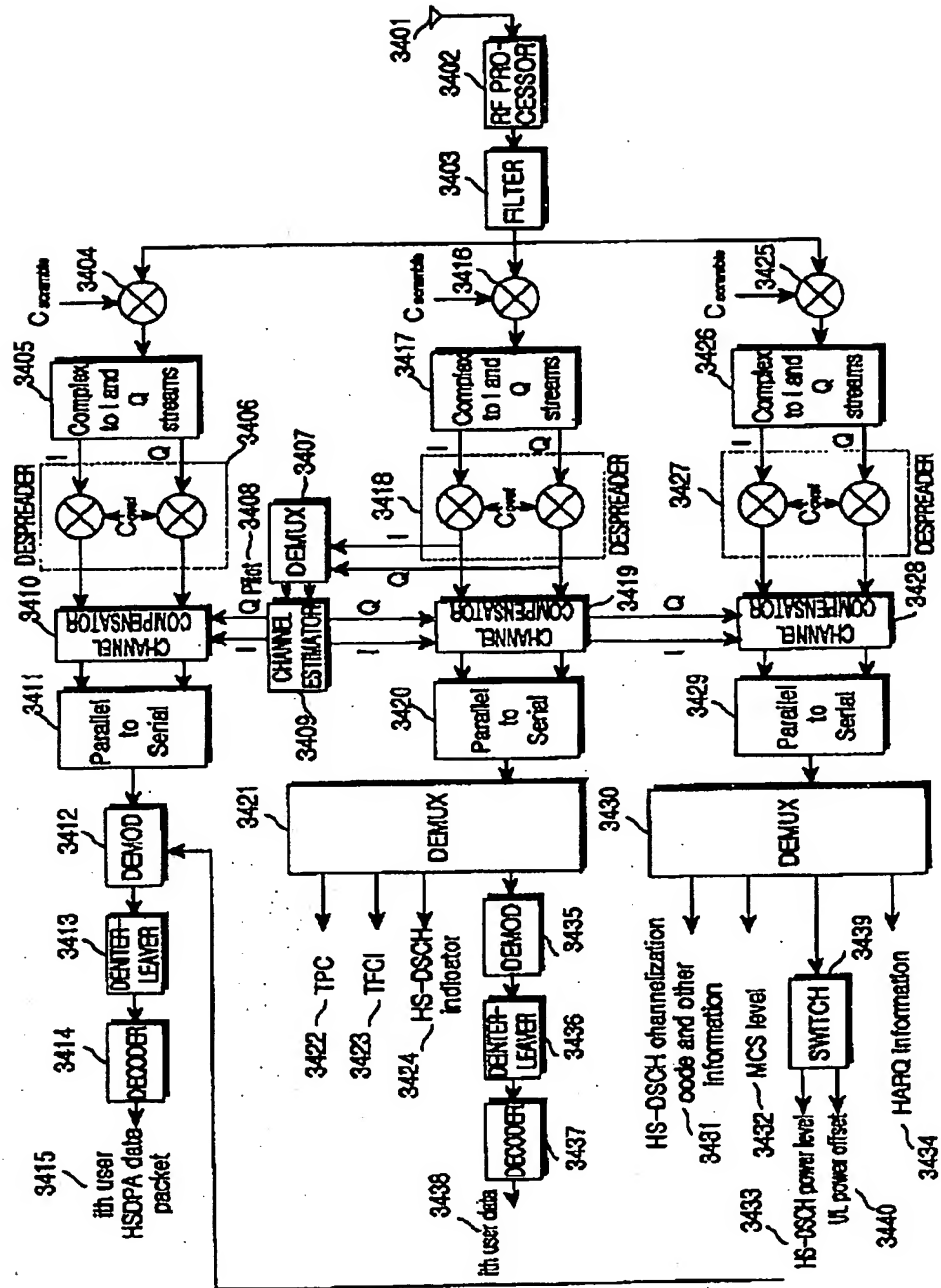
【図 32】



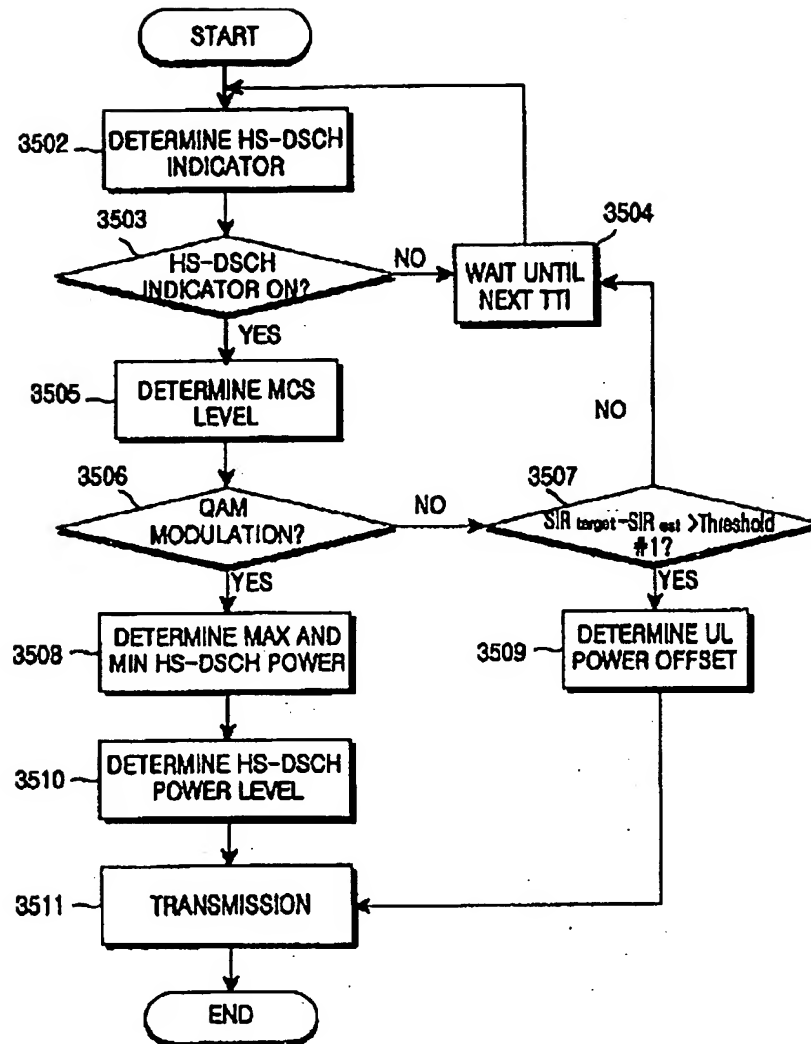




【図 34】



【図35】



フロントページの続き

(72)発明者 崔 成豪  
大韓民国京畿道城南市盆唐區亭子洞 (番地  
なし) ヌティマウル306棟302號

(72)発明者 李 周鎭  
大韓民国京畿道水原市八達區領統洞 (番地  
なし) サルグゴル現代アパート730棟803  
號

Fターム(参考) 5K067 CC08 DD42 DD48 EE10 GG08  
GG09 HH22

## 【外国語明細書】

## 1 Title of Invention

HSDPAを使用した通信システムにおいてアップリンク転送電力オフセットとHS-DSCH電力レベルを送受信する装置およびその方法。

## 2 Claims

1. A Node B apparatus for transmitting an uplink power offset and a downlink data channel power level in a high-speed packet data communication system, comprising:

an uplink power offset determiner for measuring a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE (User Equipment), comparing a difference between the measured SIR and a preset target SIR with preset thresholds, and determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison;

a downlink data channel power level determiner for determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to a channel condition with the UE, and determining a downlink data channel power level which is channel gain-related control information of the downlink data channel, when the determined modulation technique is a high-order modulation technique; and

a transmitter for transmitting over a downlink the uplink power offset or the downlink data channel power level to the UE.

2. The Node B apparatus of claim 1, wherein the uplink power offset determiner comprises:

a channel condition determiner for measuring SIR using the first uplink dedicated channel signal, and calculating a difference between the measured SIR and a preset target SIR; and

a transmission power determiner for comparing the difference with preset thresholds and determining an uplink power offset to be applied to the second uplink dedicated channel according to a result of the comparison.

3. The Node B apparatus of claim 1, wherein the uplink power

offset is transmission power to be added to transmission power of the second uplink dedicated channel currently transmitted by the UE.

4. The Node B apparatus of claim 1, wherein the transmitter does not transmit the uplink power offset if the difference is less than a specific threshold among the preset thresholds.

5. The Node B apparatus of claim 1, wherein the downlink data channel power level determiner determines the downlink data channel power level considering maximum power and minimum power that can be allocated to the downlink data channel.

6. The Node B apparatus of claim 1, wherein the downlink data channel power level determiner does not generate the downlink data channel power level if the modulation technique is not a high-order modulation technique.

7. An apparatus for transmitting/receiving an uplink power offset and a downlink data channel power level in a high-speed packet data communication system, comprising:

a Node B for measuring a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE (User Equipment), comparing a difference between the measured SIR and a preset target SIR with preset thresholds, determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison, determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to a channel condition with the UE, determining a downlink data channel power level which is channel gain-related control information of the downlink data channel when the determined modulation technique is a high-order modulation technique, and transmitting the uplink

power offset or the downlink data channel power level to the UE over a downlink; and

the UE for receiving an uplink power offset transmitted over the downlink, controlling transmission power of the currently transmitted second uplink dedicated channel according to the uplink power offset, receiving the downlink data channel power level over the downlink, and demodulating the packet data according to the received downlink data channel power level.

8. The apparatus of claim 7, wherein the Node B comprises:

an uplink power offset determiner for measuring SIR of the first uplink dedicated channel signal received from the UE, comparing a difference between the measured SIR and the target SIR with the thresholds, and determining an uplink power offset to be applied to the second uplink dedicated channel;

a downlink data channel power level determiner for determining a modulation technique to be applied to the downlink data channel according to a channel condition with the UE, and determining the downlink data channel power level when the determined modulation technique is a high-order modulation technique; and

a transmitter for transmitting over a downlink the uplink power offset or the downlink data channel power level to the UE.

9. The apparatus of claim 7, wherein the downlink data channel power level is determined considering maximum power and minimum power that can be allocated to the downlink data channel.

10. The apparatus of claim 7, wherein the uplink power offset is transmission power to be added to transmission power of the second uplink dedicated channel currently transmitted by the UE.

11. A method for controlling a Node B apparatus for transmitting an

uplink power offset and a downlink data channel power level in a high-speed packet data communication system, comprising the steps of:

measuring a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE (User Equipment), comparing a difference between the measured SIR and a preset target SIR with preset thresholds, and determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison;

determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to a channel condition with the UE, and determining a downlink data channel power level which is channel gain-related control information of the downlink data channel, when the determined modulation technique is a high-order modulation technique; and

transmitting over a downlink the uplink power offset or the downlink data channel power level to the UE.

12. The method of claim 11, wherein the uplink power offset is transmission power to be added to transmission power of the second uplink dedicated channel currently transmitted by the UE.

13. The method of claim 11, wherein the uplink power offset is not transmitted if the difference is less than a specific threshold among the preset thresholds.

14. The method of claim 11, wherein the downlink data channel power level is determined considering maximum power and minimum power that can be allocated to the downlink data channel.

15. The method of claim 11, further comprising the step of not generating the downlink data channel power level if the modulation technique is



not a high-order modulation technique.

16. A method for transmitting/receiving an uplink power offset and a downlink data channel power level in a high-speed packet data communication system, comprising the steps of:

measuring, by a Node B, a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE (User Equipment), comparing a difference between the measured SIR and a preset target SIR with preset thresholds, determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison, determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to a channel condition with the UE, determining a downlink data channel power level which is channel gain-related control information of the downlink data channel when the determined modulation technique is a high-order modulation technique, and transmitting the uplink power offset or the downlink data channel power level to the UE over a downlink; and

receiving, by the UE, an uplink power offset transmitted over the downlink, controlling transmission power of the currently transmitted second uplink dedicated channel considering the uplink power offset, receiving the downlink data channel power level over the downlink, and demodulating the packet data according to the received downlink data channel power level.

17. The method of claim 16, wherein the uplink power offset is transmission power to be added to transmission power of the second uplink dedicated channel currently transmitted by the UE.

18. The method of claim 16, wherein the downlink data channel power level is determined considering maximum power and minimum power that

can be allocated to the downlink data channel.

19. A method for controlling uplink transmission power in a high-speed packet data communication system, comprising the steps of:

measuring a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE (User Equipment);

calculating a difference between the measured SIR and a preset target SIR, comparing the difference with preset thresholds, and determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison; and

transmitting over a downlink the determined uplink power offset to the UE.

20. The method of claim 19, wherein the uplink power offset is transmission power to be added to transmission power of the second uplink dedicated channel currently transmitted by the UE.

21. The method of claim 19, further comprising the step of not transmitting the uplink power offset to the UE if the difference is less than a specific threshold among the preset thresholds.

22. An apparatus for controlling uplink transmission power in a high-speed packet data communication system, comprising:

a channel condition determiner for measuring a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE (User Equipment), and calculating a difference between the measured SIR and a preset target SIR;

a transmission power determiner comparing the difference with preset thresholds, and determining an uplink power offset to be applied to a second

uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison; and

a transmitter for transmitting over a downlink the determined uplink power offset to the UE.

23. The apparatus of claim 22, wherein the uplink power offset is transmission power to be added to transmission power of the second uplink dedicated channel currently transmitted by the UE.

24. A method for controlling uplink transmission power in a high-speed packet data communication system, comprising the steps of:

measuring, by a Node B, a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE (User Equipment);

calculating, by the Node B, a difference between the measured SIR and a preset target SIR, comparing the difference with preset thresholds, determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison, and transmitting over a downlink the determined uplink power offset to the UE; and

upon receiving the uplink power offset over the downlink, controlling, by the UE, transmission power of the currently transmitted second uplink dedicated channel according to the uplink power offset.

25. The method of claim 24, wherein the uplink power offset is transmission power to be added to transmission power of the second uplink dedicated channel currently transmitted by the UE.

26. The method of claim 24, further comprising the step of not transmitting the uplink power offset to the UE if the difference is less than a specific threshold among the preset thresholds.

27. An apparatus for controlling uplink transmission power in a high-speed packet data communication system, comprising:

a Node B for measuring a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE (User Equipment), calculating a difference between the measured SIR and a preset target SIR, comparing the difference with preset thresholds, determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison, and transmitting over a downlink the determined uplink power offset to the UE; and

the UE for receiving the uplink power offset over the downlink, and controlling transmission power of the currently transmitted second uplink dedicated channel according to the uplink power offset.

28. The method of claim 27, wherein the Node B comprises:

a channel condition determiner for measuring SIR of the first uplink dedicated channel signal received from the UE, and calculating a difference between the measured SIR and the target SIR;

a transmission power determiner for comparing the difference with the thresholds, and determining an uplink power offset to be applied to the second uplink dedicated channel transmitting control information for packet data received at the UE; and

a transmitter for transmitting over a downlink the determined uplink power offset to the UE.

29. The method of claim 27, wherein the uplink power offset is transmission power to be added to transmission power of the second uplink dedicated channel currently transmitted by the UE.

30. A method for transmitting a downlink data channel power level in a high-speed packet data communication system, comprising the steps of:

estimating a channel condition with a UE (User Equipment), and determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to the estimated channel condition;

determining a downlink data channel power level which is channel gain-related control information of the downlink data channel, when the determined modulation technique is a high-order modulation technique; and

transmitting over a downlink the determined downlink data channel power level to the UE so that the UE demodulates the packet data using the downlink data channel power level.

31. The method of claim 30, wherein the downlink data channel power level is determined considering maximum power and minimum power that can be allocated to the downlink data channel.

32. An apparatus for transmitting a downlink data channel power level in a high-speed packet data communication system, comprising:

a modulation technique determiner for determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to a channel condition with a UE (User Equipment);

a downlink data channel power level determiner for determining a downlink data channel power level which is channel gain-related control information of the downlink data channel, when the determined modulation technique is a high-order modulation technique; and

a transmitter for transmitting over a downlink the determined downlink data channel power level to the UE so that the UE demodulates the packet data using the downlink data channel power level.

33. The apparatus of claim 32, wherein the downlink data channel

power level determiner determines the downlink data channel power level considering maximum power and minimum power that can be allocated to the downlink data channel.

34. A method for transmitting/receiving a downlink data channel power level in a high-speed packet data communication system, comprising the steps of:

estimating, by a Node B, a channel condition with a UE (User Equipment), and determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to the estimated channel condition,

if the determined modulation technique is a high-order modulation technique, determining, by the Node B, a downlink data channel power level which is channel gain-related control information of the downlink data channel, and transmitting over a downlink the determined downlink data channel power level to the UE; and

upon receiving the downlink data channel power level over the downlink, demodulating the packet data according to the downlink data channel power level by the UE.

35. The method of claim 34, wherein the downlink data channel power level is determined considering maximum power and minimum power that can be allocated to the downlink data channel.

36. An apparatus for transmitting/receiving a downlink data channel power level in a high-speed packet data communication system, comprising:

a Node B for estimating a channel condition with a UE (User Equipment), determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to the estimated channel condition, determining a downlink data channel power level which is channel

gain-related control information of the downlink data channel if the determined modulation technique is a high-order modulation technique, and transmitting over a downlink the determined downlink data channel power level to the UE; and

the UE for receiving the downlink data channel power level over the downlink, and demodulating the packet data according to the received downlink data channel power level.

37. The apparatus of claim 36, wherein the Node B comprises:

a modulation technique determiner for determining a modulation technique to be applied to the downlink data channel according to a channel condition with the UE;

a downlink data channel power level determiner for determining the downlink data channel power level when the determined modulation technique is a high-order modulation technique; and

a transmitter for transmitting the determined downlink data channel power level to the UE over a downlink so that the UE demodulates the packet data using the downlink data channel power level.



### 3 Detailed Description of Invention

#### **PRIORITY**

This application claims priority to an application entitled "Apparatus and Method for Transmitting/Receiving Uplink Transmission Power Offset and HS-DSCH Power Level in a Communication System Employing HSDPA" filed in the Korean Industrial Property Office on August 25, 2001 and assigned Serial No. 2001-51604, the contents of which are hereby incorporated by reference.

#### **BACKGROUND OF THE INVENTION**

##### **1. Field of the Invention**

The present invention relates generally to a communication system employing HSDPA (High Speed Downlink Packet Access), and in particular, to an apparatus and a method for transmitting/receiving an uplink transmission power offset value and a DSCH (Downlink Shared Channel) power level.

##### **2. Description of the Related Art**

In general, HSDPA (High Speed Downlink Packet Access) refers to a technique for transmitting data including HS-DSCH (High Speed-Downlink Shared Channel), a downlink data channel, for supporting high-speed packet data transmission, and a control channel related to the HS-DSCH in an UMTS (Universal Mobile Telecommunications System) communication system. In order to support the HSDPA, AMC (Adaptive Modulation and Coding), HARQ (Hybrid Automatic Retransmission Request), and FCS (Fast Cell Select) have been proposed.

First, the AMC will be described. The AMC is a data transmission technique for adaptively determining a modulation technique and a coding technique of different data channels according to a channel condition between a Node B and a UE, thereby to increase the overall utilization efficiency of the Node B. Therefore, the AMC has a plurality of modulation techniques and a plurality of coding techniques, and modulates and codes data channel signals by combining the modulation techniques and the coding techniques. Generally, each of combinations of the modulation techniques and the coding techniques is called "MCS (Modulation and Coding Scheme)", and MCSs with level #1 to level #n can be defined according to the number of MCSs. In other words, the AMC adaptively determines a level of the MCS according to a channel condition between the Node B and the UE currently wirelessly connected to the Node B, thereby increasing the overall efficiency of the Node B.

Second, the HARQ, especially n-channel SAW HARQ (Stop And Wait Hybrid Automatic Retransmission Request) will be described. The HARQ has introduced the following two plans to increase transmission efficiency of ARQ (Automatic Retransmission Request). A first plan is to exchange a retransmission request and a response between a UE and a Node B. A second plan is to temporarily store defective data and combine it with corresponding retransmitted data before transmission. Further, the HSDPA has introduced the n-channel SAW HARQ in order to make up for the shortcomings of the conventional SAW ARQ (Stop And Wait ARQ). In the SAW ARQ, a Node B does not transmit the next packet data until ACK (Acknowledgement) for the previously transmitted packet data is received. Therefore, in some cases, the Node B must await ACK, though it can presently transmit packet data. The n-channel SAW HARQ increases channel utilization efficiency by continuously transmitting a plurality of data packets before receiving the ACK for the previous packet data. If n logical channels are established between a UE and a Node B and identified by time or channel numbers, the UE, upon receipt of packet data at a certain time point, can

determine the logical channel that transmitted the packet data. Thus the UE can rearrange packet data in the right reception order or soft-combine the packet data.

Finally, the FCS will be described. The FCS is a technique for rapidly selecting a cell having a good channel condition among a plurality of cells, when a UE supporting the HSDPA enters a cell-overlapping region, or a soft handover region. To be specific, if the UE supporting the HSDPA enters a cell-overlapping region between an old Node B and a new Node B, then the UE establishes radio links to a plurality of the cells, i.e., a plurality of Node Bs. A set of the cells, to which the radio links are established by the UE, is called an "active set." The UE receives HSDPA packet data from only the cell maintaining the best channel condition among the cells included in the active set to reduce the overall interference. Herein, a cell transmitting the HSDPA packet data for its best channel condition among the cells in the active set is called a "best cell." The UE periodically checks the channel conditions with the cells belonging to the active set. Upon detecting a cell having a channel condition better than that of the current best cell, the UE transmits a best cell indicator to all of the cells in the active set in order to replace the current best cell with a new best cell. The best cell indicator includes an identifier of the selected new best cell. Upon receiving the best cell indicator, the cells belonging to the active set analyze the cell identifier included in the received best cell indicator to determine whether the received best cell indicator is destined for them. The selected best cell transmits packet data to the UE using HS-DSCH.

As described above, in the HSDPA, it is necessary to exchange the following new control signals between a UE and a Node B in order to support the newly introduced AMC, HARQ, and FCS. First, in order to support the AMC, a UE must provide information on a channel condition between the UE and a Node B to the Node B, and the Node B must inform the UE of an MCS level determined according to the channel condition using the channel information

received from the UE. Second, in order to support the n-channel SAW HARQ, a UE must transmit an ACK or NACK (Negative Acknowledgement) signal to a Node B. Third, in order to support the FCS, the UE must transmit to the Node B a best cell indicator indicating a best cell, i.e., a Node B providing a channel with the best channel condition. In addition, if the best cell is changed according to the channel condition, the UE must inform the Node B of its packet data reception state at that point, and the Node B should provide necessary information so that the UE can correctly select the best cell.

FIG. 1 schematically illustrates a downlink channel structure of a general communication system employing HSDPA. Referring to FIG. 1, a downlink DPCH (Dedicated Physical Channel) includes a field defined in an existing CDMA (Code Division Multiple Access) communication system, e.g., Release-99, and an HS-DSCH indicator (HI) indicating presence/absence of HSDPA packet data to be received at a UE. The HS-DSCH indicator transmitted over the downlink DPCH informs a corresponding UE of the presence/absence of HSDPA packet data to be received. Further, in the presence of the HSDPA packet data, the HS-DSCH indicator informs the UE of a channelization code for SHCCH (Shared Control Channel) that it must receive control information for HS-DSCH over which the HSDPA packet data is actually transmitted. In addition, if necessary, a part of the HS-DSCH control information, e.g., an MCS level, can be transmitted through the HS-DSCH indicator.

For example, in the case where the HSDPA packet data is transmitted for a period of  $N (=N_1+N_2)$  slots (i.e., HSDPA TTI (Transmission Time Interval) =  $N$  slots), if a slot structure remains unchanged for the TTI, the HS-DSCH indicator is separately transmitted for  $N_1$  slots and a section for transmitting the HS-DSCH indicator for the remaining  $N_2$  slots is subject to discontinuous transmission (DTX). It is assumed in FIG. 1 that the HS-DSCH indicator is transmitted for one slot, i.e.,  $N_1=1$ .

A Node B then transmits information for controlling HS-DSCH (hereinafter, referred to as HS-DSCH control information), such as an MCS level, HS-DSCH channelization code, HARQ processor number and HARQ packet number, to the UE over a SHCCH (SHared Control CHannel). A description of the HS-DSCH control information will be described herein below.

(1) MCS level: this indicates a modulation technique and a channel coding technique to be used by HS-DSCH.

(2) HS-DSCH channelization code: this is a channelization code used for a specific UE by HS-DSCH.

(3) HARQ processor number: when the n-channel SAW HARQ is used, this indicates a channel to which a specific packet belongs among logical channels for HARQ.

(4) HARQ packet number: when a best cell is changed in the FCS, this informs a UE of a unique number of a downlink packet data so that the UE can inform a selected new best cell of a transmission state of the HSDPA data.

The SHCCH can be allocated either a single channelization code, or two or more channelization codes. The HS-DSCH is a channel over which HSDPA packet data is transmitted from the Node B to the UE. In FIG. 1, a start point of the downlink DPCH precedes start points of the SHCCH and the HS-DSCH, because the UE cannot recognize whether the remaining two channels are data corresponding to the UE itself, before reading the HS-DSCH indicator to detect corresponding information. Therefore, the UE must temporarily store the data in a buffer, so it receives the remaining two channels allowing a sufficient time to read the HS-DSCH indicator, thereby to lighten a load of the UE buffer. As a result, the UE determines whether there exists HSDPA packet data to receive by reading the HS-DSCH indicator on the downlink DPCH. If there exists HSDPA packet data to receive, the UE reads HS-DSCH control information on the

SHCCH and then receives the HSDPA packet data over HS-DSCH according to the control information.

FIG. 2 illustrates a downlink DPCH structure of a general communication system employing HSDPA. Referring to FIG. 2, a downlink DPCH has a structure of a downlink DPCH defined in an existing CDMA communication system not employing the HSDPA, e.g., defined in Release-99, and the structure has the following fields. A Data1 field and a Data2 field transmit data for supporting an operation of an upper layer, or data for supporting a voice-only service. A TPC (Transmission Power Control) field transmits a downlink TPC command for controlling uplink transmission power, and a TFCI (Transmission Format Combination Indicator) field transmits TFCI information of the Data1 and Data2 fields. A Pilot field is a field for transmitting a pilot symbol stream previously defined by the system, and is used by a UE to estimate a downlink channel condition. HS-DSCH indicator for the HSDPA service, as illustrated in FIG. 2, is transmitted to the UE through a newly defined field in an existing Release-99 downlink DPCH channel structure.

FIG. 2 shows a case where the HS-DSCH indicator is transmitted through a newly defined field in the existing downlink DPCH. However, FIG. 3 shows a case where the HS-DSCH indicator is transmitted over a new downlink DPCH instead of a specific field in the existing downlink DPCH.

FIG. 3 illustrates another downlink DPCH structure of a general communication system employing HSDPA. Referring to FIG. 3, the HS-DSCH indicator is transmitted over a new downlink DPCH that has been allocated a separate channelization code, instead of a specific field in the existing downlink DPCH. Two downlink DPCHs, i.e., a primary DPCH (P-DPCH) and a secondary DPCH (S-DPCH), are allocated. Since the S-DPCH for transmitting the HS-DSCH indicator is different from the P-DPCH in an amount of transmission data,

the P-DPCH is allocated a spreading factor (SF)  $N$  and the S-DPCH is allocated an SF  $M$ . If the HS-DSCH indicator to be transmitted has a small data amount, the SF value  $M$  of the S-DPCH is set to a relatively large value, e.g.,  $M=512$ , thus to increase utilization efficiency of a downlink channelization code.

FIG. 4 illustrates an uplink DPCH structure of a general communication system employing HSDPA. Referring to FIG. 4, DPDCH (Dedicated Physical Data Channel) and DPCCH (Dedicated Physical Control Channel) for supporting the existing CDMA communication system, e.g., Release-99, and HS-DPCCH (High Speed Dedicated Physical Control Channel) for supporting the HSDPA are allocated separate channelization codes, and then transmitted independently. In the case of an uplink, since all UEs are allocated unique OVSF (Orthogonal Variable Length Spreading Factor) codes, channelization code resources are sufficient. If modified, the existing uplink control channel may not be compatible with the existing system and an increase in complexity of its structure would be required. Therefore, it is preferable to define a new uplink control channel using a new separate channelization code instead of modifying the channel structure.

Upper layer data from a UE and a Node B is transmitted over slots constituting one uplink DPDCH frame, and slots constituting one uplink DPCCH frame each include Pilot symbol, TFCI symbol, feedback information (FBI) symbol, and TPC symbol. The Pilot symbol is used as a channel estimation signal when demodulating data transmitted from the UE to the Node B. The TFCI symbol indicates a transmission format combination (TFC) used for data transmission by the channels transmitted for a current frame. The FBI symbol transmits feedback information when a transmission diversity technique is used. The TPC symbol is a symbol for controlling transmission power of a downlink channel. The uplink DPCCH is transmitted after being spread using an OVSF code, and an SF (Spreading Factor) used at this point is fixed to 256.



In the HSDPA, a UE performs error checking on data received from a Node B, and transmits ACK or NACK for the received data according to the error checking result. The ACK and NACK are transmitted over HS-DPCCH for supporting the HSDPA. If the UE is not required to transmit ACK/NACK to the Node B since there is no received data, the UE transmits channel quality information (CQI) to the Node B over the HS-DPCCH in order to support the AMC, or transmits other information such as a best cell indicator indicating a Node B that provides the UE with the best channel, over the HS-DPCCH in order to support the FCS. As illustrated in FIG. 4, when the HS-DPCCH for the HSDPA service is allocated a separate channelization code, it undergoes the same transmission power control as the existing DPCCH. That is, the DPCCH and the HS-DPCCH have a specific power ratio, so if transmission power of the DPCCH is increased or decreased, transmission power of the HS-DPCCH is also increased or decreased.

Next, the AMC technique for HS-DSCH will be described with reference to FIGs. 5A to 5C.

FIGs. 5A to 5C illustrate an AMC technique for HS-DSCH in a general communication system employing HSDPA. Specifically, FIG. 5A illustrates a signal constellation for QPSK (Quadrature Phase Shift Keying) modulation. The QPSK modulation, as illustrated in FIG. 5A, is a technique for making two transmission bits into one complex signal. For example, this technique modulates bits "00" into a complex signal "1+j." Here, since 4 complex signals are located on a circle centered on its origin, they have the same transmission power level. A receiver performs demodulation on a QPSK-modulated signal depending on a quadrant to which the QPSK-modulated signal belongs, among 4 quadrants formed by X-axis and Y-axis on the signal constellation. For example, if a received QPSK-modulated signal exists in a first quadrant, a transmission signal is demodulated into bits "00." That is, in the QPSK modulation, decision lines of

a transmission signal are X-axis and Y-axis.

FIGs. 5B and 5C illustrate a signal constellation of 16QAM (16-ary Quadrature Amplitude Modulation) for modulating/demodulating 4 transmission bits into one complex signal, wherein FIG. 5C is larger than FIG. 5B in a channel gain of HS-DSCH. Since FIG. 5C is larger than FIG. 5B in the channel gain of the HS-DSCH, distances of complex signals from an origin on the signal constellation of FIG. 5C become longer than distances of complex signals from an origin on the signal constellation of FIG. 5B. The 16QAM modulates 4 bits into one complex signal on the signal constellation, and a 16QAM-modulated signal is demodulated according to a decision boundary formed by dotted lines, or decision lines in FIGs. 5B and 5C. As illustrated in FIGs. 5A to 5C, since a 16QAM-modulated signal has different decision lines during demodulation according to its channel gain, a receiver must recognize a channel gain of the transmitter in order to demodulate the 16QAM-modulated signal. Of course, in the QPSK, since the decision line is fixed regardless of transmission power, the receiver can perform demodulation even though it does not recognize a channel gain of the transmitter. Therefore, N-ary QAM requires a process of transmitting control information indicating a channel gain from a transmitter or Node B to a receiver or a UE. That is, the control information related to the channel gain transmitted from the Node B to the UE is called an "HS-DSCH power level," and the HS-DSCH power level is defined as a ratio of HS-DSCH power for one code to CPICH (Common Pilot Channel) power (or defined as a power difference in a dB unit). The HS-DSCH power for one code is power that can be allocated to a specific UE identified by a specific channelization code, among the whole transmission power allocated for the HSDPA service.

FIG. 6 illustrates a method of determining an HS-DSCH power level in a general communication system employing HSDPA. Referring to FIG. 6, in order to express the HS-DSCH power level with P bits, available transmission power

of HS-DSCH for one code is divided into  $2^P$  areas defined from transmission power 0 to CPICH power. In FIG. 6, in order to express the HS-DSCH power level with 2 bits, the HS-DSCH power level is divided into four areas (1) to (4). For example, if HS-DSCH transmission power for one channelization code belongs to an area (2), a Node B sets an HS-DSCH power level to A, and transmits bits "10" indicating the HS-DSCH power level A over a downlink. In general, since CPICH must be transmitted to every cell, CPICH power is much greater than HS-DSCH power for one channelization code. Therefore, if a difference between HS-DSCH power for one channelization code and CPICH power is large, a plurality of transmission bits are required in order to correctly express an HS-DSCH power level. Accordingly, there is a need for a method of determining an HS-DSCH power level by the Node B in order to demodulate a QAM-modulated signal from the UE. In addition, there is a demand for a method of transmitting information on the HS-DSCH power level to the UE.

If the DPCCH and the HS-DPCCH are transmitted (or controlled) in a specific power ratio as described in conjunction with FIG. 4, a transmission power problem may occur. This will be described with reference to FIG. 7.

FIG. 7 schematically illustrates a channel allocation scheme for a UE located in a soft handover region in a general communication system employing HSDPA. In the channel allocation scheme of FIG. 7, one UE is located in a soft handover region where it receives a service from K Node Bs. Even though the UE travels to the soft handover region while receiving an HSDPA service from a Node B#1, it does not necessarily receive the HSDPA service from all Node Bs including new Node Bs. That is, if a channel condition is not good while continuously receiving packet data from the Node B#1, the UE informs another Node B with a best channel condition, i.e., a best cell of the packet data transmission by the UE itself, and thereafter performs a hard handover in which it receives an HSDPA service from a new Node B with the best channel condition

after disconnecting the connection with the Node B#1. As a result, the UE receives packet data for the HSDPA service from only one Node B. However, a voice service undergoes an existing soft handover in which a UE maintains connections with several Node Bs, so the UE, as illustrated in FIG. 7, receives channels for the HSDPA service from the Node B#1, and receives channels for the voice service, i.e., existing Release-99 DPCHs, from all Node Bs (Node B#2 to Node B#K) in the soft handover region. In addition, the UE transmits DPDCH and DPCCH to all Node Bs over an uplink, but transmits HS-DPCCH containing HSDPA service-related information such as ACK/NACK only to the Node B#1 from which it receives the HSDPA service.

Transmission power control over a Node B employing the existing Release-99 by a UE is performed as follows. A Node B measures SIR (Signal-to-Interference Ratio) through a pilot symbol on an uplink DPCCH, and compares the measured SIR with a target SIR. As a result of the comparison, if the measured SIR is less than the target SIR, the Node B transmits a power-up command for uplink transmission power to the UE over a TPC field on an uplink DPCH. In contrast, if the measured SIR is greater than the target SIR, the Node B transmits a power-down command for uplink transmission power to the UE over the TPC field on the uplink DPCH. Here, a measured SIR less than the target SIR means that the channel condition is bad, so the Node B transmits a power-up command for uplink transmission power. In contrast, that the measured SIR greater than the target SIR means that the channel condition is relatively good, so the Node B transmits a power-down command for uplink transmission power.

In FIG. 7, the UE also controls the uplink channel transmission power as in the Release-99. To be specific, if there is any power-down command for uplink transmission power among uplink transmission power control commands transmitted over TPC fields on downlink DPCHs from all Node Bs, the UE decreases uplink transmission power. For example, in the case where an uplink

channel environment for a Node B#1 is bad, although the Node B#1 gives a power-up command for uplink transmission power to the UE, if any one of other Node Bs except the Node B#1 transmits a power-down command for uplink transmission power to the UE, the UE will decrease uplink transmission power. Therefore, though the Node B#1 providing the HSDPA service continuously issues a power-up command for uplink transmission power as illustrated in FIG. 7, transmission power of an uplink DPCCH may be decreased due to other Node Bs, and transmission power of HS-DPCCH that undergoes power control while maintaining a specific power ratio to the uplink DPCCH may also be reduced.

If the UE is located in a soft handover region, uplink DPDCH and DPCCH for the Release-99 are transmitted to all Node Bs and combined in an upper layer, obtaining a soft handover effect. In this case, even though transmission power is decreased to some extent, no problem occurs. However, since the HS-DPCCH of FIG. 4 transmitting ACK/NACK necessary for the HSDPA service or other control information for the HSDPA service is transmitted only to a single Node B, i.e., the Node B#1, a decrease in its uplink transmission power leads to a decrease in reliability.

### SUMMARY OF THE INVENTION

It is, therefore, an object of the present invention to provide an apparatus and method for controlling transmission power of an uplink HS-DPCCH (High Speed-Dedicated Physical Control Channel) in a communication system employing HSDPA (High Speed Downlink Packet Access).

It is another object of the present invention to provide an apparatus and method for determining a transmission power offset to control transmission power of an uplink HS-DPCCH in a communication system employing HSDPA.

It is further another object of the present invention to provide an apparatus and method for transmitting a transmission power offset determined to control transmission power of an uplink HS-DPCCH in a communication system employing HSDPA.

It is yet another object of the present invention to provide an apparatus and method for determining a power level of HS-DSCH (High Speed-Downlink Shared Channel) in a communication system employing HSDPA.

It is still another object of the present invention to provide an apparatus and method for transmitting a power level of HS-DSCH in a communication system employing HSDPA.

According to one aspect of the present invention, there is provided an apparatus for controlling uplink transmission power in a high-speed packet data communication system. The apparatus comprises a channel condition determiner for measuring a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE, and calculating a difference between the measured SIR and a preset target SIR; a transmission power determiner for comparing the difference with preset thresholds, and determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison; and a transmitter for transmitting the determined uplink power offset to the UE over a downlink.

According to another aspect of the present invention, there is provided an apparatus for transmitting a downlink data channel power level in a high-speed packet data communication system. The apparatus comprises a modulation technique determiner for determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to a channel

condition with a UE; a downlink data channel power level determiner for determining a downlink data channel power level which is channel gain-related control information of the downlink data channel, when the determined modulation technique is a high-order modulation technique; and a transmitter for transmitting the determined downlink data channel power level to the UE over a downlink so that the UE demodulates the packet data using the downlink data channel power level.

According to further another aspect of the present invention, there is provided a method for controlling uplink transmission power in a high-speed packet data communication system. The method comprises measuring a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE; calculating a difference between the measured SIR and a preset target SIR, comparing the difference with preset thresholds, and determining an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison; and transmitting the determined uplink power offset to the UE over a downlink.

According to yet another aspect of the present invention, there is provided a method for transmitting a downlink data channel power level in a high-speed packet data communication system. The method comprises estimating a channel condition with a UE, and determining a modulation technique to be applied to a downlink data channel for transmitting the packet data according to the estimated channel condition; determining a downlink data channel power level which is channel gain-related control information of the downlink data channel, when the determined modulation technique is a high-order modulation technique; and transmitting the determined downlink data channel power level to the UE over a downlink so that the UE demodulates the packet data using the downlink data channel power level.

## BRIEF DESCRIPTION OF THE DRAWINGS

The above and other objects, features and advantages of the present invention will become more apparent from the following detailed description when taken in conjunction with the accompanying drawings in which:

FIG. 1 schematically illustrates a downlink channel structure of a general communication system employing HSDPA;

FIG. 2 illustrates a downlink DPCH structure of a general communication system employing HSDPA;

FIG. 3 illustrates another downlink DPCH structure of a general communication system employing HSDPA;

FIG. 4 illustrates an uplink DPCH structure of a general communication system employing HSDPA;

FIGs. 5A to 5C illustrate an AMC technique for HS-DSCH in a general communication system employing HSDPA;

FIG. 6 illustrates a method of determining an HS-DSCH power level in a general communication system employing HSDPA;

FIG. 7 schematically illustrates a channel allocation scheme for a UE located in a soft handover region in a general communication system employing HSDPA;

FIG. 8 illustrates a method of determining an HS-DSCH power level in a communication system employing HSDPA according to an embodiment of the present invention;

FIG. 9 illustrates a downlink channel structure for a communication system employing HSDPA according to an embodiment of the present invention;

FIG. 10 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 11 illustrates a downlink DPCH structure for a communication



system employing HSDPA according to another embodiment of the present invention;

FIG. 12 illustrates an SHCCH structure for a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 13 is a block diagram illustrating a transmission apparatus structure of a Node B corresponding to the downlink channel structure of FIG. 9;

FIG. 14 is a block diagram illustrating a transmission apparatus structure of a Node B corresponding to the downlink channel structure of FIG. 12;

FIG. 15 is a block diagram illustrating a reception apparatus structure of a UE corresponding to the transmission apparatus of the Node B shown in FIG. 13;

FIG. 16 is a block diagram illustrating a reception apparatus of a UE corresponding to the transmission apparatus of the Node B shown in FIG. 14;

FIG. 17 is a flow diagram illustrating an operating procedure of a Node B in an HSDPA system according to an embodiment of the present invention;

FIG. 18 is a flow diagram illustrating an operating procedure of a UE in an HSDPA system according to an embodiment of the present invention;

FIG. 19 illustrates a method of determining an uplink power offset according to an embodiment of the present invention;

FIG. 20 illustrates a table representing bit values for transmitting an uplink power offset according to an embodiment of the present invention;

FIG. 21 schematically illustrates a downlink channel structure of a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 22 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 23 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 24 is a block diagram illustrating a reception apparatus structure for a Node B corresponding to the downlink channel structure of FIG. 21;

FIG. 25 is a block diagram illustrating a transmission apparatus structure for a Node B corresponding to the downlink channel structure of FIG. 22;

FIG. 26 is a block diagram illustrating a structure of a transceiver apparatus for a UE corresponding to the transmission apparatus of the Node B shown in FIG. 25;

FIG. 27 illustrates an operating procedure of a Node B in an HSDPA system according to another embodiment of the present invention;

FIG. 28 illustrates an operating procedure of a UE in an HSDPA system according to another embodiment of the present invention;

FIG. 29 illustrates a downlink channel structure for transmitting an HS-DSCH power level and an uplink power offset over DPCH in a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 30 illustrates a downlink channel structure for transmitting an HS-DSCH power level and an uplink power offset over SHCCH in an HSDPA communication system according to another embodiment of the present invention;

FIG. 31 illustrates a structure of a transmission apparatus for a Node B corresponding to the downlink channel structure of FIG. 29;

FIG. 32 illustrates an internal structure of a transmission apparatus for a Node B corresponding to the downlink channel structure of FIG. 30;

FIG. 33 is a block diagram illustrating a reception apparatus structure of a UE corresponding to the transmission apparatus of the Node B shown in FIG. 31;

FIG. 34 is a block diagram illustrating an internal structure of a UE reception apparatus corresponding to the Node B transmission apparatus of FIG. 32;

FIG. 35 illustrates an operating procedure of a Node B according to

another embodiment of the present invention; and

FIG. 36 illustrates an operating procedure of a UE according to a further embodiment of the present invention.

### **DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENT**

A preferred embodiment of the present invention will be described herein below with reference to the accompanying drawings. In the following description, well-known functions or constructions are not described in detail since they would obscure the invention in unnecessary detail.

FIG. 8 illustrates a method of determining an HS-DSCH power level in a communication system employing HSDPA according to an embodiment of the present invention. In a communication system employing HSDPA (High Speed Downlink Packet Access), a power level of HS-DSCH (High Speed-Downlink Shared Channel), as described in the prior art, is defined as a ratio of HS-DSCH power for one channelization code to CPICH (Common Pilot Channel) power (or defined as a power difference in a dB unit). As described in conjunction with FIG. 6, if a difference between HS-DSCH power for one channelization code and CPICH power is great, a plurality of transmission bits are required in order to correctly express an HS-DSCH power level. However, since the CPICH is a channel transmitted to the entire cell, the HS-DSCH power level for one channelization code is actually scarcely increased up to the CPICH power level. Therefore, an embodiment of the present invention provides a method for determining the HS-DSCH power level based on a maximum level of the HS-DSCH power for one channelization code, instead of the CPICH power level. Of course, a minimum level of the HS-DSCH power for one channelization code does not become 0 in an actual radio channel environment. Therefore, the embodiment of the present invention determines an HS-DSCH power level depending on a minimum level and a maximum level of the HS-DSCH power for

one channelization code.

Referring to FIG. 8, available transmission power of HS-DSCH power for one channelization code is divided into  $2^P$  areas between a minimum HS-DSCH power level and a maximum HS-DSCH power level in order to transmit the HS-DSCH power level with  $P$  bits. In FIG. 8, the HS-DSCH power level is transmitted with 2 bits by way of example. Therefore, in order to transmit the HS-DSCH power level with 2 bits, the HS-DSCH power level is divided into four areas (5) to (8) between the minimum level and the maximum level of the HS-DSCH power for one channelization code. For example, if the HS-DSCH power level for one channelization code belongs to an area (5), a Node B sets an HS-DSCH power level to B, and transmits bits "11" corresponding to the HS-DSCH power level B over a downlink. As a result, it is possible to transmit a precise HS-DSCH power level using the same number of bits as used in the prior art. Accordingly, the HS-DSCH power level needed by a UE (User Equipment) to demodulate a QAM (Quadrature Amplitude Modulation)-modulated signal is correctly determined, thereby increasing reliability of the QAM demodulation.

Meanwhile, the UE receives the bits indicating the HS-DSCH power level transmitted by the Node B, and detects an HS-DSCH power level for one channelization code. Here, the UE should previously make an agreement with the Node B on a minimum level and a maximum level of the HS-DSCH power, and the minimum level and the maximum level of the HS-DSCH power are transmitted to the UE as upper layer control information. In addition, the Node B presets transmission power for the HSDPA among the entire transmission power that can be transmitted over the cell and the maximum number of allocable channelization codes. Therefore, if a Node B also transmits the above information to a UE as upper layer control information, the UE can distinguish a maximum level of the HS-DSCH power for one channelization code. This will be described in more detail herein below.

It will be assumed that the Node B has transmission power  $S$  for HSDPA among the entire transmission power, and the maximum number  $N$  of channelization codes. If a Node B allocates the same power for all channelization codes, power for one channelization code will become  $S/N$ . However, in an actual situation, power is allocated to a corresponding channelization code according to a channel condition or an MCS (Modulation and Coding Scheme) level, so the same transmission power is not allocated to all the channelization codes. For example, a Node B allocates low transmission power to QPSK (Quadrature Phase Shift Keying)-modulated HS-DSCH, and high transmission power to QAM-modulated HS-DSCH. Therefore, the Node B variably allocates transmission power for one channelization code by  $S(K/N)$ . Here, the  $K$  is a variable value for variably allocating transmission power between HS-DSCHs. Since it is not possible to allocate the entire transmission power for the HSDPA only to a certain channel, a possible value of the  $K$  is restricted to limit a maximum power level for one channelization code. Likewise, the UE can also recognize a maximum level of the HS-DSCH for one channelization code by calculating the  $S(K/N)$  depending on received upper layer control information including the entire transmission power for HSDPA from the Node B, the number of allocable channelization codes, and a value of the  $K$ .

FIG. 9 illustrates a downlink channel structure for a communication system employing HSDPA according to an embodiment of the present invention. Referring to FIG. 9, channels that can transmit transmission power include a downlink DPCH (Dedicated Physical Channel) and an SHCCH (Shared Control Channel) for controlling an HS-DSCH (High Speed-Downlink Shared Channel), as described in conjunction with FIG. 1. However, since the SHCCH already transmits such control information as MCS level for the HSDPA service, HARQ (Hybrid Automatic Retransmission Request) processor number and HARQ packet number, it has no room to transmit other control information.

However, if one TTI (Transmission Time Interval) has  $N (=N_1+N_2)$  slots as also illustrated in FIG. 1, an HS-DSCH indicator (HI) is separately transmitted for  $N_1$  slots and a section transmitting the HS-DSCH indicator for the remaining  $N_2$  slots is subject to discontinuous transmission (DTX). Therefore, the HS-DSCH power level can be separately transmitted over an HS-DSCH indicator part on a slot in the DPCH, the slot not transmitting the HS-DSCH indicator. Since a position of the slot transmitting the HS-DSCH indicator is variable, a position of a slot transmitting the HS-DSCH transmission power level is also variable. In addition, the HS-DSCH power level can be transmitted from a Node B to a UE for a period of TTI. Alternatively, the HS-DSCH power level can be transmitted for a period of slots or a frame, if there are many bits indicating the HS-DSCH power level to be transmitted. In FIG. 9, an HS-DSCH indicator is transmitted only for a first slot Slot#0 in TTI, and an HS-DSCH power level is transmitted over HS-DSCH indicator parts in a second slot Slot#1 and an  $N^{\text{th}}$  slot Slot#(N-1) among the remaining (N-1) slots. The other downlink channels, i.e., the SHCCH and the HS-DSCH have the same structure as that described in conjunction with FIG. 1. Meanwhile, the HS-DSCH power level, as it is a value for informing transmission power of HS-DSCH for HSDPA, is transmitted only when there exists HSDPA service data, i.e., when there exists an HS-DSCH indicator and the HSDPA data is modulated by the QAM, in the case where a UE receives the HSDPA service. If the number of bits indicating the HS-DSCH power level determined by FIG. 8 is  $K$  and the number of bits that can be transmitted over (N-1) slots is  $n$  as illustrated in FIG. 9, the HS-DSCH power level can be transmitted using an error correction code such as an  $(n,k)$  block code.

FIG. 10 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention. Referring to FIG. 10, DPCH includes a downlink DPCH structure

defined in an existing CDMA (Code Division Multiple Access) communication system not supporting the HSDPA service, e.g., defined in the Release-99, and the structure has the following fields. A Data1 field and a Data2 field transmit data for supporting an operation of an upper layer, or data for supporting a voice-only service. A TPC (Transmission Power Control) field transmits a downlink TPC command for controlling uplink transmission power, and a TFCI (Transmission Format Combination Indicator) field transmits TFC (Transmission Format Combination) information of the Data1 and Data2 fields. A Pilot field is a field for transmitting a pilot symbol stream previously defined by the system, and is used by a UE to estimate a downlink channel condition. The HS-DSCH indicator for the HSDPA service and the HS-DSCH power level, as illustrated in FIG. 9, are transmitted to the UE through a newly defined field in an existing Release-99 downlink DPCH. FIG. 10 shows a case where the HS-DSCH indicator and the HS-DSCH power level are transmitted over a newly defined field in the existing downlink DPCH.

Meanwhile, with reference to FIG. 11, a description will be made of a case where the HS-DSCH indicator and the HS-DSCH power level are transmitted over a new downlink DPCH instead of a specific field in the existing downlink DPCH.

FIG. 11 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention. Referring to FIG. 11, the HS-DSCH indicator or the HS-DSCH power level is transmitted over a new downlink DPCH allocated a separate channelization code, instead of a specific field in the existing downlink DPCH. Two downlink DPCHs, i.e., a primary DPCH (P-DPCH) and a secondary DPCH (S-DPCH), are allocated. Since the S-DPCH for transmitting the HS-DSCH indicator or the HS-DSCH power level is different from the P-DPCH in an amount of transmission data, the P-DPCH is allocated a spreading factor (SF) N

and the S-DPCH is allocated an SF  $M$ . If the HS-DSCH indicator or the HS-DSCH power level to be transmitted have a small data amount, the SF value  $M$  of the S-DPCH is set to a relatively large value, e.g.,  $M=512$ , thus to increase utilization efficiency of a downlink channelization code.

Hitherto, the channel structure in which the HS-DSCH power level is transmitted over the downlink DPCH has been described with reference to FIGs. 10 and 11. Next, a channel structure in which the HS-DSCH power level is transmitted using SHCCH will be described with reference to FIG. 12.

FIG. 12 illustrates an SHCCH structure for a communication system employing HSDPA according to another embodiment of the present invention. Referring to FIG. 12, the SHCCH for controlling HS-DSCH, as described in conjunction with FIG. 1, transmits HS-DSCH channelization code, MCS level indicating a modulation technique and a channel coding technique to be used in the HS-DSCH, and HARQ information, i.e., HARQ processor number and an HARQ packet number. Among the fields transmitting such control information, a certain field is defined as a field for transmitting the HS-DSCH power level. If the MCS level of the control information indicates that the HS-DSCH is modulated by QAM, the HS-DSCH power level is transmitted over the SHCCH. If the HS-DSCH is not modulated by the QAM, a field for transmitting the HS-DSCH power level is subject to DTX, or dummy bits are inserted in the field. In general, if the HS-DSCH is not modulated by the QAM, it means that a channel condition is bad. Therefore, HARQ information required to have high reliability can be transmitted over the field where the HS-DSCH power level is transmitted.

In FIG. 12, (a) illustrates an SHCCH structure for transmitting HS-DSCH channelization code and other information, MCS level, HS-DSCH power level, and HARQ information, when the HS-DSCH is modulated by QAM modulation. Next, (b) illustrates an SHCCH structure in which a field for



transmitting the HS-DSCH power level undergoes DTX or dummy bits are inserted in the field, when the MCS level indicates QPSK or 8PSK (8-ary Phase Shift Keying) modulation where the HS-DSCH power level is not required to be transmitted. Finally, (c) illustrates an SHCCH structure for transmitting HARQ-related control information by extending an original HARQ control information field up to a field for transmitting the HS-DSCH power level, when the QAM modulation is not used, which means that the channel condition is bad. Although the HS-DSCH indicator field exists in the downlink DPCH in the channel structure of FIG. 12, a channel structure in which the HS-DSCH indicator is transmitted over a separate channel allocated a channelization code different from that of the DPCH is also available.

FIG. 13 is a block diagram illustrating a transmission apparatus structure of a Node B in a communication system employing HSDPA according to an embodiment of the present invention, in which an HS-DSCH indicator and an HS-DSCH power level are transmitted using one DPCH.

Referring to FIG. 13, HS-DSCH data packet (or HSDPA data packet) 1301 is applied to an encoder 1302. The encoder 1302 encodes the HS-DSCH data packet 1301 by preset coding, e.g., turbo coding, generates coded symbols, and provides the generated coded symbols to a rate matcher 1303. The rate matcher 1303 performs rate matching on a signal output from the encoder 1302 through symbol repetition and puncturing in order to transmit the signal for TTI, and provides the rate-matched signal to an interleaver 1304. The interleaver 1304 interleaves a signal output from the rate matcher 1303, and provides the interleaved signal to a modulator 1305. The modulator 1305 modulates a signal output from the interleaver 1304 by preset modulation, e.g., QPSK, 8PSK or M-ary QAM, and provides the modulated signal in the form of a bit stream to a serial-to-parallel converter 1306. The serial-to-parallel converter 1306 parallel converts the received bit stream into two bit streams, i.e., a bit stream I and a bit

stream Q, and provides the bit streams I and Q to a spreader 1307. The spreader 1307 spreads the two bit streams output from the serial-to-parallel converter 1306 using the same channelization code  $C_{OVSF}$  so that they have an orthogonal property with other signals using other channelization codes, and provides the spreaded bit stream I to an adder 1309 and the spreaded bit stream Q to a multiplier 1308, respectively. The multiplier 1308 multiplies the bit stream Q by  $j$  and provides its output to the adder 1309. The adder 1309 adds a signal output from the multiplier 1308 to the bit stream I, thus generating one complex bit stream, and provides the generated complex bit stream to a multiplier 1310. The multiplier 1310 multiplies a signal output from the adder 1309 by a preset scrambling code  $C_{SCRAMBLE}$  for scrambling, and provides its output to a multiplier 1311. Here, the multiplier 1310 serves as a scrambler. The multiplier 1311 multiplies a signal output from the multiplier 1310 by a channel gain 1312, and provides its output to a summer 1343. Generally, the channel gain 1312, a parameter for determining a power level of HS-DSCH, has a large value for a small SF and is variable according to the type of the user data transmitted. If the HS-DSCH data packet is modulated by QAM in the modulator 1305, the Node B informs a UE of an HS-DSCH power level for the channelization code so that the UE can efficiently perform QAM demodulation. In addition, an HS-DSCH power level determiner 1315 determines an HS-DSCH power level using the HS-DSCH power from the channel gain 1312, and a maximum level 1313 and a minimum level 1314 of HS-DSCH power for one channelization code, and generates bits 1321 corresponding to the determined HS-DSCH power level.

User data 1316 to be transmitted over DPCH is applied to an encoder 1317. The encoder 1317 encodes the user data 1316 by preset coding, and provides its output to a rate matcher 1318. The rate matcher 1318 performs rate matching on a signal output from the encoder 1317 through symbol repetition and puncturing so that the number of output bits is matched to the number of bits to be transmitted over an actual physical channel, and provides the rate-matched

signal to an interleaver 1319. The interleaver 1319 interleaves a signal output from the rate matcher 1318 in a preset manner, and provides the interleaved signal to a modulator 1320. The modulator 1320 modulates a signal output from the interleaver 1319 by preset modulation, and provides the modulated signal to a multiplexer 1327. The multiplexer 1327 multiplexes HS-DSCH indicator 1322 and HS-DSCH power level 1321, transmission points of which are distinguished by a switch 1323, TFCI 1324, Pilot 1325 for estimating a downlink channel condition, and TPC 1326 for uplink transmission power control, thus generating one bit stream, and provides the generated bit stream to a serial-to-parallel converter 1328. Here, the switch 1323 is connected to the HS-DSCH indicator 1322 at a point where the HS-DSCH indicator 1322 must be transmitted, and to the HS-DSCH power level 1321 at a point where the HS-DSCH power level 1321 must be transmitted, thereby to control the transmission points of the HS-DSCH indicator 1322 and the HS-DSCH power level 1321.

The serial-to-parallel converter 1328 parallel converts the one bit stream output from the multiplexer 1327 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 1329. The spreader 1329 is comprised of two multipliers, and the two bit streams output from the serial-to-parallel converter 1328 are provided to the two multipliers, respectively, where they are multiplied by a channelization code  $C_{OVSF}$  so that they have an orthogonal property with other signals using other channelization codes, thus generating a spread bit stream I and a spread bit stream Q. Here, the spreader 1329 provides the spread bit stream Q to a multiplier 1330 and the spread bit stream I to an adder 1331, respectively. The multiplier 1330 multiplies the bit stream Q output from the spreader 1329 by  $j$  and provides its output to the adder 1331. The adder 1331 adds a signal output from the multiplier 1330 to the bit stream I, thus generating one complex bit stream, and provides the generated complex bit stream to a multiplier 1332. The multiplier 1332 multiplies the complex bit stream output from the adder 1331 by a scrambling code  $C_{SCRAMBLE}$

in a chip unit (or chip by chip), for scrambling, and provides its output to a multiplier 1333. Here, the multiplier 1332 serves as a scrambler. The multiplier 1333 multiplies a signal output from the multiplier 1332 by a channel gain 1334, and provides its output to the summer 1343.

Meanwhile, HS-DSCH control information 1335 is applied to a serial-to-parallel converter 1336. The serial-to-parallel converter 1336 converts the HS-DSCH control information 1335 into two bit streams, and provides the two bit streams to a spreader 1337. The spreader 1337 is comprised of two multipliers, and the two bit streams are provided to the two multipliers, respectively, where they are multiplied by a channelization code  $C_{OVSE}$ , thus generating a spreaded bit stream I and a spreaded bit stream Q. Here, the spreader 1337 provides the spreaded bit stream Q to a multiplier 1338 and the spreaded bit stream I to an adder 1339, respectively. The multiplier 1338 multiplies the bit stream Q output from the spreader 1337 by  $j$  and provides its output to the adder 1339. The adder 1339 adds a signal output from the multiplier 1338 to the bit stream I, thus generating one complex bit stream, and provides the generated complex bit stream to a multiplier 1340. The multiplier 1340 multiplies the complex bit stream output from the adder 1339 by a scrambling code  $C_{SCRAMBLE}$  in a chip unit, for scrambling, and provides its output to a multiplier 1341. Here, the multiplier 1340 serves as a scrambler. The multiplier 1341 multiplies a signal output from the multiplier 1340 by a channel gain 1342, and provides its output to the summer 1343. The summer 1343 sums up the generated DPCH signal (or the signal output from the multiplier 1333), the generated SHCCH signal (or the signal output from the multiplier 1341), and the generated HS-DSCH signal (or the signal output from the multiplier 1311), and provides the summed signal to a filter 1344. The filter 1344 filters a signal output from the summer 1343, and provides the filtered signal to an RF (Radio Frequency) processor 1345. The RF processor 1345 converts a signal output from the filter 1344 into an RF band signal, and transmits the RF band signal on the air through an antenna 1346.

If the HS-DSCH indicator and the HS-DSCH power level are transmitted over a separate DPCH, or S-DPCH as described in conjunction with FIG. 11, the Node B of FIG. 13 should be modified such that a channelization code distinguishable from a channelization code used for a general DPCH, or P-DPCH is allocated to the S-DPCH.

Up to the present, the transmission apparatus structure of the Node B which transmits the HS-DSCH indicator and the HS-DSCH power level over DPCH has been described with reference to FIG. 13. Next, a transmission apparatus structure of a Node B that transmits the HS-DSCH indicator and the HS-DSCH power level over SHCCH will be described with reference to FIG. 14.

FIG. 14 is a block diagram illustrating a transmission apparatus structure of a Node B in a communication system employing HSDPA according to another embodiment of the present invention. Elements represented by reference numeral 1401 to 1415 of FIG. 14 are identical in structure and operation to elements represented by 1301 to 1315 of FIG. 13, so a detailed description will not be provided.

HS-DSCH power level 1418 determined by an HS-DSCH power level determiner 1415 is provided to a multiplexer 1420 along with HS-DSCH channelization code and other information 1416, MCS level 1417 and HARQ control information 1419. The multiplexer 1420 multiplexes the HS-DSCH power level 1418, the HS-DSCH channelization code and other information 1416, the MCS level 1417 and the HARQ control information 1419 to be suitable to a slot format of the SHCCH, and provides its output to a serial-to-parallel converter 1421. The serial-to-parallel converter 1421 parallel converts one bit stream output from the multiplexer 1420 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 1422. The

spreader 1422 is comprised of two multipliers, and the two bit streams output from the serial-to-parallel converter 1421 are provided to the two multipliers, respectively, where they are multiplied by a channelization code  $C_{OVSP}$  so that they have an orthogonal property with other signals using other channelization codes, thus generating a spreaded bit stream I and a spreaded bit stream Q. Here, the spreader 1422 provides the spreaded bit stream Q to a multiplier 1423 and the spreaded bit stream I to an adder 1424, respectively. The multiplier 1423 multiplies the bit stream Q output from the spreader 1422 by  $j$  and provides its output to the adder 1424. The adder 1424 adds a signal output from the multiplier 1423 to the bit stream I, thus generating one complex bit stream, and provides the generated complex bit stream to a multiplier 1425. The multiplier 1425 multiplies the complex bit stream output from the adder 1424 by a scrambling code  $C_{SCRAMBLE}$  in a chip unit, for scrambling, and provides its output to a multiplier 1426. Here, the multiplier 1425 serves as a scrambler. The multiplier 1426 multiplies a signal output from the multiplier 1425 by a channel gain 1427, and provides its output to a summer 1445.

User data 1428 to be transmitted over DPCH is applied to an encoder 1429. The encoder 1429 encodes the user data 1428 by preset coding, and provides its output to a rate matcher 1430. The rate matcher 1430 performs rate matching on a signal output from the encoder 1429 through symbol repetition and puncturing so that the number of output bits is matched to the number of bits to be transmitted over an actual physical channel, and provides the rate-matched signal to an interleaver 1431. The interleaver 1431 interleaves a signal output from the rate matcher 1430 in a preset manner, and provides the interleaved signal to a modulator 1432. The modulator 1432 modulates a signal output from the interleaver 1431 by preset modulation, and provides the modulated signal to a multiplexer 1437. The multiplexer 1437 multiplexes HS-DSCH indicator 1433, TFCI 1434, Pilot 1435 for estimating a downlink channel condition, and TPC 1436 for uplink transmission power control, thus generating one bit stream, and

provides the generated bit stream to a serial-to-parallel converter 1438.

The serial-to-parallel converter 1438 parallel converts the one bit stream output from the multiplexer 1437 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 1439. The spreader 1439 is comprised of two multipliers, and the two bit streams output from the serial-to-parallel converter 1438 are provided to the two multipliers, respectively, where they are multiplied by a channelization code  $C_{OVSF}$  so that they have an orthogonal property with other signals using other channelization codes, thus generating a spreaded bit stream I and a spreaded bit stream Q. Here, the spreader 1439 provides the spreaded bit stream Q to a multiplier 1440 and the spreaded bit stream I to an adder 1441, respectively. The multiplier 1440 multiplies the bit stream Q output from the spreader 1439 by  $j$  and provides its output to the adder 1441. The adder 1441 adds a signal output from the multiplier 1440 to the bit stream I, thus generating one complex bit stream, and provides the generated complex bit stream to a multiplier 1442. The multiplier 1442 multiplies the complex bit stream output from the adder 1441 by a scrambling code  $C_{SCRAMBLE}$  in a chip unit, for scrambling, and provides its output to a multiplier 1443. Here, the multiplier 1442 serves as a scrambler. The multiplier 1443 multiplies a signal output from the multiplier 1442 by a channel gain 1444, and provides its output to the summer 1445.

The summer 1445 sums up the generated DPCH signal (or the signal output from the multiplier 1443), the generated SHCCH signal (or the signal output from the multiplier 1426), and the generated HS-DSCH signal (or the signal output from the multiplier 1411), and provides the summed signal to a filter 1446. The filter 1446 filters a signal output from the summer 1445, and provides the filtered signal to an RF processor 1447. The RF processor 1447 converts a signal output from the filter 1446 into an RF band signal, and transmits the RF band signal on the air through an antenna 1448.

Meanwhile, in the case where the HS-DSCH indicator is transmitted over a separate channel using a channelization code different from that of DPCH as described in conjunction with FIG. 12, the present invention may provide a transmission apparatus that transmits the HS-DSCH power level over SHCCH.

FIG. 15 is a block diagram illustrating a receiver apparatus structure of a UE corresponding to the transmitter apparatus of the Node B shown in FIG. 13. Referring to FIG. 15, an RF band signal received through an antenna 1501 is applied to an RF processor 1502. The RF processor 1502 converts the received RF band signal into a base band signal and provides the base band signal to a filter 1503. The filter 1503 filters a signal output from the RF processor 1502, and provides its output in common to multipliers 1504, 1516 and 1527. Here, the multipliers 1504, 1516 and 1527, each serving as a descrambler, multiply their input signals by a descrambling code  $C_{\text{DESCRAMBLE}}$  for the channels transmitted by the transmission apparatus of the Node B. As a result, the multiplier 1504 outputs an HS-DSCH signal (or a downlink data channel), the multiplier 1516 outputs a downlink DPCH signal, and the multiplier 1527 outputs an SHCCH signal.

A complex signal output from the multiplier 1504 is applied to a complex to I and Q streams part 1505. The complex to I and Q streams part 1505 separates a signal output from the multiplier 1504 into a real signal I and an imaginary signal Q, and provides them to a despreader 1506. The despreader 1506 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 1505 by a channelization code  $C_{\text{OVSF}}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 1510. Likewise, a complex signal output from the multiplier 1516 is applied to a complex to I and Q streams part 1517. The complex to I and Q streams part 1517 separates a signal output from the



multiplier 1516 into a real signal I and an imaginary signal Q, and provides them to a despreaders 1518. The despreaders 1518 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 1517 by a channelization code  $C_{OVSF}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 1519 and a demultiplexer 1507. Further, a complex signal output from the multiplier 1527 is applied to a complex to I and Q streams part 1528. The complex to I and Q streams part 1528 separates a signal output from the multiplier 1527 into a real signal I and an imaginary signal Q, and provides them to a despreaders 1529. The despreaders 1529 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 1528 by a channelization code  $C_{OVSF}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 1530. The output signals I and Q of the despreaders 1518 are provided to the demultiplexer 1507. The demultiplexer 1507 demultiplexes the output signals I and Q of the despreaders 1518, and outputs Pilot 1508. The Pilot 1508 output is applied to a channel estimator 1509. The channel estimator 1509 detects a channel estimated value through distortion estimation on a radio channel, and provides the channel estimated value to the channel compensators 1510, 1519 and 1530.

The channel compensators 1510, 1519 and 1530 compensate for distortion of signals output from the despreaders 1506, 1518 and 1529, respectively, using the channel estimated value. That is, the channel estimator 1510 outputs HS-DSCH data into two bit streams, the channel compensator 1519 outputs DPCCH data into two bit streams, and the channel compensator 1531 outputs SHCCH data into two bit streams. Signals output from the channel compensators 1510, 1519 and 1530 are applied to parallel-to-serial converters 1511, 1520 and 1531, respectively. The parallel-to-serial converters 1511, 1520 and 1531 each serial convert the signals output from the channel compensators 1510, 1519 and 1530 into one bit stream, respectively.

A signal output from the parallel-to-serial converter 1531 is finally output as HS-DSCH control information, and a signal output from the parallel-to-serial converter 1520 is demultiplexed by a demultiplexer 1521 into TPC 1522, TFCI 1523, and HS-DSCH indicator 1524 and HS-DSCH power level 1526 distinguished by a switch 1525. The demultiplexer 1521 further outputs a downlink data signal, and the downlink data signal undergoes channel decoding by a demodulator 1533, a deinterleaver 1534 and a decoder 1535, and is output as downlink user data 1536. Further, a signal output from the parallel-to-serial converter 1511 is subject to channel decoding by a demodulator 1512, a deinterleaver 1513 and a decoder 1514, and is finally output as a downlink data packet 1515. Here, if the downlink data packet 1515 was QAM-modulated, the decoder 1514 QAM-modulates the downlink data packet 1515 using the received HS-DSCH power level 1526.

FIG. 16 is a block diagram illustrating a receiver apparatus of a UE in a communication system employing HSDPA according to another embodiment of the present invention. In particular, FIG. 16 illustrates a structure corresponding to the transmitter apparatus of the Node B described in conjunction with FIG. 14.

Referring to FIG. 16, an RF band signal received through an antenna 1601 is applied to an RF processor 1602. The RF processor 1602 converts the received RF band signal into a base band signal and provides the base band signal to a filter 1603. The filter 1603 filters a signal output from the RF processor 1602, and provides its output in common to multipliers 1604, 1616 and 1625. Here, the multipliers 1604, 1616 and 1625, each serving as a descrambler, multiply their input signals by a descrambling code  $C_{\text{DESCRAMBLE}}$  for the channels transmitted by the transmission apparatus of the Node B. As a result, the multiplier 1604 outputs an HS-DSCH signal (or a downlink data channel), the multiplier 1616 outputs a downlink DPCH signal, and the multiplier 1625

outputs an SHCCH signal.

A complex signal output from the multiplier 1604 is applied to a complex to I and Q streams part 1605. The complex to I and Q streams part 1605 separates a signal output from the multiplier 1604 into a real signal I and an imaginary signal Q, and provides them to a despreaders 1606. The despreaders 1606 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 1605 by a channelization code  $C_{OVSF}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 1610. Likewise, a complex signal output from the multiplier 1616 is applied to a complex to I and Q streams part 1617. The complex to I and Q streams part 1617 separates a signal output from the multiplier 1616 into a real signal I and an imaginary signal Q, and provides them to a despreaders 1618. The despreaders 1618 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 1617 by a channelization code  $C_{OVSF}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 1619 and a demultiplexer 1607. Further, a complex signal output from the multiplier 1625 is applied to a complex to I and Q streams part 1626. The complex to I and Q streams part 1626 separates a signal output from the multiplier 1625 into a real signal I and an imaginary signal Q, and provides them to a despreaders 1627. The despreaders 1627 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 1626 by a channelization code  $C_{OVSF}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 1628. The output signals I and Q of the despreaders 1618 are provided to the demultiplexer 1607. The demultiplexer 1607 demultiplexes the output signals I and Q of the despreaders 1618, and outputs Pilot 1608. The Pilot output is applied to a channel estimator 1609. The channel estimator 1609 detects a channel estimated value through distortion estimation on a radio channel, and provides the channel estimated value to the channel

compensators 1610, 1619 and 1628.

The channel compensators 1610, 1619 and 1628 compensate for distortion of signals output from the despreaders 1606, 1618 and 1627, respectively, using the channel estimated value. That is, the channel estimator 1610 outputs HS-DSCH data into two bit streams, the channel compensator 1619 outputs DPCH data into two bit streams, and the channel compensator 1628 outputs SHCCH data into two bit streams. Signals output from the channel compensators 1610, 1619 and 1628 are applied to parallel-to-serial converters 1611, 1620 and 1629, respectively. The parallel-to-serial converters 1611, 1620 and 1629 each serial convert the signals output from the channel compensators 1610, 1619 and 1628 into one bit stream, respectively.

A signal output from the parallel-to-serial converter 1629 is applied to a demultiplexer 1630. The demultiplexer 1630 demultiplexes a signal output from the parallel-to-serial converter 1629 into HS-DSCH channelization code and other information 1631, MCS level 1632, HS-DSCH power level 1633 and HARQ information 1634. A signal output from the parallel-to-serial converter 1620 is demultiplexed by a demultiplexer 1621 into TPC 1622, TFCI 1623 and HS-DSCH indicator 1624. The demultiplexer 1621 further outputs a downlink data signal, and the downlink data signal undergoes channel decoding by a demodulator 1636, a deinterleaver 1636 and a decoder 1637, and is finally output as downlink user data 1638. Further, a signal output from the parallel-to-serial converter 1611 is subject to channel decoding by a demodulator 1612, a deinterleaver 1613 and a decoder 1614, and is finally output as a downlink data packet 1615. Here, if the downlink data packet 1615 was QAM-modulated, the decoder 1614 QAM-modulates the downlink data packet 1615 using the received HS-DSCH power level 1633.

FIG. 17 is a flow diagram illustrating an operating procedure of a Node

B in an HSDPA system according to an embodiment of the present invention. In particular, FIG. 17 illustrates a procedure for determining and transmitting an HS-DSCH power level by a Node B.

Referring to FIG. 17, a Node B determines an HS-DSCH indicator indicating presence/absence of an HSDPA data packet in step 1702, and then proceeds to step 1703. Here, the HS-DSCH indicator, as described in conjunction with FIG. 9, is information needed only when a UE receives an HSDPA service, and the Node B determines and transmits an HS-DSCH power level only when the HS-DSCH indicator exists. In particular, "determining an HS-DSCH indicator" means determining whether to turn on or off the HS-DSCH indicator. If there is HSDPA data to transmit over the HS-DSCH, the HS-DSCH indicator is turned on. If there is no HSDPA data to transmit over the HS-DSCH, the HS-DSCH indicator is turned off. In step 1703, the Node B determines whether the HS-DSCH indicator is on. As a result of the determination, if the HS-DSCH indicator is not on, i.e., the HS-DSCH indicator is off, the Node B proceeds to step 1704 where it waits until the next TTI, and then returns to step 1702.

If it is determined in step 1703 that the HS-DSCH indicator is on, the Node B proceeds to step 1705. In step 1705, the Node B determines an MCS level that determines a modulation technique and a channel coding technique for the HSDPA data to be transmitted over the HS-DSCH. In step 1706, the Node B determines whether a modulation technique for the HS-DSCH is QAM modulation, by consulting the determined MCS level. As a result of the determination, if the HS-DSCH modulation technique is not the QAM modulation, the Node B returns to step 1704. Otherwise, if the HS-DSCH modulation technique is the QAM modulation, the Node B proceeds to step 1707. In step 1707, since the Node B modulates the HS-DSCH by QAM modulation, it determines the maximum level and the minimum level of HS-DSCH power that can be allocated to one channelization code by the Node B, and then proceeds to

step 1708. In step 1708, the Node B determines an HS-DSCH power level based on the maximum level and the minimum level of the HS-DSCH power, and then proceeds to step 1709. In step 1709, the Node B transmits the determined HS-DSCH power level over DPCH or SHCCH, and then ends the procedure.

FIG. 18 is a flow diagram illustrating an operating procedure of a UE in an HSDPA system according to an embodiment of the present invention. In particular, FIG. 18 illustrates a procedure for receiving an HS-DSCH power level and decoding data based on the received HS-DSCH power level by a UE.

Referring to FIG. 18, a UE detects an HS-DSCH indicator from a received DPCH signal in step 1802, and then proceeds to step 1803. In step 1803, the UE determines whether the detected HS-DSCH indicator is on. As a result of the determination, if the HS-DSCH indicator is not on, i.e., the HS-DSCH indicator is off, the UE proceeds to step 1804. In step 1804, the UE waits until the next TTI, and then returns to step 1802.

If the HS-DSCH indicator is on in step 1803, the UE proceeds to step 1805. In step 1805, the UE detects an MCS level transmitted over SHCCH for the next slots in TTI where the HS-DSCH indicator is turned on, and then proceeds to step 1806. In step 1806, the UE determines whether the detected MCS level indicates QAM modulation. As a result of the determination, if the MCS level does not indicate the QAM modulation, the UE returns to step 1804. However, if the MCS level indicates the QAM modulation, the UE proceeds to step 1807. In step 1807, since the MCS level indicates QAM modulation, the UE detects an HS-DSCH power level from SHCCH, if it has the channel structure described in conjunction with FIG. 10. In step 1808, the UE demodulates the HS-DSCH depending on the detected HS-DSCH power level, and then ends the procedure.

So far, the procedure for determining an HS-DSCH power level for reliable demodulation of HS-DSCH and transmitting/receiving the determined HS-DSCH power level has been described. Next, a description will be made of a procedure for determining an uplink power offset for controlling a transmission power level of an uplink HS-DPCCH (High Speed-Dedicated Physical Control Channel), and transmitting/receiving the determined uplink power offset.

FIG. 19 illustrates a method of determining an uplink power offset according to an embodiment of the present invention. As described in conjunction with FIG. 7, in a communication system employing HSDPA, if a UE is located in a soft handover region, uplink transmission power of HS-DPCCH may be reduced. However, it is difficult for a Node B to continuously monitor whether the UE is located in the soft handover region. Therefore, if a difference between a target SIR (Signal-to-Interference Ratio)  $SIR_{target}$  previously set in the Node B and an estimation SIR  $SIR_{est}$  estimated based on pilot bits received over DPCCH (Dedicated Physical Control Channel) from a UE is greater than a preset threshold #1, the present invention determines that a corresponding channel is in a bad condition. Thereafter, the invention compares the SIR difference with thresholds to determine a power offset according to an uplink channel condition. That is, the invention compensates uplink transmission power not only when the UE is simply located in the soft handover region, but also when the uplink channel condition is bad. FIG 19 shows how the Node B determines an uplink power offset using a difference between  $SIR_{target}$  and  $SIR_{est}$ . Although the thresholds can be arbitrarily determined by the Node B, it will be assumed in FIG. 19 that the thresholds are set to multiples of 2dB. That is, if a difference between  $SIR_{target}$  and  $SIR_{est}$  for a threshold 2dB is equal to or greater than 2dB and equal to or less than 4dB, an uplink power offset is set to 2dB, and the Node B transmits the determined uplink power offset to the UE. Upon receiving the uplink power offset from the Node B, the UE increases uplink transmission power by the received uplink power offset 2dB.

Meanwhile, the present invention defines a difference between  $SIR_{target}$  and  $SIR_{est}$  of an uplink DPCCH as an uplink power offset and increases transmission power of only the uplink HS-DPCCH by the uplink power offset, and applies the existing power control method to the other channels DPCCH and DPDCH. Transmission power of the HS-DPCCH is increased by the uplink power offset only when a channel condition is determined to be bad based on the power determined by a ratio to transmission power of the existing DPCCH each time.

FIG. 20 illustrates a table representing bit values for transmitting an uplink power offset according to an embodiment of the present invention. FIG. 20 shows bits with which the Node B transmits to the UE the uplink power offset determined as described in conjunction with FIG. 19. If it is not necessary to transmit an uplink power offset over a downlink for a good uplink channel condition i.e., if the uplink power offset is 0dB, the Node B performs DTX process. This means that the Node B transmits the uplink power offset over the downlink only when the uplink channel condition is bad, and however, performs DTX process when the uplink channel condition is good, thereby adaptively transmitting the uplink power offset according to the channel condition. Here, that the uplink power offset is 0dB means that since reliability of an uplink HS-DPCCH is guaranteed due to its good channel condition, it is possible to control uplink transmission power only with a downlink TPC command while maintaining a constant power ratio to the existing DPCCH. As described above, only when the channel condition is bad, the Node B transmits an uplink power offset thus to perform uplink power control according to the uplink power offset. In order to transmit the uplink power offset to the UE, if the number of uplink power offsets except the uplink power offset 0dB is  $2^K$  as illustrated in FIG. 20, the number of downlink transmission bits for transmitting the uplink power offsets can be set to K. In FIG. 20, since uplink power offsets except the uplink



power offset 0dB have 2dB, 4dB, 6dB and 8dB, they can be expressed with 2 bits. For example, the uplink power offsets can be expressed with downlink transmission bits 00, 01, 10, and 11.

FIG. 21 schematically illustrates a downlink channel structure of a communication system employing HSDPA according to another embodiment of the present invention. Referring to FIG. 21, the channels that can transmit an uplink power offset include a downlink DPCH, and an SHCCH for controlling HS-DSCH, as described in conjunction with FIG. 1. However, since the SHCCH already transmits such control information as MCS level for the HSDPA service, HS-DSCH channelization code, HARQ processor number and HARQ packet number, it has no room to transmit other control information.

However, if one TTI (Transmission Time Interval) has  $N (=N_1+N_2)$  slots as also illustrated in FIG. 1, an HS-DSCH indicator is separately transmitted for  $N_1$  slots and a section transmitting the HS-DSCH indicator for the remaining  $N_2$  slots is subject to DTX. Therefore, the uplink power offset can be separately transmitted over an HS-DSCH indicator part on a slot in the DPCH, the slot not transmitting the HS-DSCH indicator. Since a position of the slot transmitting the HS-DSCH indicator is variable, a position of a slot transmitting the uplink power offset is also variable. In addition, the uplink power offset can be transmitted from a Node B to a UE for a period of TTI. Alternatively, the uplink power offset can be transmitted for a period of slots or a frame, if there are many bits indicating the uplink power offset to be transmitted. In FIG. 21, an HS-DSCH indicator is transmitted only for a first slot Slot#0 in TTI, and an uplink power offset is transmitted over the HS-DSCH indicator parts in a second slot Slot#1 and an  $N^{\text{th}}$  slot Slot#(N-1) among the remaining (N-1) slots. The other downlink channels, i.e., the SHCCH and the HS-DSCH have the same structure as that described in conjunction with FIG. 1. Meanwhile, the uplink power offset, as it is a value for controlling uplink transmission power of HS-DSCH for HSDPA, is a

value needed only when a UE is receiving the HSDPA service. Therefore, the uplink power offset is transmitted only when there exists HSDPA service data, i.e., when there exists an HS-DSCH indicator, so the Node B must determine the uplink power offset by always monitoring the channel condition. Alternatively, it is possible to allow the UE never to read the uplink power offset. In addition, as described in conjunction with FIG. 20, the Node B performs DTX if the uplink power offset is 0dB, and transmits the uplink power offset only when necessary according to the channel condition. If the number of bits indicating the uplink power offset determined by FIG. 20 is K and the number of bits that can be transmitted over (N-1) slots is n as illustrated in FIG. 21, the uplink power offset can be transmitted using an error correction code such as an (n,k) block code.

FIG. 22 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention. Referring to FIG. 22, DPCH includes a downlink DPCH structure defined in an existing CDMA communication system not supporting the HSDPA service, e.g., defined in the Release-99, and the structure has the following fields. A Data1 field and a Data2 field transmit data for supporting an operation of an upper layer, or data for supporting a voice-only service. A TPC field transmits a downlink TPC command for controlling uplink transmission power, and a TFCI field transmits TFC information of the Data1 and Data2 fields. A Pilot field is a field for transmitting a pilot symbol stream previously defined by the system, and is used by a UE to estimate a downlink channel condition. The HS-DSCH indicator for the HSDPA service and the uplink power offset, as illustrated in FIG. 9, are transmitted to the UE through a newly defined field in an existing Release-99 downlink DPCH. FIG. 22 shows a case where the HS-DSCH indicator and the uplink power offset are transmitted over a newly defined field in the existing downlink DPCH. Meanwhile, with reference to FIG. 23, a description will be made of a case where the HS-DSCH indicator and the uplink power offset are transmitted over a new downlink DPCH instead of a specific field in the existing

downlink DPCH.

FIG. 23 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention. Referring to FIG. 23, the HS-DSCH indicator or the uplink power offset are transmitted over a new downlink DPCH allocated a separate channelization code, instead of a specific field in the existing downlink DPCH. Two downlink DPCHs, i.e., P-DPCH and S-DPCH, are allocated. Since the S-DPCH for transmitting the HS-DSCH indicator or the uplink power offset is different from the P-DPCH in an amount of transmission data, the P-DPCH is allocated an SF N and the S-DPCH is allocated an SF M. If the HS-DSCH indicator and the uplink power offset to be transmitted have a small data amount, the SF value M of the S-DPCH is set to a relatively large value, e.g.,  $M=512$ , thus to increase utilization efficiency of a downlink channelization code.

FIG. 24 is a block diagram illustrating an internal structure of a reception apparatus for a Node B in an HSDPA system according to an embodiment of the present invention. Referring to FIG. 24, a signal received from a UE through an antenna 2401 is applied to an RF processor 2402. The RF processor 2402 converts a signal received from the antenna 2401 into a base band signal and provides the base band signal to a demodulator 2403. The demodulator 2403 demodulates a signal output from the RF processor 2402 by preset demodulation, and provides the demodulated signal to a multiplier 2404. The multiplier 2404 multiplies a signal output from the demodulator 2403 by a scrambling code  $C_{scramble}$  for descrambling. Here, the scrambling code, a code prescribed by mutual agreement between the Node B and the UE, enables the Node B to identify a specific UE among a plurality of UEs. A signal output from the multiplier 2404 is applied in common to despreader 2405, 2406 and 2407. The despreader 2405 performs despreading on an uplink DPDCH signal, the despreader 2406 performs despreading on an uplink DPCCCH signal, and the

despreader 2407 performs despreading on an HS-DPCCH signal. Here, "perform despreading" means multiplying input signals by preset channelization codes. Of course, the channelization codes should be prescribed by mutual agreement between the Node B and the UEs.

A DPCCH signal output from the despreader 2406 is applied to a multiplier 2411, where it is multiplied by  $-j$  and restored to a real signal. Here, the reason for multiplying the input signal by  $-j$  is that a UE multiplied the DPCCH signal by  $j$  and transmitted it as an imaginary signal. A signal output from the multiplier 2411 is applied in common to a demultiplexer 2419 and a multiplier 2412. The demultiplexer 2419 extracts only Pilot 2414 from the DPCCH signal, and provides it to a channel estimator 2418 and a channel condition determiner 2425. In order to determine whether to transmit an uplink power offset to the UE, the channel condition determiner 2425 calculates a difference between  $SIR_{est}$  and  $SIR_{target}$ , compares the difference with preset thresholds, and provides the comparison result to an uplink power offset determiner 2426. Then the uplink power offset determiner 2426 determines an uplink power offset 2427 according to the comparison result output from the channel condition determiner 2425 as described in conjunction with FIG. 19. During this process, if the Node B has no HSDPA data packet to transmit, i.e., if the HS-DSCH indicator is off as described in conjunction with FIG. 21, the uplink power offset determiner 2426 does not transmit the uplink power offset.

Meanwhile, the channel estimator 2418 estimates a channel condition between the UE and the Node B using Pilot 2414. After channel estimation based on Pilot 2414, the channel estimator 2418 provides a channel estimation value for the estimated channel condition to multipliers 2412, 2408 and 2421. The multiplier 2412 multiplies a signal output from the multiplier 2411 by a signal output from the channel estimator 2418, and provides its output to a demultiplexer 2413. The demultiplexer 2413 demultiplexes a signal output from

the multiplier 2412 into TPC 2415, TFCI 2416, and FBI (FeedBack Information) 2417, except Pilot 2414. The TPC 2415 is used to control downlink transmission power, the TFCI 2416 is used to analyze uplink DPDCH, and the FBI 2417 is used to control a gain of a closed-loop transmission antenna. Further, the multiplier 2408 multiplies a signal output from the despreader 2405 by a signal output from the channel estimator 2418, and provides its output to a decoder 2409. The decoder 2409 decodes a signal output from the multiplier 2408 by a decoding technique corresponding to the coding technique used by the UE, e.g., convolutional coding or turbo coding, thus generating user data or upper layer signaling signal 2428, and provides the generated user data or upper layer signaling signal 2428 to an upper layer. In addition, the multiplier 2421 multiplies a signal output from the despreader 2407 by a signal output from the channel estimator 2418, and provides its output to a demultiplexer 2422. The demultiplexer 2422 demultiplexes a signal output from the multiplier 2421 into ACK/NACK 2423 and other information 2424.

Up to date, a reception apparatus for a Node B in an HSDPA system has been described with reference to FIG. 24. Next, a transmission apparatus for a Node B will be described with reference to FIG. 25.

FIG. 25 is a block diagram illustrating an internal structure of a transmission apparatus for a Node B in an HSDPA system according to an embodiment of the present invention. In FIG. 25, the transmission apparatus for a Node B transmits an HS-DSCH indicator or an uplink power offset over one downlink DPCH, in the case where the Node B supports an HSDPA service, and Data1, TPC, TFCI, Data2 and Pilot defined in a communication system not employing HSDPA, e.g., Release-99.

Referring to FIG. 25, user data 2501 to be transmitted over DPCH is applied to an encoder 2502. The encoder 2502 channel encodes the user data

2501, and provides its output to a rate matcher 2503. The rate matcher 2503 performs rate matching on a signal output from the encoder 2502 so that the number of output bits is matched to the number of bits to be transmitted over an actual physical channel, and provides the rate-matched signal to a multiplexer 2510. An HS-DSCH indicator 2505 is generated when there is data to be transmitted to a UE through the HSDPA service, and an uplink power offset 2506 is generated when it must be transmitted according to the channel condition for a period where the HS-DSCH indicator is not transmitted. The generated HS-DSCH indicator 2505 and uplink power offset 2506 are provided to a switch 2504. The switch 2504 switches the HS-DSCH indicator 2505 and the uplink power offset 2506, and provides its output to the multiplexer 2510. Further, TFCI 2507, Pilot 2508 and TPC 2509 generated in the system are also applied to the multiplexer 2510.

The multiplexer 2510 multiplexes a signal output from the rate matcher 2503, a signal output from the switch 2504, TFCI 2507, Pilot 2508 and TPC 2509, thus generating one bit stream, and provides the generated bit stream to a serial-to-parallel converter 2511. The serial-to-parallel converter 2511 parallel converts a signal output from the multiplexer 2510 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 2512. The spreader 2512 is comprised of two multipliers, and the two bit streams output from the serial-to-parallel converter 2511 are provided to the two multipliers, respectively, where they are multiplied by a channelization code  $C_{OVSF}$  so that they have an orthogonal property with other signals using other channelization codes, thus generating a spreaded bit stream I and a spreaded bit stream Q. Here, the spreader 2512 provides the spreaded bit stream Q to a multiplier 2513 and the spreaded bit stream I to an adder 2514, respectively. The multiplier 2513 multiplies the bit stream Q output from the spreader 2512 by  $j$  and provides its output to the adder 2514. The adder 2514 adds a signal output from the multiplier 2513 to the bit stream I, thus generating one complex bit stream, and provides the

generated complex bit stream to a multiplier 2515. The multiplier 2515 multiplies the complex bit stream output from the adder 2514 by a scrambling code  $C_{\text{SCRAMBLE}}$  in a chip unit (or chip by chip), for scrambling, and provides its output to a multiplier 2516. Here, the multiplier 2515 serves as a scrambler. The multiplier 2516 multiplies a signal output from the multiplier 2515 by a channel gain, and provides its output to the summer 2524. Here, the channel gain, a parameter for determining transmission power of the DPCH, has a large value for a small spreading factor and is variable according to the type of the user data transmitted. So far, the process of generating the DPCH has been described. Next, a process of generating SHCCH will be described.

HS-DSCH control information 2517 is applied to a serial-to-parallel converter 2518. The serial-to-parallel converter 2518 converts the HS-DSCH control information 2517 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides them to a spreader 2519. The spreader 2519 is comprised of two multipliers, and the two bit streams are provided to the two multipliers, respectively, where they are multiplied by a channelization code  $C_{\text{OVSF}}$ , thus generating a spreaded bit stream I and a spreaded bit stream Q. Here, the spreader 2519 provides the spreaded bit stream Q to a multiplier 2520 and the spreaded bit stream I to an adder 2521, respectively. The multiplier 2520 multiplies the bit stream Q output from the spreader 2519 by  $j$  and provides its output to the adder 2521. The adder 2521 adds a signal output from the multiplier 2520 to the bit stream I, thus generating one complex bit stream, and provides the generated complex bit stream to a multiplier 2522. The multiplier 2522 multiplies the complex bit stream output from the adder 2521 by a scrambling code  $C_{\text{SCRAMBLE}}$  in a chip unit, for scrambling, and provides its output to a multiplier 2523. Here, the multiplier 2522 serves as a scrambler. The multiplier 2523 multiplies a signal output from the multiplier 2522 by a channel gain, and provides its output to the summer 2524. The summer 2524 sums up the generated DPCH signal (or the signal output from the multiplier 2516) and the generated

SHCCH signal (or the signal output from the multiplier 2523), and provides the summed signal to a modulator 2525. The modulator 2525 modulates a signal output from the summer 2524, and provides the modulated signal to an RF processor 2526. The RF processor 2526 converts a signal output from the modulator 2525 into an RF band signal, and transmits the RF band signal on the air through an antenna 2527.

FIG. 26 is a block diagram illustrating an internal structure of a transceiver apparatus for a UE in an HSDPA system according to an embodiment of the present invention. Referring to FIG. 26, user data and upper layer signaling information 2601 is applied to an encoder 2602. The encoder 2602 encodes the user data and upper layer signaling information 2601 by preset coding, e.g., convolutional coding or turbo coding, and provides its output to a rate matcher 2603. The rate matcher 2603 performs rate matching on a signal output from the encoder 2602 through symbol repetition or puncturing, and provides the rate-matched signal to a spreader 2604. The spreader 2604 multiplies a signal output from the rate matcher 2603 by a channelization code, for spreading, and provides the spread signal to a multiplier 2605. The multiplier 2605 multiplies a signal output from the spreader 2604 by a channel gain, and provides its output to a summer 2606. Further, TPC 2607, Pilot 2608, TFCI 2609 and FBI 2610 are applied to a multiplexer 2611. The multiplexer 2611 multiplexes TPC 2607, Pilot 2608, TFCI 2609 and FBI 2610, thus generating DPCCH, and provides the generated DPCCH to a spreader 2612. The spreader 2612 spreads a DPCCH signal output from the multiplexer 2611 by a channelization code preset in the DPCCH, for spreading, and provides its output to a multiplier 2613. The multiplier 2613 multiplies a signal output from the spreader 2612 by a channel gain, and provides its output to a multiplier 2614. The multiplier 2614 multiplies a signal output from the multiplier 2613 by  $-j$ , and provides its output to the summer 2606. Here, the reason for multiplying an input signal by  $-j$  is because by separating a DPCCH signal and a DPDCH signal into a real part and an



imaginary part to decrease frequency of zero crossings occurring in a constellation on a radio frequency, it is possible to reduce a peak-to-average ratio (PAR) at a transmission apparatus of a UE. Generally, the zero crossing occurring in a constellation on a radio frequency increases the PAR, affecting the transmission apparatus of the UE.

In addition, ACK/NACK 2615 and other information 2616 are applied to a multiplexer 2617. The multiplexer 2617 multiplexes ACK/NACK 2615 and other information 2616, and provides its output to a spreader 2618. The spreader 2618 spreads a signal output from the multiplexer 2617 by a channelization code preset in HS-DPCCH, for spreading, and provides its output to a multiplier 2623. Meanwhile, the UE provides a signal received through a reception antenna 2619 to a reception unit 2620. The reception unit 2620 demodulates the received signal to detect an uplink power offset 2621, and provides the detected uplink power offset 2621 to a controller 2622. Here, the reception unit 2620 performs the demodulation through a reverse process to the process of transmitting the uplink power offset in the transmission apparatus for the Node B illustrated in FIGs. 21 and 25. In order to transmit an HS-DPCCH signal at uplink transmission power determined by increasing current uplink transmission power of HS-DPCCH transmitted in a specific power ratio to DPCCH, by the detected uplink power offset, the controller 2622 controls a channel gain and provides the controlled channel gain to the multiplier 2623. The multiplier 2623 multiplies a signal output from the spreader 2618 by the controlled channel gain, and provides its output to the summer 2606. In conclusion, the UE applies the existing power control method to the channel gains for DPDCH and DPCCH, but controls the channel gain for HS-DPCCH using the uplink power offset. The summer 2606 sums up a DPDCH signal output from the multiplier 2605, a DPCCH signal output from the multiplier 2614 and an HS-DPCCH signal output from the multiplier 2623, and provides the summed signal to a multiplier 2624. Here, as described above, since a DPCCH signal is an imaginary signal generated by

multiplying the DPCCH signal by  $j$ , the DPCCH signal, though summed with the HS-DPCCH, does not lose a unique feature of each DPCCH. In addition, since the DPDCH and the HS-DPCCH were spread with different channelization codes, they do not interfere with each other during despreading at a receiver. The reason that unlike the DPCCH, HS-DPCCH is added to DPDCH and transmitted over an I channel and DPCCH is transmitted over a Q channel is because the HS-DPCCH is not transmitted when no user data or no upper layer signaling exists on DPDCH transmitted over a real channel (or I channel). In the case where the DPDCH is not transmitted, if both the two DPCCHs are transmitted over an imaginary channel (or Q channel), frequency of zero crossings is increased leading to an increase in PAR of a UE transmitter. Therefore, the HS-DPCCH is transmitted in a real number in order to minimize PAR of the UE transmission apparatus.

The multiplier 2624 multiplies a signal output from the summer 2606 by a preset scrambling code  $C_{\text{SCRAMBLE}}$  for scrambling, and provides the scrambled signal to a modulator 2625. Here, the scrambling code is a code used to identify each UE in UMTS, and for example, a complex code generated from a Gold code is a typical channelization code. The modulator 2625 modulates a signal output from the multiplier 2624, and provides the modulated signal to an RF processor 2626. The RF processor 2626 converts a signal output from the modulator 2625 into an RF band signal, and transmits the RF band signal on the air through an antenna 2627.

FIG. 27 illustrates an operating procedure of a Node B in an HSDPA system according to another embodiment of the present invention. Referring to FIG. 27, in step 2702, the Node B determines whether there is HSDPA packet data to be transmitted to a corresponding UE, and based on the result, determines an HS-DSCH indicator indicating the presence/absence of HSDPA packet data to be transmitted to the UE, and then proceeds to step 2703. Here, “determining an

HS-DSCH indicator” means determining whether to transmit the HS-DSCH indicator, and as described in conjunction with FIG. 21, an uplink power offset needed only when a UE receives the HSDPA service is generated only when the HS-DSCH indicator exists. In step 2703, the Node B determines whether the determined HS-DSCH indicator is on. As a result of the determination, if the HS-DSCH indicator is not on, i.e., the HS-DSCH indicator is off, the Node B proceeds to step 2704. In step 2704, as the HS-DSCH indicator is off, the Node B waits until the next TTI, and then returns to step 2702.

If it is determined in step 2703 that the HS-DSCH indicator is on, the Node B proceeds to step 2705. In step 2705, the Node B determines whether a difference between  $SIR_{est}$  and  $SIR_{target}$  for the UE exceeds a first threshold among preset thresholds. As a result of the determination, if the difference between  $SIR_{est}$  and  $SIR_{target}$  exceeds the first threshold, the Node B proceeds to step 2706. However, if the difference between  $SIR_{est}$  and  $SIR_{target}$  is equal to or less than the first threshold, the Node B returns to step 2704. In step 2706, the Node B determines an uplink power offset for the UE, and then proceeds to step 2707. Here, the uplink power offset is determined using the difference between  $SIR_{est}$  and  $SIR_{target}$  and the preset thresholds as described in conjunction with FIG. 24, so a detailed description thereof will not be provided. In step 2707, the Node B determines the determined uplink power offset over DPCH or S-DPCH, and then ends the procedure. Here, when one DPCH is used, the uplink power offset is transmitted for another slot where the HS-DSCH indicator is not transmitted. However, when two DPCHs, i.e., P-DPCH and S-DPCH are used, the uplink power offset is transmitted over the S-DPCH.

Up to date, the procedure for transmitting an uplink power offset by a Node B according to an embodiment of the present invention has been described with reference to FIG. 27. Next, a procedure for receiving the uplink power offset and actually controlling uplink power of HS-DPCCH by a UE will be described

with reference to FIG. 28.

FIG. 28 illustrates an operating procedure of a UE in an HSDPA system according to another embodiment of the present invention. Referring to FIG. 28, the UE detects an HS-DSCH indicator from received DPCH signal or S-DPCH signal in step 2802, and then proceeds to step 2803. Here, the UE detects the HS-DSCH indicator from the DPCH signal, when the Node B transmits one DPCH. However, the UE detects the HS-DSCH indicator from the S-DPCH signal, when the Node B transmits two DPCHs, i.e., P-DPCH and S-DPCH. In step 2803, the UE determines whether the detected HS-DSCH indicator is on. As a result of the determination, if the HS-DSCH indicator is not on, the UE proceeds to step 2804. In step 2804, the UE waits until the next TTI, and then returns to step 2802.

As a result of the determination in step 2803, if the HS-DSCH indicator is on, the UE proceeds to step 2805. In step 2805, the UE reads again the DPCH or S-DPCH to detect an uplink power offset, under the judgment that the uplink power offset will exist in a slot other than the slot where the HS-DSCH indicator is on. Of course, the uplink power offset is not transmitted, when it is not necessary to control uplink transmission power for HS-DPCCH since the system has a good channel condition. It is assumed in step 2805 that when the UE is located in a soft handover region or has a bad channel condition, the Node B transmits an uplink power offset in order to control uplink transmission power for the HS-DPCCH. In step 2806, the UE controls uplink transmission power for the HS-DPCCH depending on the detected uplink power offset, and then ends the procedure.

Now, a description will be made of a method and apparatus for determining by a Node B an HS-DSCH power level as described in conjunction with FIG. 8, determining an uplink power offset as described in conjunction with FIG. 19, and then constructing a downlink DPCCH for transmitting the HS-

DSCH power level information and the uplink power offset information over a downlink. As described in conjunction with FIGs. 5A to 5C, the QAM modulation is for a relatively good channel environment, and the QPSK modulation is used for a bad channel environment. Here, reference will be made to the HS-DSCH power level information and the uplink power offset information. The HS-DSCH power level is information needed by a UE for QAM demodulation, as the HS-DSCH was QAM-modulated due to a good downlink channel environment. In contrast, the uplink power offset is information for compensating uplink transmission power of the HS-DPCCH that is used when an uplink channel has a bad environment. That the uplink channel has a bad environment hints that a downlink channel also has a bad environment to some extent. Therefore, the two kinds of the control information are information needed by the UE in different channel environments. That is, in a good downlink channel environment, since the HS-DSCH is QAM-modulated, the UE needs an HS-DSCH power level. However, in a bad downlink channel environment, since the Node B modulates the HS-DSCH by QPSK or 8PSK modulation, the UE does not require the HS-DSCH power level and, instead, needs an uplink power offset for compensating transmission power of the HS-DPCCH. In conclusion, the Node B selects one of the HS-DSCH power level and the uplink power offset according to the channel environment, and transmits the selected control information to the UE. Here, a criterion for discriminating the channel environment is an MCS level. That is, in a good channel environment, the Node B uses QAM modulation and transmits an HS-DSCH power level to the UE, and in a bad channel environment, the Node B does not use QAM modulation and transmits an uplink power offset to the UE.

In an embodiment of the present invention, an exemplary method of transmitting the HS-DSCH power level and the uplink power offset over a downlink DPCH will be described with reference to FIG. 29. FIG. 29 illustrates a channel structure for transmitting an HS-DSCH power level and an uplink power

offset in a communication system employing HSDPA according to another embodiment of the present invention. Unlike the channel structure of FIG. 9 where the Node B transmits only the HS-DSCH power level and the channel structure of FIG. 21 where the Node B transmits only the uplink power offset, the channel structure of FIG. 29 alternately transmits the HS-DSCH power level and the uplink power offset according to the channel condition for a period where the HS-DSCH indicator is not transmitted. Also, even when the HS-DSCH indicator is transmitted using a channelization code different from that of DPCH over a separate channel, the HS-DSCH power level and the uplink power offset can be transmitted for the period where the HS-DSCH indicator is not transmitted as illustrated in FIGs. 11 and 23.

Since a reception apparatus of a Node B for determining the uplink power offset has the same structure as the reception apparatus of FIG. 24, a detailed description thereof will not be provided. A structure of a transmission apparatus for a Node B will be described herein below with reference to FIG. 31.

FIG. 31 illustrates a structure of a transmission apparatus for a Node B corresponding to the downlink channel structure of FIG. 29. Referring to FIG. 31, downlink HS-DSCH data packet 3101 is applied to an encoder 3102. The encoder 3102 encodes the HS-DSCH data packet 3101 by preset coding, e.g., turbo coding, thus generating coded symbols, and provides the generated coded symbols to a rate matcher 3103. The rate matcher 3103 performs rate matching on a signal output from the encoder 3102 through symbol repetition and puncturing in order to transmit the signal for TTI in an actual physical channel, and provides the rate-matched signal to an interleaver 3104. The interleaver 3104 interleaves a signal output from the rate matcher 3103, and provides the interleaved signal to a modulator 3105. The modulator 3105 modulates a signal output from the interleaver 3104 by preset modulation, e.g., QPSK, 8PSK or M-ary QAM, and provides the modulated signal to a serial-to-parallel converter

3106. The serial-to-parallel converter 3106 parallel converts a signal output from the modulator 3105 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 3107. The spreader 3107 spreads the two bit streams using the same channelization code  $C_{OVSF}$  so that they have an orthogonal property with other signals using other channelization codes, and provides the spreaded bit stream I to an adder 3109 and the spreaded bit stream Q to a multiplier 3108, respectively. The multiplier 3108 multiplies the bit stream Q by  $j$  and provides its output to the adder 3109. The adder 3109 adds a signal output from the multiplier 3108 to a signal output from the spreader 3107, and provides its output to a multiplier 3110. The multiplier 3110 multiplies a signal output from the adder 3109 by a preset scrambling code  $C_{SCRAMBLE}$  for scrambling, and provides its output to a multiplier 3111. Here, the multiplier 3110 serves as a scrambler. The multiplier 3111 multiplies a signal output from the multiplier 3110 by a channel gain 3112, and provides its output to a summer 3143. Generally, the channel gain 3112, a parameter for determining transmission power of HS-DSCH, has a large value for a small SF and is variable according to the type of the user data transmitted. If the HS-DSCH data packet is modulated by QAM in the modulator 3105, transmission apparatus of the Node B informs a UE of an HS-DSCH power level for one channelization code so that the UE can QAM-demodulate a received signal. To this end, in the transmission apparatus of the Node B, an HS-DSCH power level determiner 3115 determines an HS-DSCH power level from the channel gain 3112, using the HS-DSCH power and a maximum level and a minimum level of HS-DSCH power for one channelization code, generates bits 3121 corresponding to the determined HS-DSCH power level, and provides the bits 3121 to a switch 3123.

User data 3116 to be transmitted over DPCH is applied to an encoder 3117. The encoder 3117 encodes the user data 3116 by preset coding, and provides the coded symbols to a rate matcher 3118. The rate matcher 3118 performs rate matching on a signal output from the encoder 3117 through symbol

repetition and puncturing so that the number of output bits is matched to the number of bits to be transmitted over an actual physical channel, and provides the rate-matched signal to an interleaver 3119. The interleaver 3119 interleaves a signal output from the rate matcher 3118 in a preset interleaving method, and provides the interleaved signal to a modulator 3120. The modulator 3120 modulates a signal output from the interleaver 3119 by preset modulation, and provides the modulated signal to a multiplexer 3127. The switch 3123 controls its connection to provide the HS-DSCH power level 3121, an HS-DSCH indicator 3122 and an uplink power offset 3147 to the multiplexer 3127 according to corresponding transmission points. Here, the switch 3123 provides the HS-DSCH power level 3121 to the multiplexer 3127 when the HS-DSCH is modulated by QAM, and provides the uplink power offset 3147 to the multiplexer 3127 when the HSD-DSCH is not modulated by QAM. The multiplexer 3127 multiplexes information output from the switch 3123, transmission points of which are distinguished by the switch 3123, TPC 3126, Pilot 3125, TFCI 3124 and a signal output from the modulator 3120, and provides its output to a serial-to-parallel converter 3128.

The serial-to-parallel converter 3128 converts a signal output from the multiplexer 3127 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 3129. The spreader 3129 multiplies the bit stream I and the bit stream Q output from the serial-to-parallel converter 3128 by a preset channelization code  $C_{ovsf}$ , for spreading, so that they have an orthogonal property with other signals using other channelization codes. The spreader 3129 provides the spreaded bit stream Q to a multiplier 3130 and the spreaded bit stream I to an adder 3131, respectively. The multiplier 3130 multiplies the spreaded bit stream Q output from the spreader 3129 by  $j$  and provides its output to the adder 3131. The adder 3131 adds a signal output from the multiplier 3130 to the spread bit stream I output from the spreader 3129, and provides its output to a multiplier 3132. The multiplier 3132 multiplies a signal



output from the adder 3131 by a scrambling code  $C_{\text{SCRAMBLE}}$  in a chip unit, for scrambling, and provides its output to a multiplier 3133. Here, the multiplier 3132 serves as a scrambler. The multiplier 3133 multiplies a signal output from the multiplier 3132 by a channel gain 3134, and provides its output to the summer 3143.

Meanwhile, the transmission apparatus for a Node B shown in FIG. 31 further includes a transmitter for SHCCH. HS-DSCH control information 3135 is applied to a serial-to-parallel converter 3136. The serial-to-parallel converter 3136 converts the HS-DSCH control information 3135 into two bit streams, i.e., an I bit stream and a Q bit stream, and provides the two bit streams to a spreader 3137. The spreader 3137 multiplies a signal output from the serial-to-parallel converter 3136 by a channelization code  $C_{\text{OVSE}}$ , for spreading, and provides a spreaded bit stream I to an adder 3139 and a spreaded bit stream Q to a multiplier 3138. The multiplier 3138 multiplies the spreaded bit stream Q output from the spreader 3137 by  $j$  and provides its output to the adder 3139. The adder 3139 adds a signal output from the multiplier 3138 to the spreaded bit stream I output from the spreader 3137, and provides its output to a multiplier 3140. The multiplier 3140 multiplies a signal output from the adder 3139 by a preset scrambling code  $C_{\text{SCRAMBLE}}$  for scrambling, and provides its output to a multiplier 3141. Here, the multiplier 3140 serves as a scrambler. The multiplier 3141 multiplies a signal output from the multiplier 3140 by a channel gain 3142, and provides its output to the summer 3143. The summer 3143 sums up the generated DPCH signal (or the signal output from the multiplier 3133), the generated SHCCH signal (or the signal output from the multiplier 3141), and the generated HS-DSCH signal (or the signal output from the multiplier 3111), and provides the summed signal to a filter 3144. The filter 3144 filters a signal output from the summer 3143, and provides the filtered signal to an RF processor 3145. The RF processor 3145 converts a signal output from the filter 3144 into an RF band signal, and transmits the RF band signal on the air through an antenna 3146.

The transmission apparatus for a Node B shown in FIG. 31 can be applied even to a method of transmitting the HS-DSCH power level over an HS-DSCH indicator channel when an HS-DSCH indicator is transmitted over a separate channel using a channelization code different from that of DPCH as described in conjunction with FIG. 29. However, the transmission apparatus for a Node B should be modified such that it can identify the HS-DSCH indicator channel and the DPCH channel with separate channelization codes.

In addition, an SHCCH slot format and a Node B transmission apparatus for transmitting an HS-DSCH power level and an uplink power offset over a downlink will be described with reference to FIGs. 30 and 32, respectively. FIG. 30 illustrates a downlink channel structure for transmitting an HS-DSCH power level and an uplink power offset over SHCCH in an HSDPA communication system according to another embodiment of the present invention. Referring to FIG. 30, the SHCCH for controlling HS-DSCH, as described in conjunction with FIG. 1, transmits HS-DSCH channelization code, MCS level indicating a modulation technique and a channel coding technique to be used in the HS-DSCH, and HARQ information, i.e., HARQ processor number and an HARQ packet number. Of course, the SHCCH can transmit other control information as well as the above control information. In the embodiment of the present invention, an HS-DSCH power level and an uplink power offset are transmitted over a specific field of the SHCCH along with the above control information, as illustrated in FIG. 30. If the MCS level indicates HS-DSCH was modulated by QAM, an HS-DSCH power level is transmitted over the SHCCH. In contrast, if the MCS level indicates that HS-DSCH was not modulated by QAM, an uplink power offset is transmitted over a field where the HS-DSCH power level is to be transmitted. Although an HS-DSCH indicator field exists in the downlink DPCH in the slot format of FIG. 30, the HS-DSCH indicator may be transmitted over a separate channel, using a channelization code different from that of the DPCH.

Next, a transmission apparatus for a Node B corresponding to the downlink channel structure of FIG. 30 will be described with reference to FIG. 32. FIG. 32 illustrates an internal structure of a transmission apparatus for a Node B corresponding to the downlink channel structure of FIG. 30.

Referring to FIG. 32, downlink HS-DSCH data packet 3201 is applied to an encoder 3202. The encoder 3202 encodes the HS-DSCH data packet 3201 by preset coding, e.g., turbo coding, thus generating coded symbols, and provides the generated coded symbols to a rate matcher 3203. The rate matcher 3203 performs rate matching on a signal output from the encoder 3202 through symbol repetition and puncturing in order to transmit the signal for TTI on an actual physical channel, and provides the rate-matched signal to an interleaver 3204. The interleaver 3204 interleaves a signal output from the rate matcher 3203 in a preset interleaving method, and provides the interleaved signal to a modulator 3205. The modulator 3205 modulates a signal output from the interleaver 3204 by preset modulation, e.g., QPSK, 8PSK or M-ary QAM, and provides the modulated signal to a serial-to-parallel converter 3206. The serial-to-parallel converter 3206 parallel converts a signal output from the modulator 3205 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 3207. The spreader 3207 spreads the two bit streams using the same channelization code  $C_{OVSF}$  so that they have an orthogonal property with other signals using other channelization codes, and provides the spreaded bit stream I to an adder 3209 and the spreaded bit stream Q to a multiplier 3208, respectively. The multiplier 3208 multiplies the spreaded bit stream Q output from the spreader 3207 by  $j$  and provides its output to the adder 3209. The adder 3209 adds a signal output from the multiplier 3208 to a signal output from the spreader 3207, and provides its output to a multiplier 3210. The multiplier 3210 multiplies a signal output from the adder 3209 by a scrambling code  $C_{SCRAMBLE}$  in a chip unit, for scrambling, and provides its output to a

multiplier 3211. Here, the multiplier 3210 serves as a scrambler. The multiplier 3211 multiplies a signal output from the multiplier 3210 by a channel gain 3212, and provides its output to a summer 3245.

Meanwhile, if the modulator 3205 modulates the HS-DSCH data by QAM, the Node B transmission apparatus informs a UE of HS-DSCH power for one code so that the UE can QAM-demodulate a received signal. To this end, in the Node B transmission apparatus, an HS-DSCH power level determiner 3215, as described in conjunction with FIG. 8, determines bits 3218 corresponding to an HS-DSCH power level, using HS-DSCH power from the channel gain 3212 and a maximum level 3213 and a minimum level 3214 of the HS-DSCH power for one code, and provides the determined HS-DSCH power level 3218 to a switch 3250. If the HS-DSCH modulation is not QAM modulation, the HS-DSCH power level determiner 3215 generates an uplink power offset 3249 illustrated in conjunction with FIG. 24, instead of the HS-DSCH power level 3218. The switch 3250 provides the HS-DSCH power level 3218 to a multiplexer 3220 when the HS-DSCH modulation is QAM modulation, and provides the uplink power offset 3249 to the multiplexer 3220 when the HS-DSCH modulation is not the QAM modulation. The multiplexer 3220 multiplexes HS-DSCH power level 3218, uplink power offset 3249, HS-DSCH channelization code and other control information 3216, MCS level 3217 and HARQ information 3219, and provides its output to a serial-to-parallel converter 3221. The serial-to-parallel converter 3221 converts a signal output from the multiplexer 3220 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 3222. The spreader 3222 multiplies a signal output from the serial-to-parallel converter 3221 by a corresponding channelization code  $C_{ovsf}$ , for spreading, and provides the spreaded bit stream I to an adder 3224 and the spreaded bit stream Q to a multiplier 3223. The multiplier 3223 multiplies the spreaded bit stream Q output from the spreader 3222 by  $j$  and provides its output to the adder 3224. The adder 3224 adds a signal

output from the multiplier 3223 to the spreaded bit stream I output from the spreader 3222, and provides its output to a multiplier 3225. The multiplier 3225 multiplies a signal output from the adder 3224 by a preset scrambling code  $C_{\text{SCRAMBLE}}$  for scrambling, and provides its output to a multiplier 3226. Here, the multiplier 3225 serves as a scrambler. The multiplier 3226 multiplies a signal output from the multiplier 3225 by a channel gain 3227, and provides its output to the summer 3245.

User data 3228 to be transmitted over DPCCH is applied to an encoder 3229. The encoder 3229 encodes the user data 3228 by preset coding, and provides the coded symbols to a rate matcher 3230. The rate matcher 3230 performs rate matching on a signal output from the encoder 3229 through symbol repetition and puncturing so that the number of output bits is matched to the number of bits to be transmitted over an actual physical channel, and provides the rate-matched signal to an interleaver 3231. The interleaver 3231 interleaves a signal output from the rate matcher 3230 in a preset interleaving method, and provides the interleaved signal to a modulator 3232. The modulator 3232 modulates a signal output from the interleaver 3231 by preset modulation, and provides the modulated signal to a multiplexer 3237. The multiplexer 3237 multiplexes HS-DSCH indicator 3233, TFCI 3234, Pilot 3235 and TPC 3236, and provides its output to a serial-to-parallel converter 3238. The serial-to-parallel converter 3238 converts a signal output from the multiplexer 3237 into two bit streams, i.e., a bit stream I and a bit stream Q, and provides the bit streams I and Q to a spreader 3239. The spreader 3239 multiplies a signal output from the serial-to-parallel converter 3238 by a preset channelization code  $C_{\text{OVSF}}$ , for spreading, so that they have an orthogonal property with other signals using other channelization codes. The spreader 3239 provides the spreaded bit stream Q to a multiplier 3240 and the spreaded bit stream I to an adder 3241, respectively. The multiplier 3240 multiplies the spreaded bit stream Q output from the spreader 3239 by  $j$  and provides its output to the adder 3241. The adder

3241 adds a signal output from the multiplier 3240 to a signal output from the spreader 3239, and provides its output to a multiplier 3242. The multiplier 3242 multiplies a signal output from the adder 3241 by a scrambling code  $C_{\text{SCRAMBLE}}$  for scrambling, and provides its output to a multiplier 3243. Here, the multiplier 3242 serves as a scrambler. The multiplier 3243 multiplies a signal output from the multiplier 3242 by a channel gain 3244, and provides its output to the summer 3245. The summer 3245 sums up the generated DPCH signal (or the signal output from the multiplier 3243), the generated SHCCH signal (or the signal output from the multiplier 3226), and the generated HS-DSCH signal (or the signal output from the multiplier 3211), and provides the summed signal to a filter 3246. The filter 3246 filters a signal output from the summer 3245, and provides the filtered signal to an RF processor 3247. The RF processor 3247 converts a signal output from the filter 3246 into an RF band signal, and transmits the RF band signal on the air through an antenna 3248. Of course, the Node B transmission apparatus for transmitting an HS-DSCH power level over SHCCH can also be applied to a channel structure in which an HS-DSCH indicator is transmitted over a separate channel using a channelization code different from that of DPCH as described in conjunction with FIG. 29.

Next, a UE reception apparatus corresponding to the Node B transmission apparatus of FIG. 31 will be described with reference to FIG. 33.

FIG. 33 is a block diagram illustrating a reception apparatus structure of a UE corresponding to the transmission apparatus of the Node B shown in FIG. 31. Referring to FIG. 33, an RF band signal received through an antenna 3301 is applied to an RF processor 3302. The RF processor 3302 converts the received RF band signal into a base band signal and provides the base band signal to a filter 3303. The filter 3303 filters a signal output from the RF processor 3302, and provides its output in common to multipliers 3304, 3316 and 3327. Here, the multipliers 3304, 3316 and 3327, each serving as a descrambler, multiply their

input signals by a scrambling code  $C_{\text{SCRAMBLE}}$  for the channels transmitted by the transmission apparatus of the Node B. As a result, the multiplier 3304 outputs an HS-DSCH signal (or a downlink data channel), the multiplier 3316 outputs a downlink DPCH signal, and the multiplier 3327 outputs an SHCCH signal. A complex signal output from the multiplier 3304 is applied to a complex to I and Q streams part 3305. The complex to I and Q streams part 3305 separates a signal output from the multiplier 3304 into a real signal I and an imaginary signal Q, and provides them to a despreader 3306. The despreader 3306 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 3305 by a channelization code  $C_{\text{OVSF}}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 3310. Likewise, a complex signal output from the multiplier 3316 is applied to a complex to I and Q streams part 3317. The complex to I and Q streams part 3317 separates a signal output from the multiplier 3316 into a real signal I and an imaginary signal Q, and provides them to a despreader 3318. The despreader 3318 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 3317 by a channelization code  $C_{\text{OVSF}}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 3319 and a demultiplexer 3307. Further, a complex signal output from the multiplier 3327 is applied to a complex to I and Q streams part 3328. The complex to I and Q streams part 3328 separates a signal output from the multiplier 3327 into a real signal I and an imaginary signal Q, and provides them to a despreader 3329. The despreader 3329 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 3328 by a channelization code  $C_{\text{OVSF}}$  used in the transmission apparatus of the Node B, for despreading, and provides its outputs to a channel compensator 3330. The output signals I and Q of the despreader 3318 are provided to the demultiplexer 3307. The demultiplexer 3307 demultiplexes the output signals I and Q of the despreader 3318, and outputs Pilot 3308. The Pilot output is applied to a channel estimator 3309. The channel estimator 3309 detects a channel

estimated value through distortion estimation on a radio channel, and provides the channel estimated value to the channel compensators 3310, 3319 and 3330.

The channel compensators 3310, 3319 and 3330 compensate for distortion caused by a radio channel using the channel estimated value. That is, the channel estimator 3310 channel-estimates a signal output from the despreader 3306, and provides its output to a parallel-to-serial converter 3311. The channel estimator 3319 channel-estimates a signal output from the despreader 3318, and provides its output to a parallel-to-serial converter 3320. The channel estimator 3330 channel-estimates a signal output from the despreader 3329, and provides its output to a parallel-to-serial converter 3331.

The parallel-to-serial converters 3311, 3320 and 3331 each serial convert the signals output from the channel compensators 3310, 3319 and 3330 into one bit stream, respectively. A signal output from the parallel-to-serial converter 3331 is finally output as HS-DSCH control information 3332, and a signal output from the parallel-to-serial converter 3320 is demultiplexed by a demultiplexer 3321 into TPC 3322, TFCI 3323, and HS-DSCH indicator 3324, HS-DSCH power level 3326 and uplink power offset 3337, which are distinguished by a switch 3325. The demultiplexer 3321 further outputs a downlink data signal, and the downlink data signal undergoes channel decoding by a demodulator 3333, a deinterleaver 3334 and a decoder 3335, and is finally output as downlink user data 3336. Further, a signal output from the parallel-to-serial converter 3311 is subject to channel decoding by a demodulator 3312, a deinterleaver 3313 and a decoder 3314, and is finally output as a downlink data packet 3315. Here, if the downlink data packet 3315 was QAM-modulated, the decoder 3314 QAM-modulates the downlink data packet 3315 using the received HS-DSCH power level 3326.

Next, a UE reception apparatus corresponding to the Node B



transmission apparatus of FIG. 32 will be described with reference to FIG. 34.

FIG. 34 is a block diagram illustrating an internal structure of a UE reception apparatus corresponding to the Node B transmission apparatus of FIG. 32. Referring to FIG. 34, an RF band signal received through an antenna 3401 is applied to an RF processor 3402. The RF processor 3402 converts the received RF band signal into a base band signal and provides the base band signal to a filter 3403. The filter 3403 filters a signal output from the RF processor 3402, and provides its output in common to multipliers 3404, 3416 and 3425. Here, the multipliers 3404, 3416 and 3425, each serving as a descrambler, multiply their input signals by a channelization code for the channels transmitted by the transmission apparatus of the Node B. As a result, the multiplier 3404 outputs an HS-DSCH signal (or a downlink data channel), the multiplier 3416 outputs a downlink DPCCH signal, and the multiplier 3425 outputs an SHCCH signal. A complex signal output from the multiplier 3404 is applied to a complex to I and Q streams part 3405. The complex to I and Q streams part 3405 separates a signal output from the multiplier 3404 into a real signal I and an imaginary signal Q, and provides them to a despreader 3406. The despreader 3406 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 3405 by a preset channelization code  $C_{OVSE}$  for despreading, and provides its outputs to a channel compensator 3410. Likewise, a complex signal output from the multiplier 3416 is applied to a complex to I and Q streams part 3417. The complex to I and Q streams part 3417 separates a signal output from the multiplier 3416 into a real signal I and an imaginary signal Q, and provides them to a despreader 3418. The despreader 3418 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 3417 by a preset channelization code  $C_{OVSE}$  for despreading, and provides its outputs to a channel compensator 3419 and a demultiplexer 3407. Further, a complex signal output from the multiplier 3425 is applied to a complex to I and Q streams part 3426. The complex to I and Q streams part 3426 separates a signal output from the

multiplier 3425 into a real signal I and an imaginary signal Q, and provides them to a despreader 3427. The despreader 3427 multiplies the real signal I and the imaginary signal Q from the complex to I and Q streams part 3426 by a preset channelization code  $C_{OVSE}$ , for despreading, and provides its outputs to a channel compensator 3428.

The demultiplexer 3407 demultiplexes the output signals I and Q of the despreader 3418, and outputs Pilot 3408. The Pilot output is applied to a channel estimator 3409. The channel estimator 3409 detects a channel estimated value through distortion estimation on a radio channel, using the Pilot 3408, and provides the detected channel estimated value to the channel compensators 3410, 3419 and 3428. The channel compensators 3410, 3419 and 3428 compensate for distortion of signals output from the despreaders 3406, 3418 and 3427, respectively, using the channel estimated value output from the channel estimator 3409. That is, the channel estimator 3410 channel-estimates a signal output from the despreaders 3406, and provides its output to a parallel-to-serial converter 3411. The channel estimator 3419 channel-estimates a signal output from the despreaders 3418, and provides its output to a parallel-to-serial converter 3420. The channel estimator 3428 channel-estimates a signal output from the despreaders 3427, and provides its output to a parallel-to-serial converter 3429.

The parallel-to-serial converters 3411, 3420 and 3429 each serial convert the signals output from the channel compensators 3410, 3419 and 3428, and provide their outputs to a demodulator 3412, a demultiplexer 3421 and a demultiplexer 3430, respectively. The demodulator 3412 demodulates a signal output from the parallel-to-serial converter 3411 by a demodulation technique corresponding to the modulation technique used in the Node B transmission apparatus, and provides its output to a deinterleaver 3413. The deinterleaver 3413 deinterleaves a signal output from the demodulator 3412 in a deinterleaving method corresponding to the interleaving method used in the Node B

transmission apparatus, and provides its output to a decoder 3414. The decoder 3414 decodes a signal output from the deinterleaver 3413 by a decoding technique corresponding to the coding technique used in the Node B transmission apparatus, and outputs HS-DSCH data 3415. Here, if downlink data was QAM-modulated, the demodulator 3412 performs demodulation using a received HS-DSCH power level 3433.

The demultiplexer 3421 demultiplexes a signal output from the parallel-to-serial converter 3420 into TPC 3422, TFCI 3423 and HS-DSCH indicator 3424. The demultiplexer 3421 further outputs a downlink data signal, and the downlink data signal undergoes channel decoding by a demodulator 3435, a deinterleaver 3436 and a decoder 3437, and is finally output as downlink user data 3438. Further, the demultiplexer 3430 demultiplexes a signal output from the parallel-to-serial converter 3429 into HS-DSCH channelization code and other information 3431, MCS level 3423, an input to a switch 3439, and HARQ information. If the MCS level indicates that the modulation used is QAM modulation, the switch 3439 outputs the HS-DSCH power level 3433. If the MCS level indicates that the modulation used is not QAM modulation, the switch 3439 outputs an uplink power offset 3440.

FIG. 35 illustrates an operating procedure of a Node B according to another embodiment of the present invention. Referring to FIG. 35, in step 3502, the Node B determines an HS-DSCH indicator indicating the presence/absence of HSDPA data packet, and then proceeds to step 3502. As described in conjunction with FIGs. 9 and 21, an HS-DSCH power level and an uplink power offset, needed during the HSDPA service, are generated only when HS-DSCH indicator exists. In step 3503, the Node B determines whether the HS-DSCH indicator is on. As a result of the determination, if the HS-DSCH indicator is off, the Node B proceeds to step 3504. In step 3504, the Node B waits until the next TTI, and then returns to step 3502. However, as a result of the determination in

step 3503, if the HS-DSCH indicator is on, the Node B proceeds to step 3505. In step 3505, the Node B determines an MCS level that determines a modulation technique and a channel coding technique of a data packet transmitted over HS-DSCH, and then proceeds to step 3506. In step 3506, the Node B determines whether a modulation technique of HS-DSCH is QAM modulation. Here, the reason for determining whether the HS-DSCH modulation technique is QAM modulation is that an HS-DSCH power level must be transmitted when the HS-DSCH modulation is QAM modulation, and an uplink power offset must be transmitted when the HS-DSCH modulation technique is not QAM modulation. As a result of the determination in step 3506, if the HS-DSCH modulation technique is QAM modulation, the Node B proceeds to step 3508. In step 3508, the Node B determines a maximum level and a minimum level of HS-DSCH power that can be allocated to one code, and then proceeds to step 3510. In step 3510, the Node B determines an HS-DSCH power level, and then proceeds to step 3511. Meanwhile, as a result of the determination in step 3506, if the HS-DSCH modulation technique is not QAM modulation, the Node B proceeds to step 3507. In step 3507, the Node B determines whether a difference between  $SIR_{est}$  and  $SIR_{target}$  exceeds a first threshold. As a result of the determination, if the difference between  $SIR_{est}$  and  $SIR_{target}$  does not exceed the first threshold, the Node B returns to step 3504. Otherwise, if the difference between  $SIR_{est}$  and  $SIR_{target}$  exceeds the first threshold, the Node B proceeds to step 3509. In step 3509, the Node B determines an uplink power offset as described in conjunction with FIG. 19, under the judgment that a channel condition between the Node B and the UE is bad since the difference between  $SIR_{est}$  and  $SIR_{target}$  exceeds the first threshold. In step 3511, the Node B transmits the HS-DSCH power level or the uplink power offset over an uplink channel corresponding to a downlink channel set between the Node B and the UE, i.e., over DPCH, S-DPCH or SHCCH, and then ends the procedure.

FIG. 36 illustrates an operating procedure of a UE according to another

embodiment of the present invention. Referring to FIG. 36, the UE detects an HS-DSCH indicator from received DPCH signal in step 3602, and then proceeds to step 3603. In step 3603, the UE determines whether the detected HS-DSCH indicator is on. As a result of the determination, if the HS-DSCH indicator is not on, i.e., the HS-DSCH indicator is off, the UE proceeds to step 3604. In step 3604, the UE waits until the next TTI, and then returns to step 3602. As a result of the determination in step 3603, if the HS-DSCH indicator is on, the UE proceeds to step 3605. In step 3605, the UE receives an SHCCH signal and detects an MCS level from the received SHCCH signal. In step 3606, the UE determines whether an HS-DSCH modulation technique is QAM modulation. As a result of the determination, if the HS-DSCH modulation technique is not QAM modulation, the UE proceeds to step 3608. In step 3608, the UE the UE detects uplink power offset, and then proceeds to step 3610. In step 3610, the UE determines transmission power of HS-DPCCH using the detected uplink power offset, and then ends the procedure. As a result of the determination in step 3606, if the HS-DSCH modulation technique is QAM modulation, the UE proceeds to step 3607. In step 3607, the UE detects HS-DSCH power level, and then proceeds to step 3609. Here, if a downlink channel between the Node B and the UE has the structure illustrated in FIG. 29, the UE receives a DPCH signal and detects the HS-DSCH power level from the received DPCH signal. Otherwise, the downlink channel has the structure illustrated in FIG. 30, the UE receives an SHCCH signal and detects the HS-DSCH power level from the received SHCCH signal. In step 3609, the UE performs HS-DSCH demodulation using the detected HS-DSCH power level, and then ends the procedure.

As described above, the present invention enables uplink transmission power control on an HS-DPCCH signal transmitting information needed to service HSDPA in a communication system employing the HSDPA. Therefore, in the communication system employing the HSDPA, uplink transmission power of the HS-DPCCH can be controlled according to a channel condition of a UE,

contributing to an improvement in the quality of an HSDPA service. In addition, when HSDPA service data is modulated by QAM modulation, a Node B informs a UE of a power level of HS-DSCH transmitting the HSDPA data, so the UE can reliably demodulate the HSDPA data.

While the invention has been shown and described with reference to a certain preferred embodiment thereof, it will be understood by those skilled in the art that various changes in form and details may be made therein without departing from the spirit and scope of the invention as defined by the appended claims.

#### 4 Brief Description of Drawings

FIG. 1 schematically illustrates a downlink channel structure of a general communication system employing HSDPA;

FIG. 2 illustrates a downlink DPCH structure of a general communication system employing HSDPA;

FIG. 3 illustrates another downlink DPCH structure of a general communication system employing HSDPA;

FIG. 4 illustrates an uplink DPCH structure of a general communication system employing HSDPA;

FIGs. 5A to 5C illustrate an AMC technique for HS-DSCH in a general communication system employing HSDPA;

FIG. 6 illustrates a method of determining an HS-DSCH power level in a general communication system employing HSDPA;

FIG. 7 schematically illustrates a channel allocation scheme for a UE located in a soft handover region in a general communication system employing HSDPA;

FIG. 8 illustrates a method of determining an HS-DSCH power level in a communication system employing HSDPA according to an embodiment of the present invention;

FIG. 9 illustrates a downlink channel structure for a communication system employing HSDPA according to an embodiment of the present invention;

FIG. 10 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 11 illustrates a downlink DPCH structure for a communication

system employing HSDPA according to another embodiment of the present invention;

FIG. 12 illustrates an SHCCH structure for a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 13 is a block diagram illustrating a transmission apparatus structure of a Node B corresponding to the downlink channel structure of FIG. 9;

FIG. 14 is a block diagram illustrating a transmission apparatus structure of a Node B corresponding to the downlink channel structure of FIG. 12;

FIG. 15 is a block diagram illustrating a reception apparatus structure of a UE corresponding to the transmission apparatus of the Node B shown in FIG. 13;

FIG. 16 is a block diagram illustrating a reception apparatus of a UE corresponding to the transmission apparatus of the Node B shown in FIG. 14;

FIG. 17 is a flow diagram illustrating an operating procedure of a Node B in an HSDPA system according to an embodiment of the present invention;

FIG. 18 is a flow diagram illustrating an operating procedure of a UE in an HSDPA system according to an embodiment of the present invention;

FIG. 19 illustrates a method of determining an uplink power offset according to an embodiment of the present invention;

FIG. 20 illustrates a table representing bit values for transmitting an uplink power offset according to an embodiment of the present invention;

FIG. 21 schematically illustrates a downlink channel structure of a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 22 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 23 illustrates a downlink DPCH structure for a communication system employing HSDPA according to another embodiment of the present invention;



FIG. 24 is a block diagram illustrating a reception apparatus structure for a Node B corresponding to the downlink channel structure of FIG. 21;

FIG. 25 is a block diagram illustrating a transmission apparatus structure for a Node B corresponding to the downlink channel structure of FIG. 22;

FIG. 26 is a block diagram illustrating a structure of a transceiver apparatus for a UE corresponding to the transmission apparatus of the Node B shown in FIG. 25;

FIG. 27 illustrates an operating procedure of a Node B in an HSDPA system according to another embodiment of the present invention;

FIG. 28 illustrates an operating procedure of a UE in an HSDPA system according to another embodiment of the present invention;

FIG. 29 illustrates a downlink channel structure for transmitting an HS-DSCH power level and an uplink power offset over DPCH in a communication system employing HSDPA according to another embodiment of the present invention;

FIG. 30 illustrates a downlink channel structure for transmitting an HS-DSCH power level and an uplink power offset over SHCCH in an HSDPA communication system according to another embodiment of the present invention;

FIG. 31 illustrates a structure of a transmission apparatus for a Node B corresponding to the downlink channel structure of FIG. 29;

FIG. 32 illustrates an internal structure of a transmission apparatus for a Node B corresponding to the downlink channel structure of FIG. 30;

FIG. 33 is a block diagram illustrating a reception apparatus structure of a UE corresponding to the transmission apparatus of the Node B shown in FIG. 31;

FIG. 34 is a block diagram illustrating an internal structure of a UE reception apparatus corresponding to the Node B transmission apparatus of FIG. 32;

FIG. 35 illustrates an operating procedure of a Node B according to another embodiment of the present invention; and

FIG. 36 illustrates an operating procedure of a UE according to a further embodiment of the present invention.

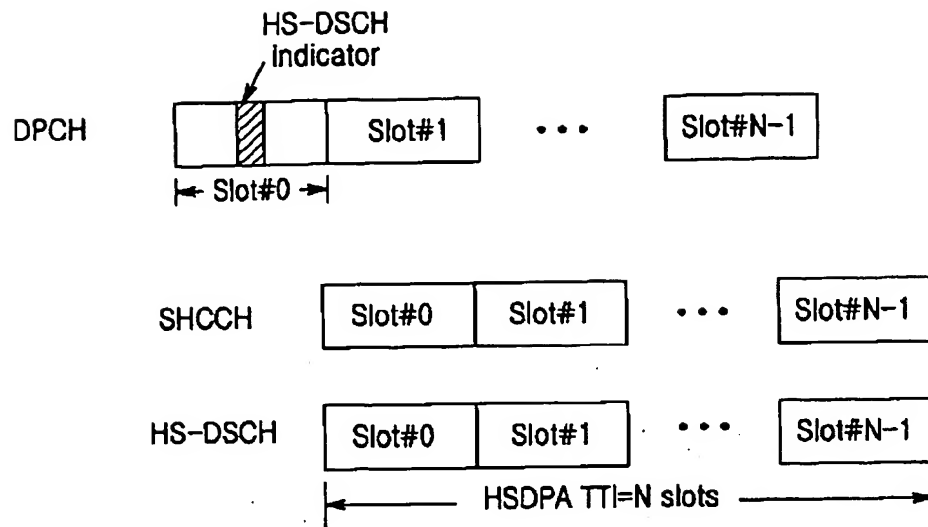


FIG. 1

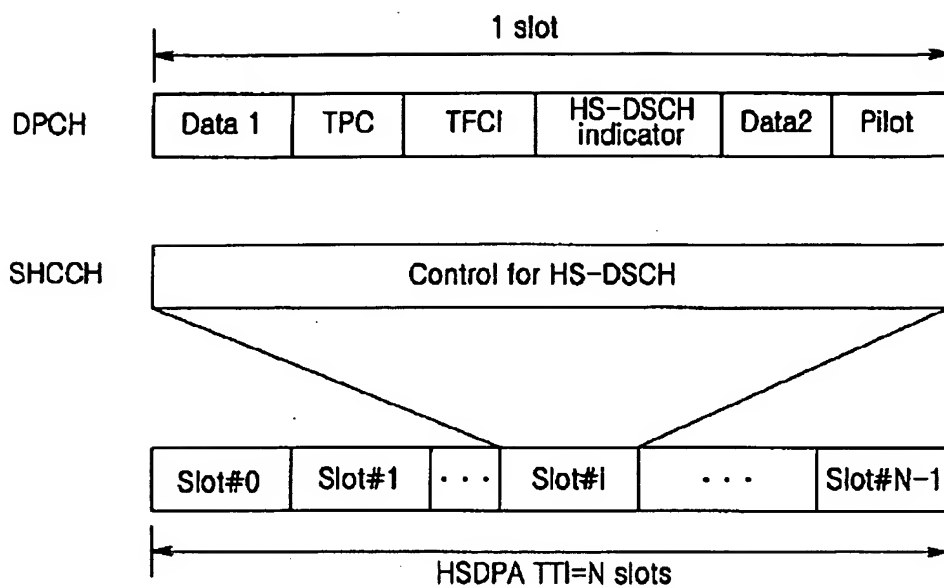


FIG.2

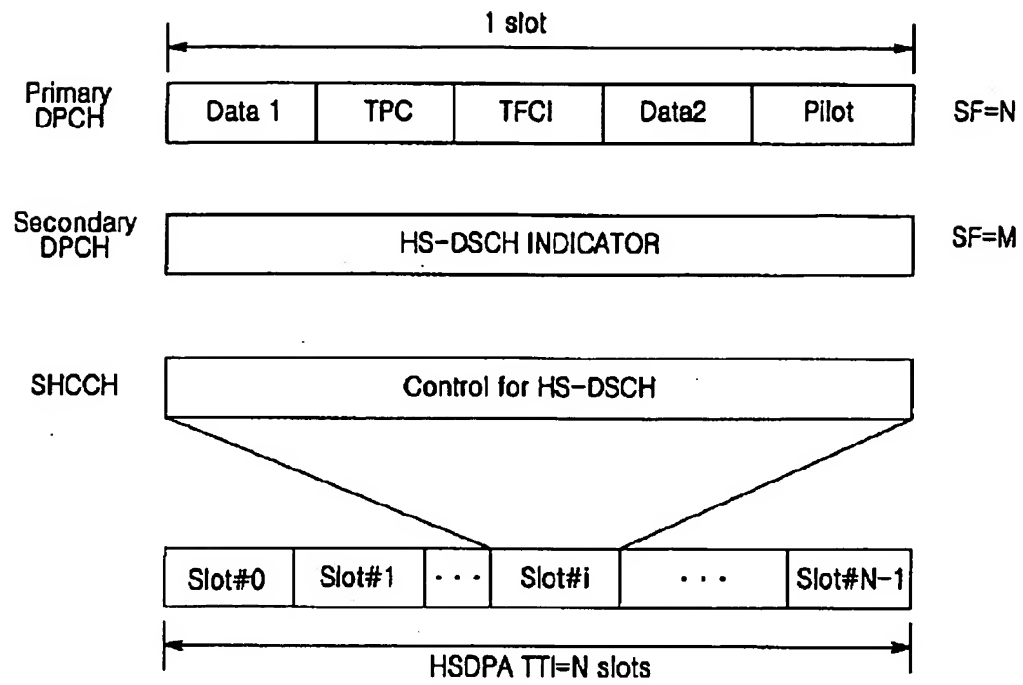


FIG.3

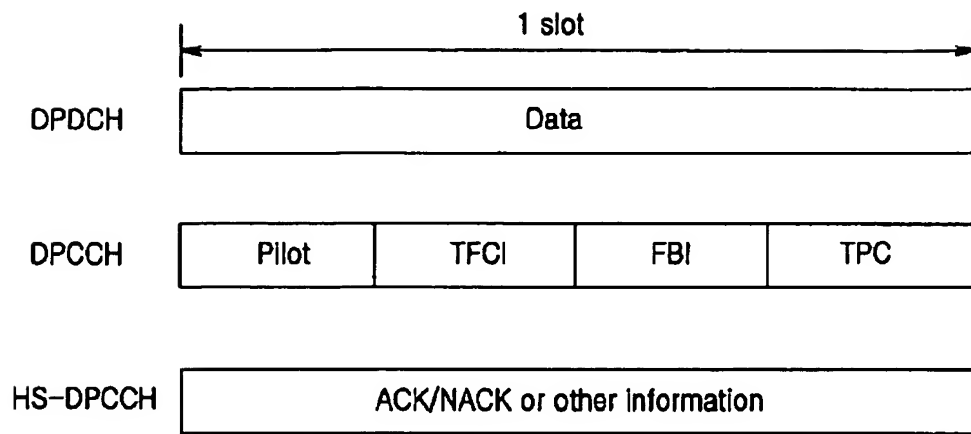


FIG.4

(a)QPSK

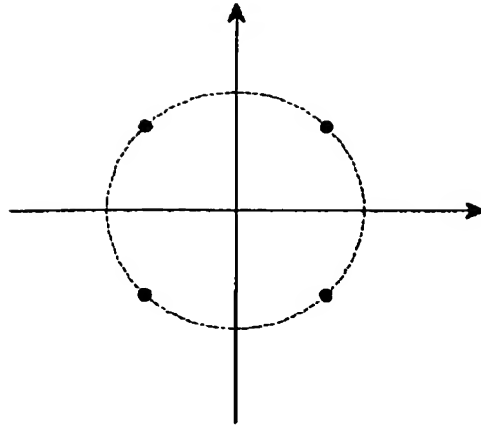


FIG. 5A

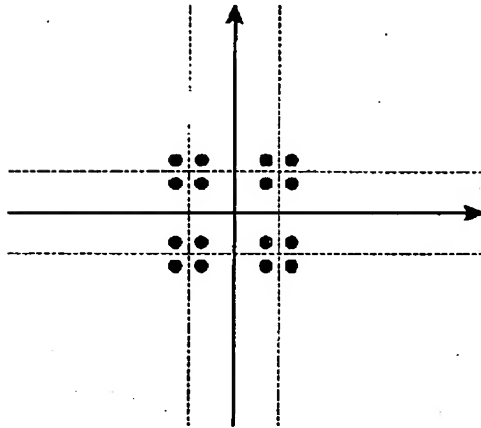
(a) 16-QAM  
channel gain=a

FIG. 5B

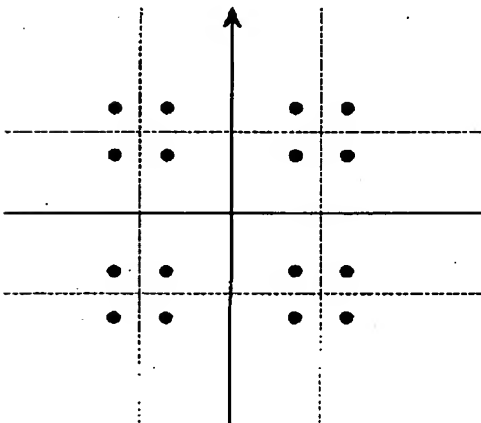
(a) 16-QAM  
channel gain=b(>a)

FIG. 5C

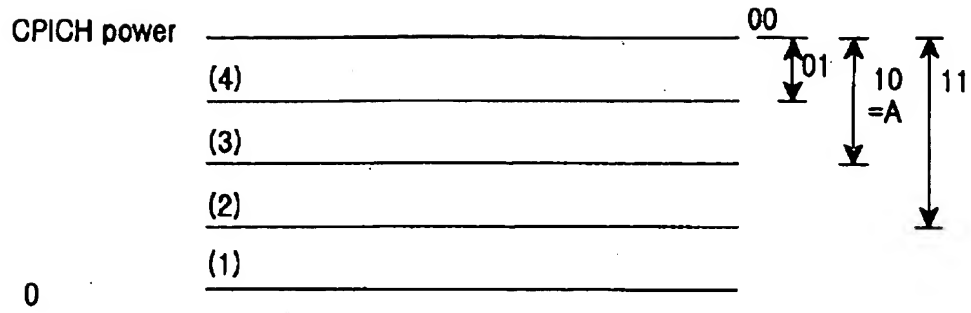


FIG.6

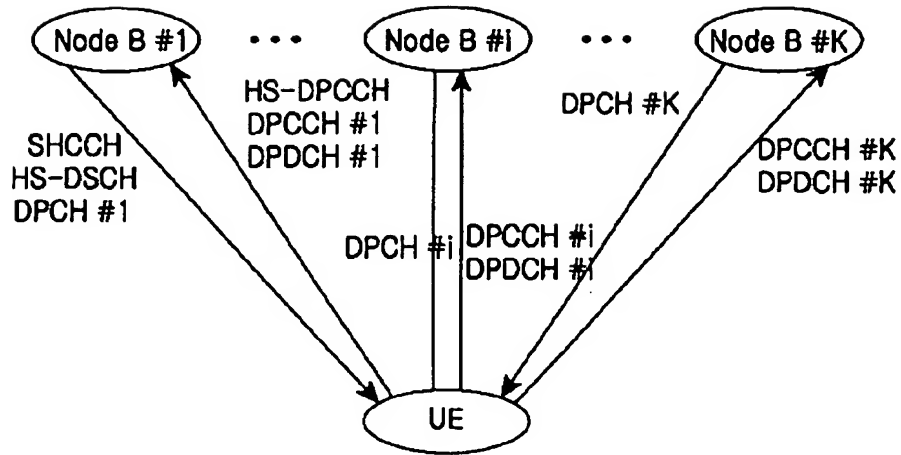


FIG. 7

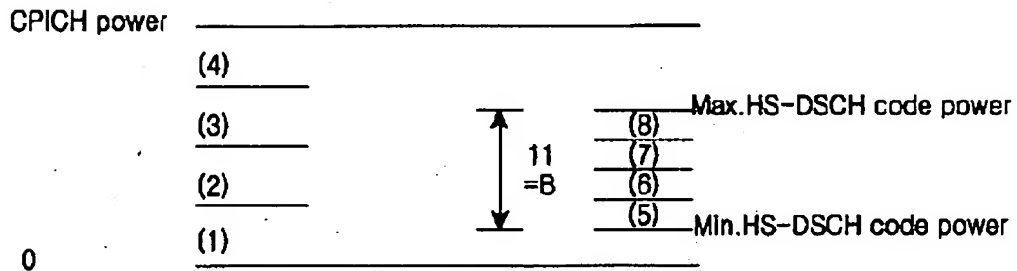


FIG. 8



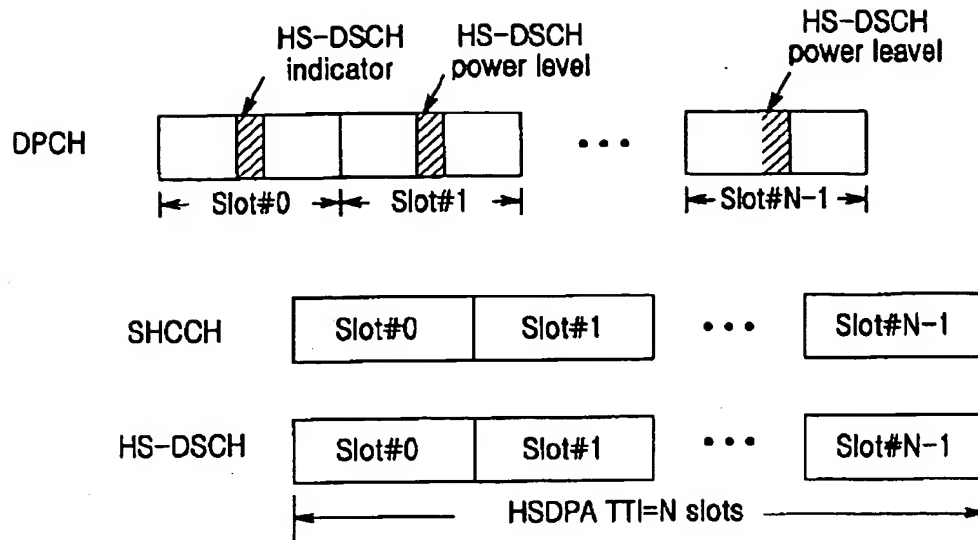


FIG.9

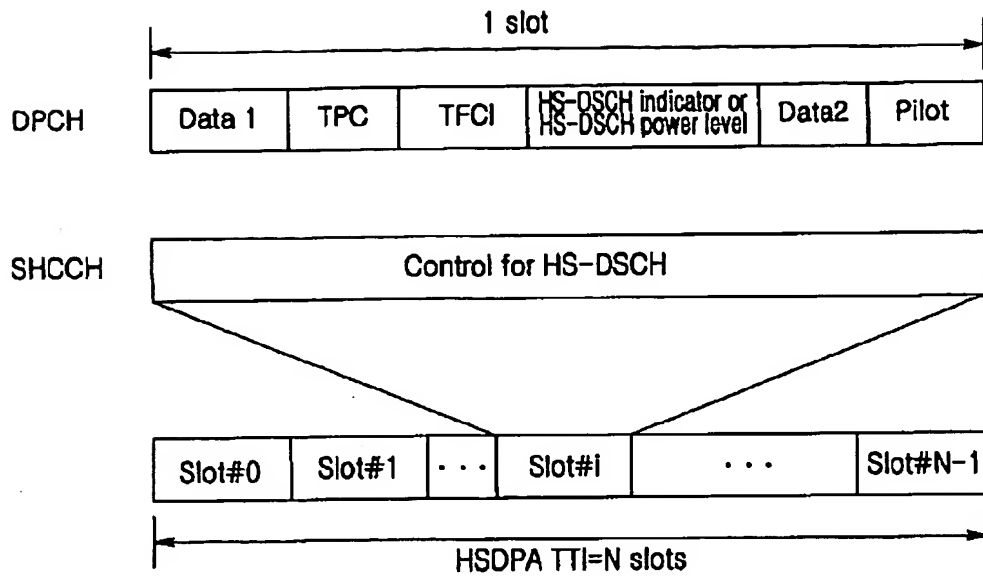


FIG. 10

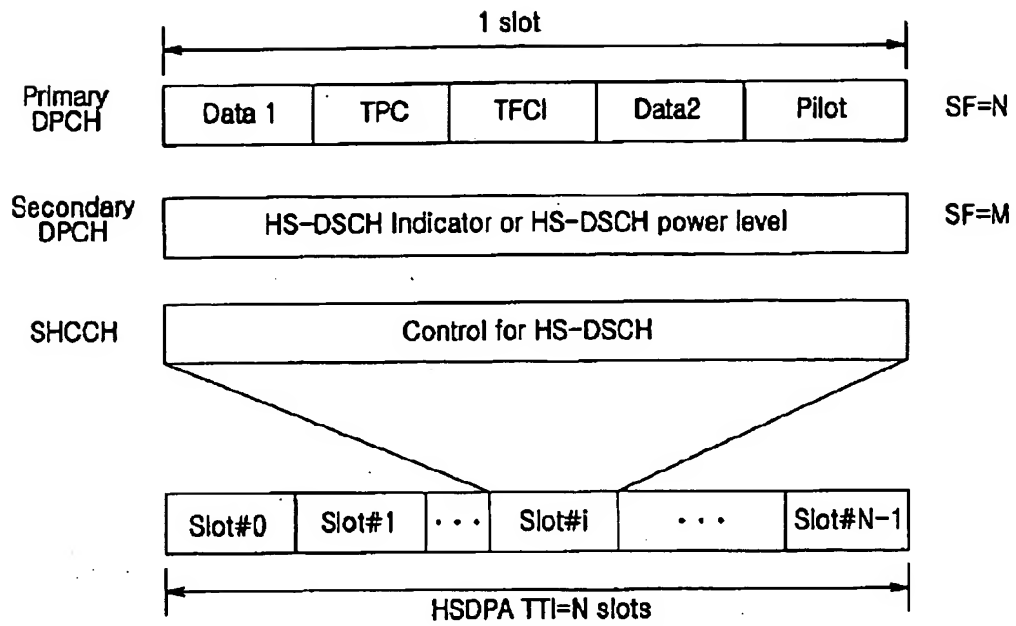


FIG. 11

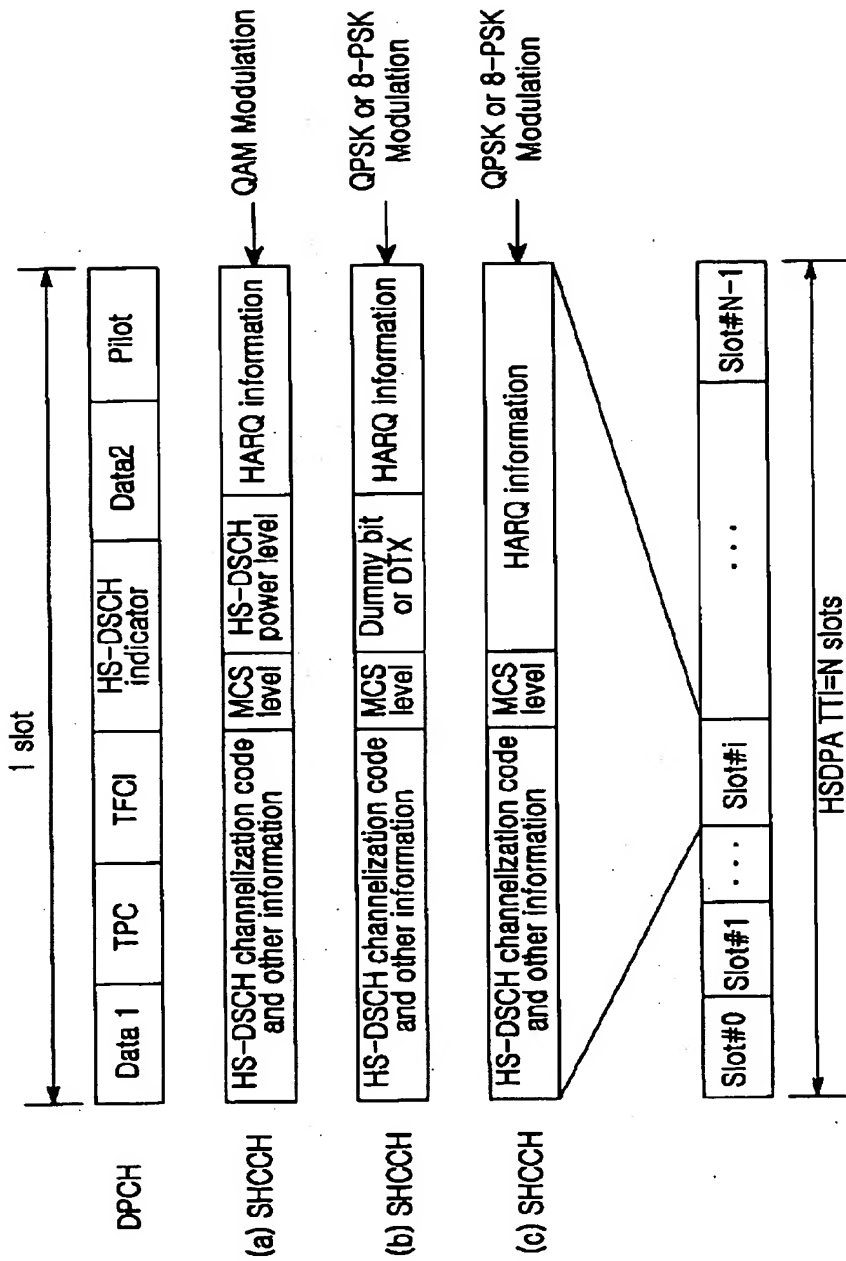


FIG.12

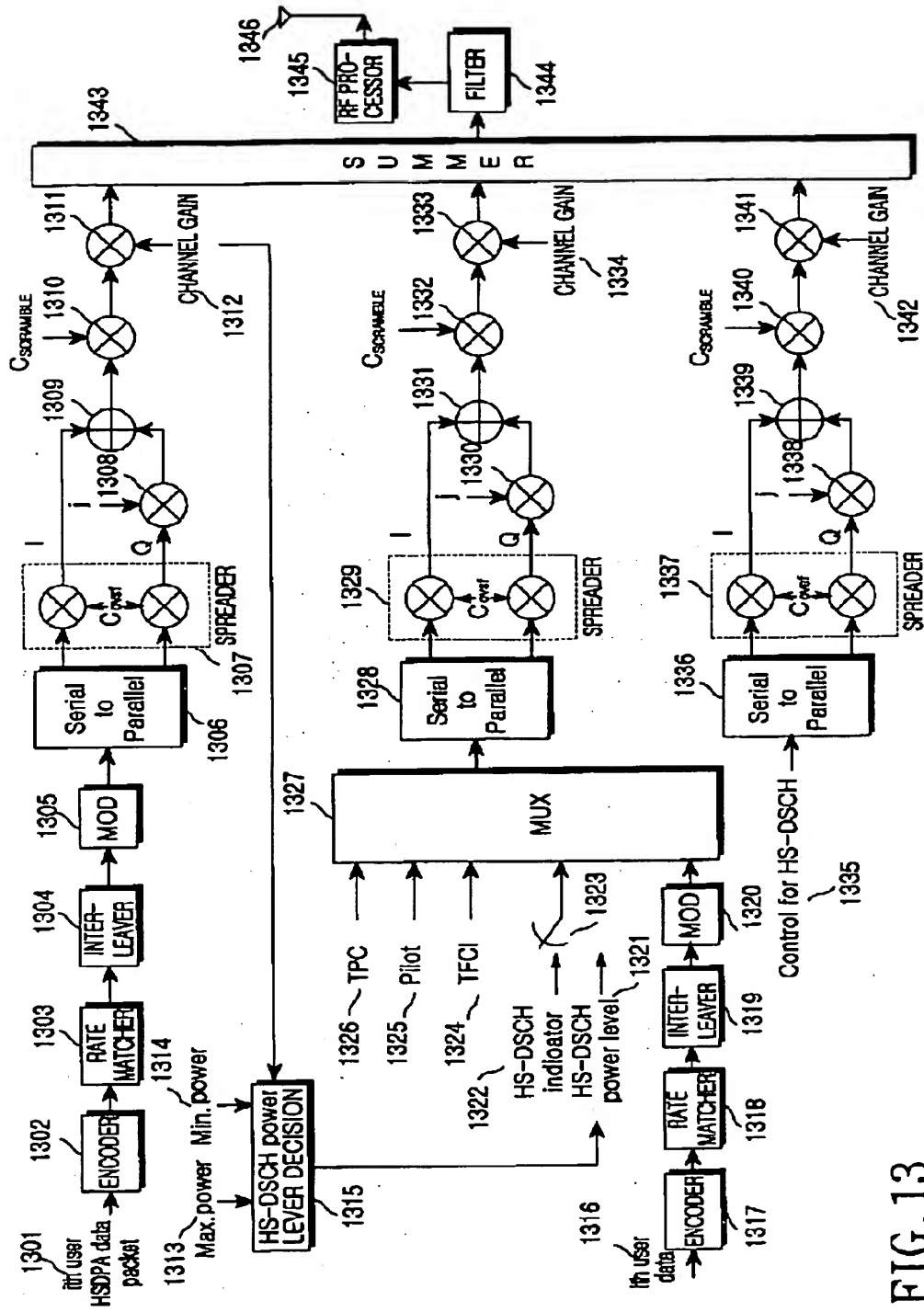


FIG. 13



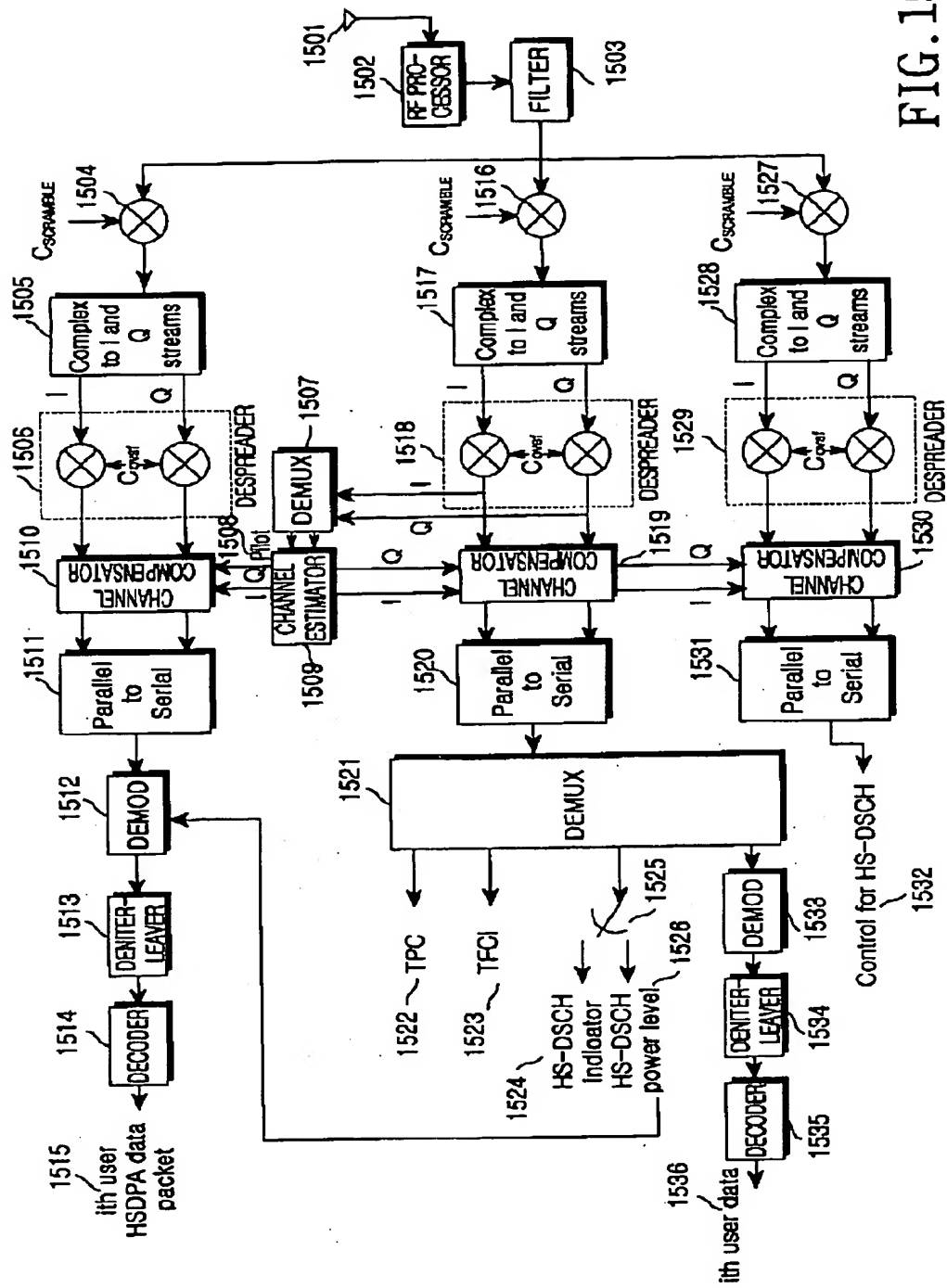


FIG. 15

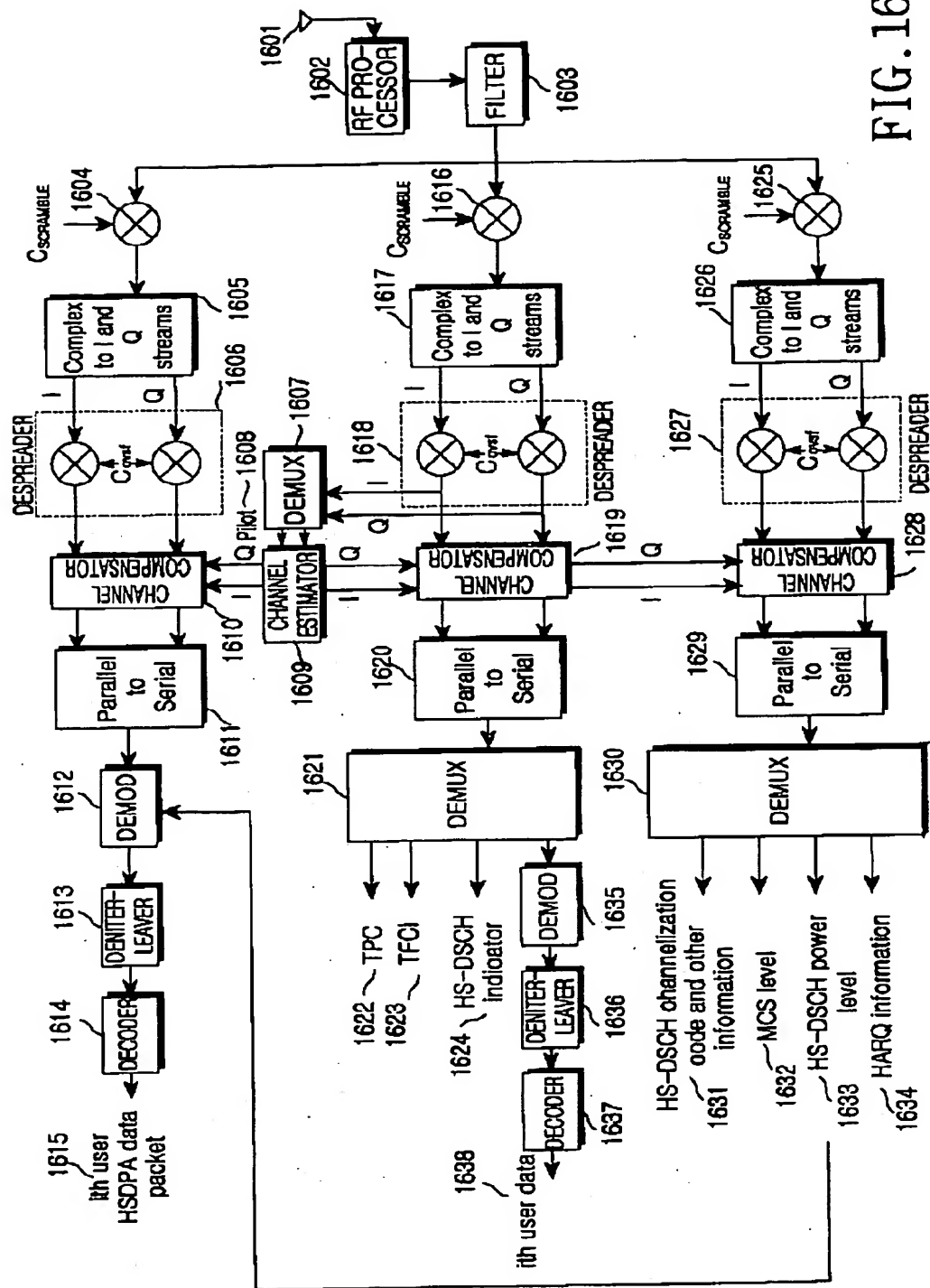


FIG. 16



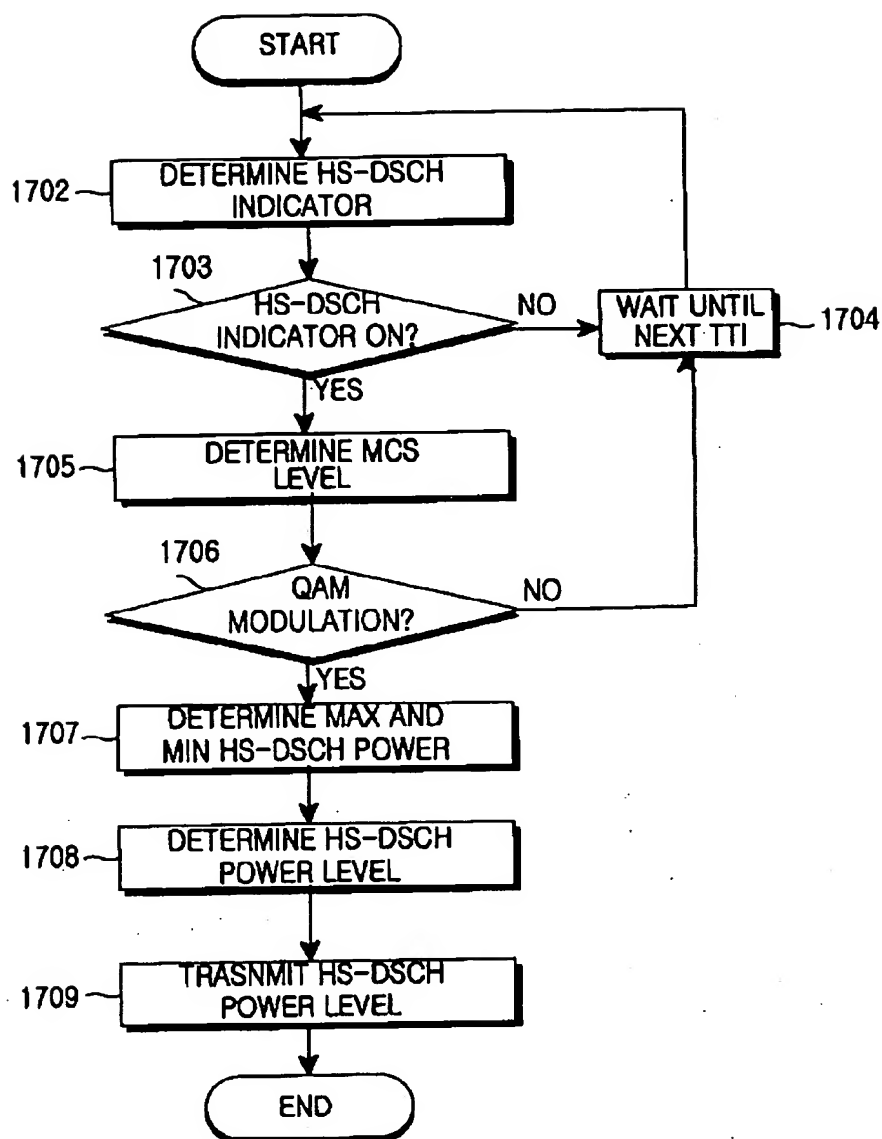


FIG. 17

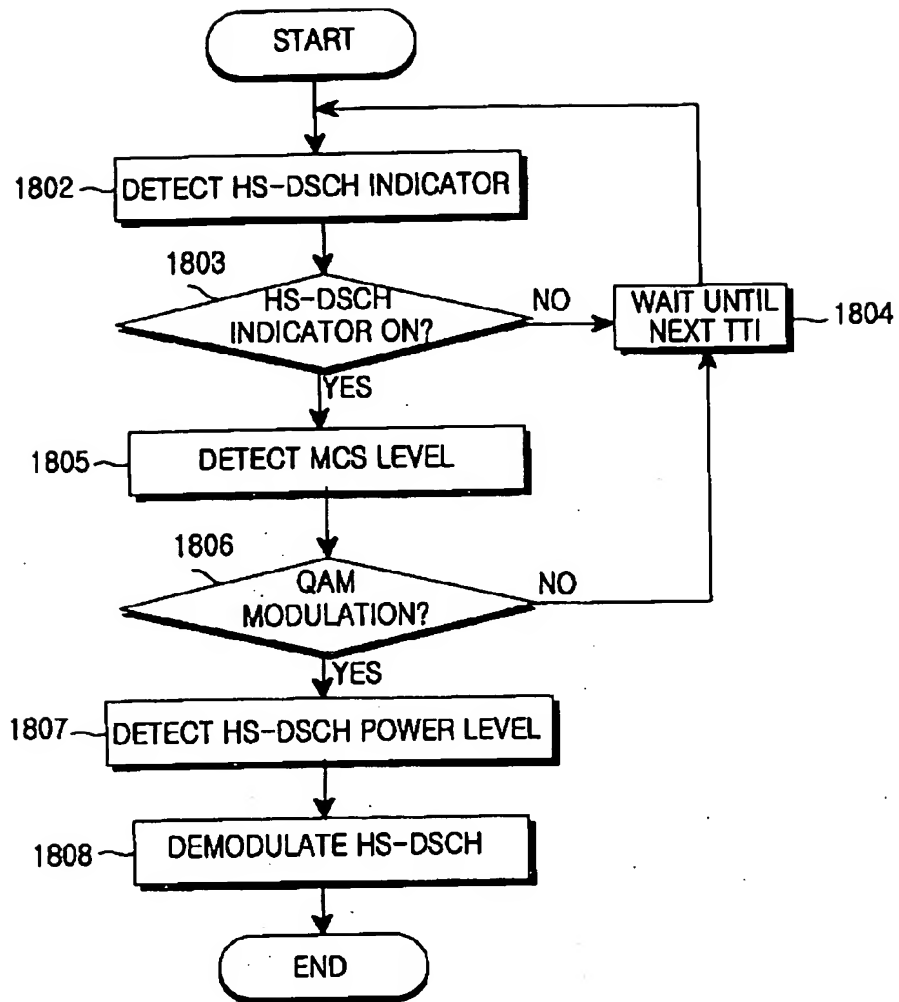


FIG. 18

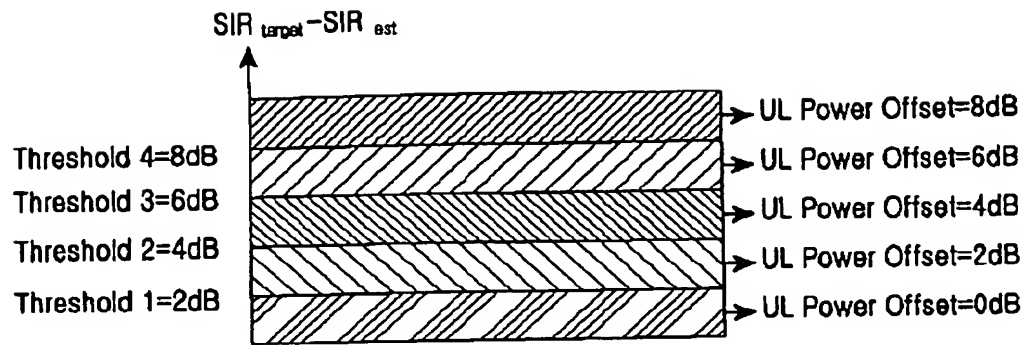


FIG. 19

UL power offset[dB]	Transmision bit
0	DTX
2	00
4	01
6	10
8	11

FIG.20

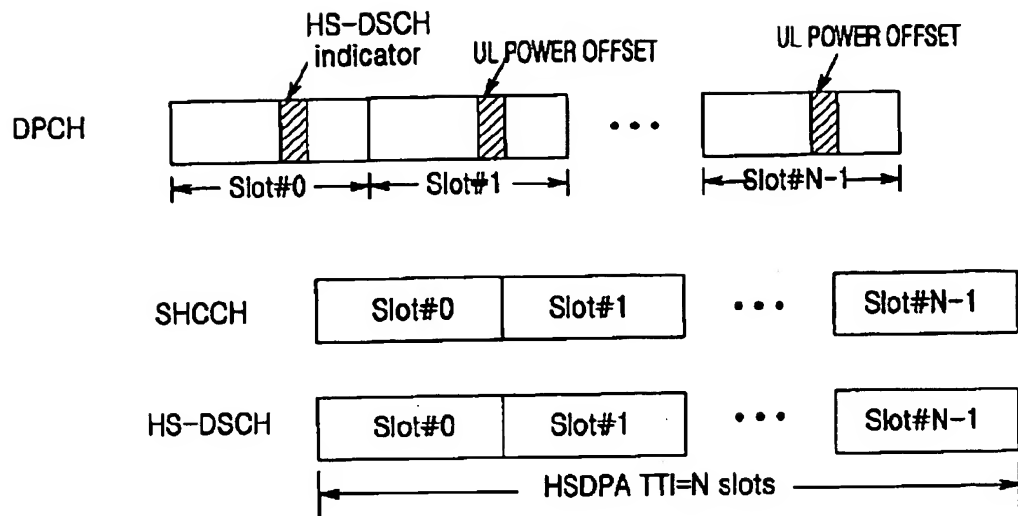


FIG.21

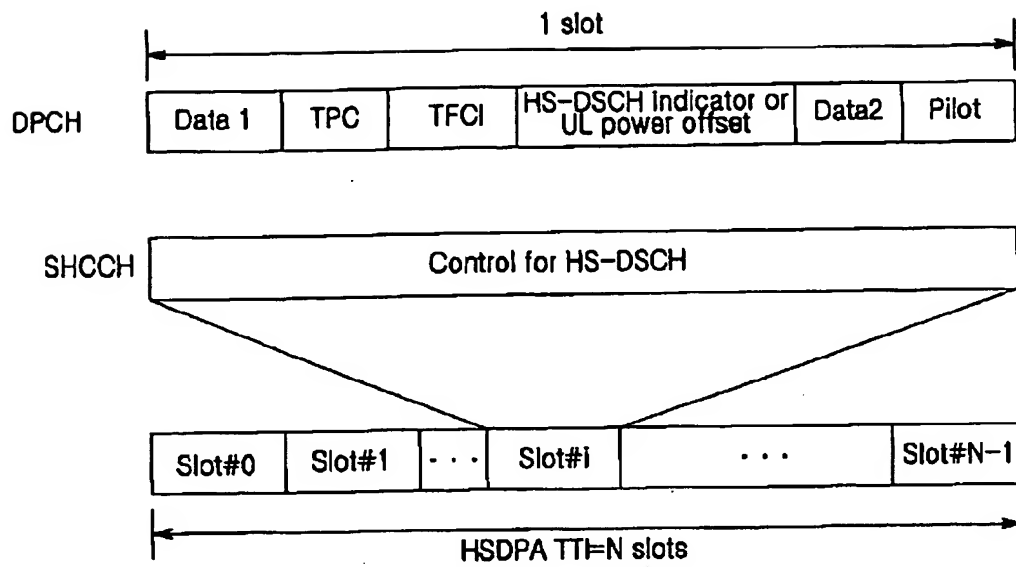


FIG.22

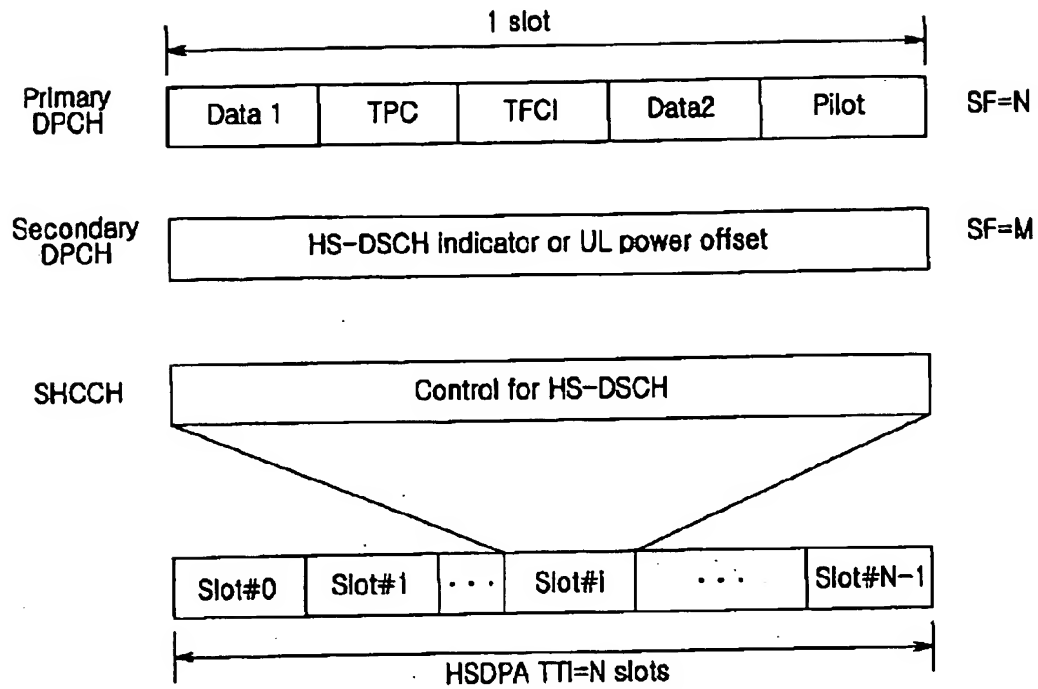


FIG.23

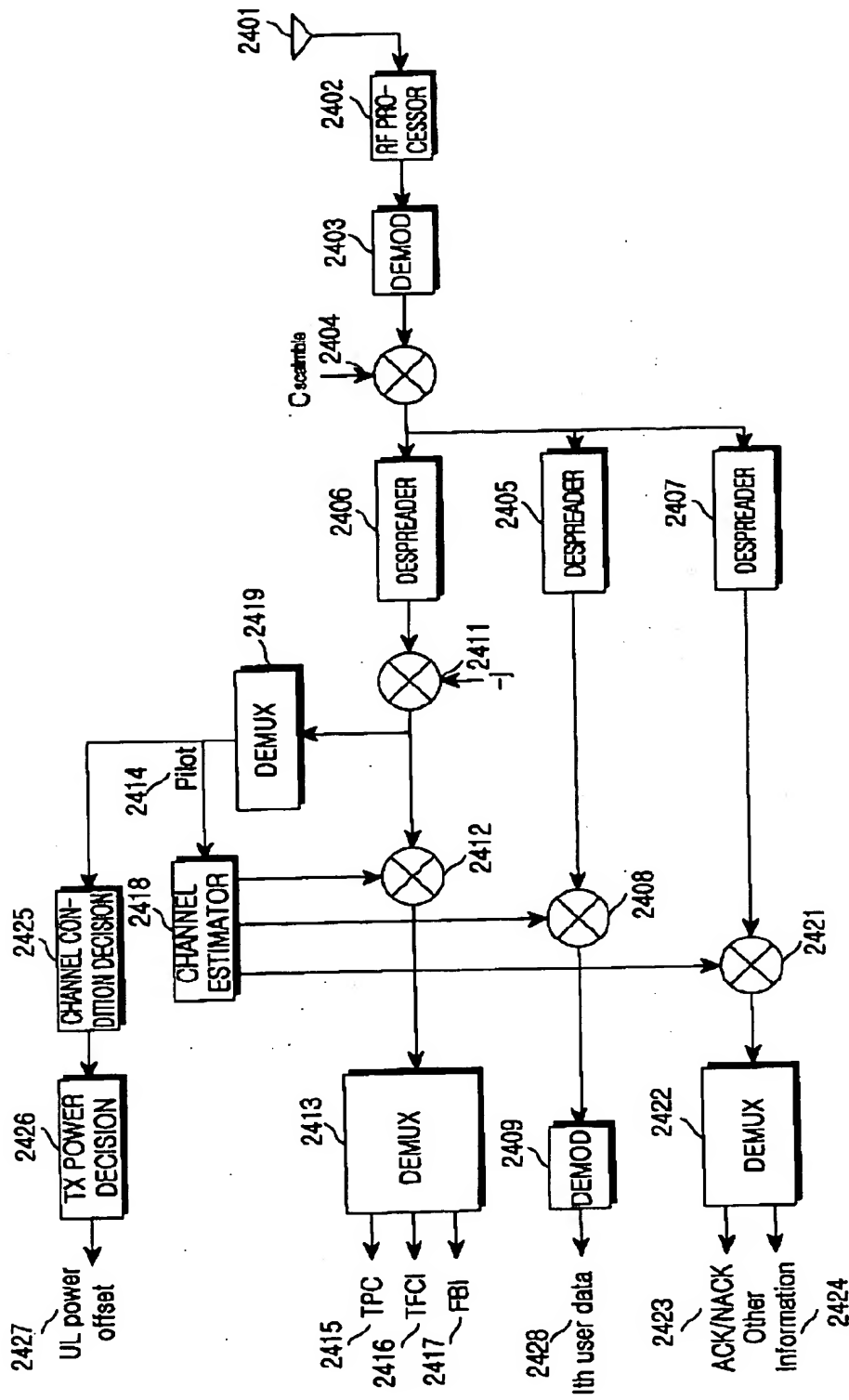


FIG. 24



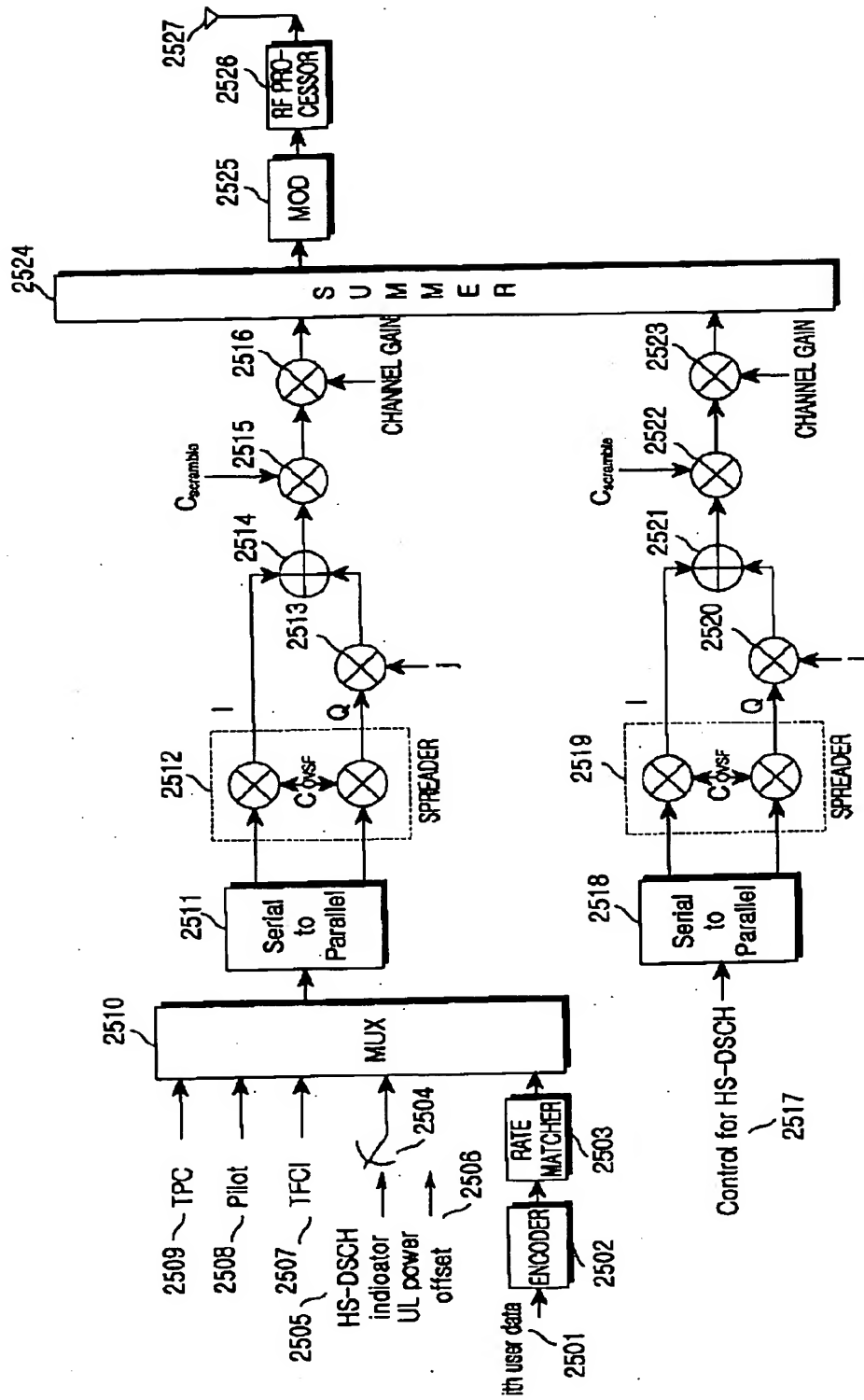


FIG. 25

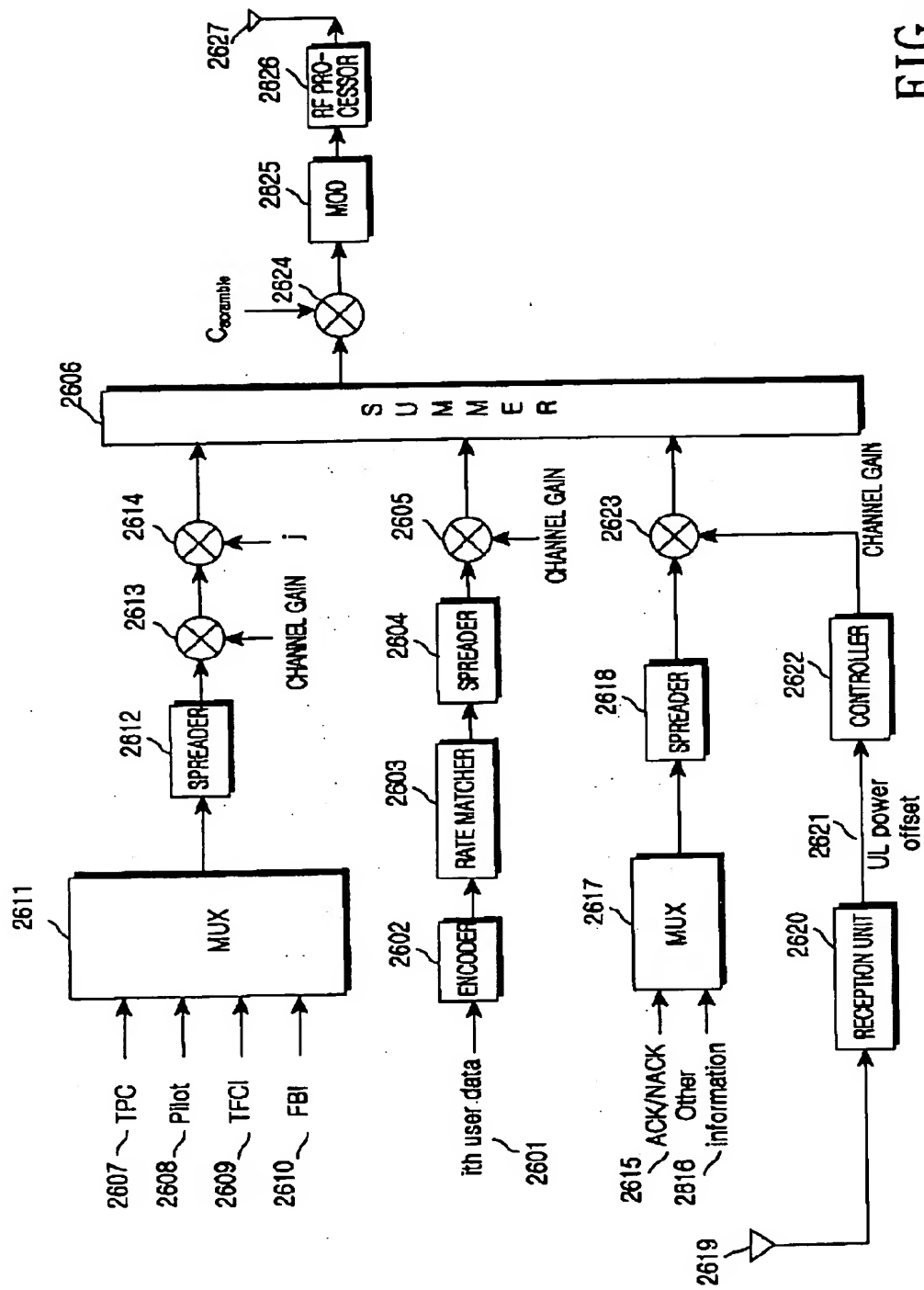


FIG. 26

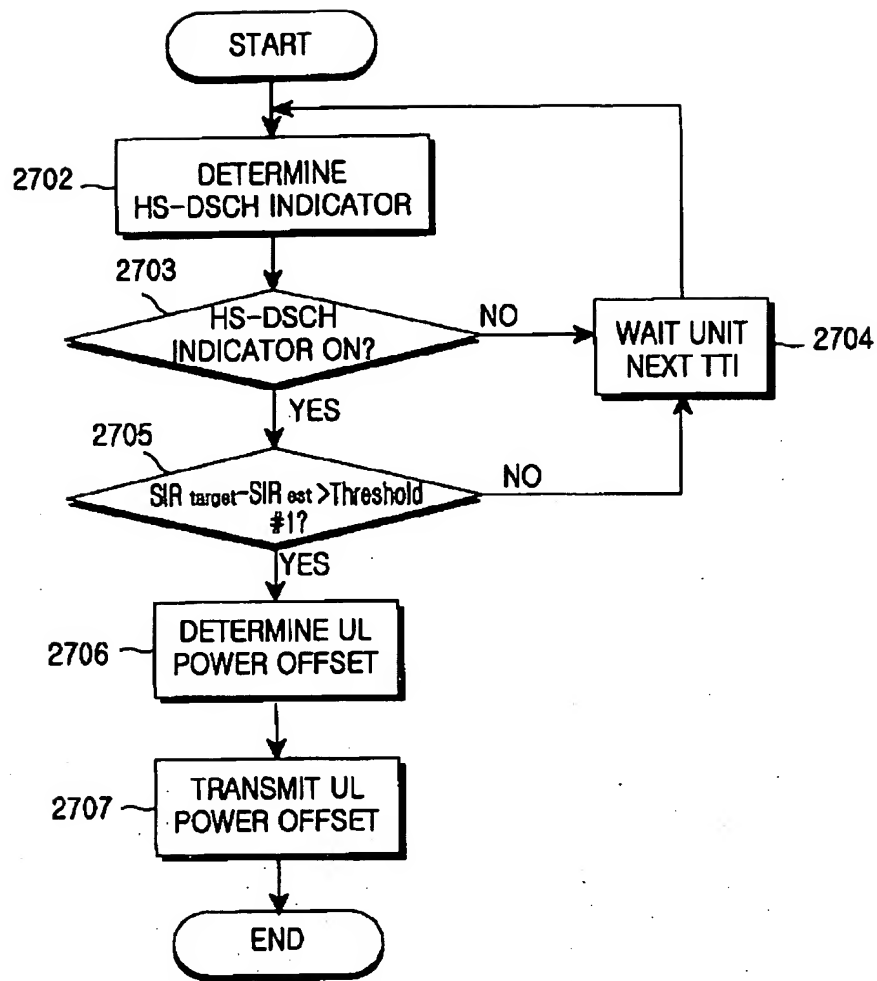


FIG. 27

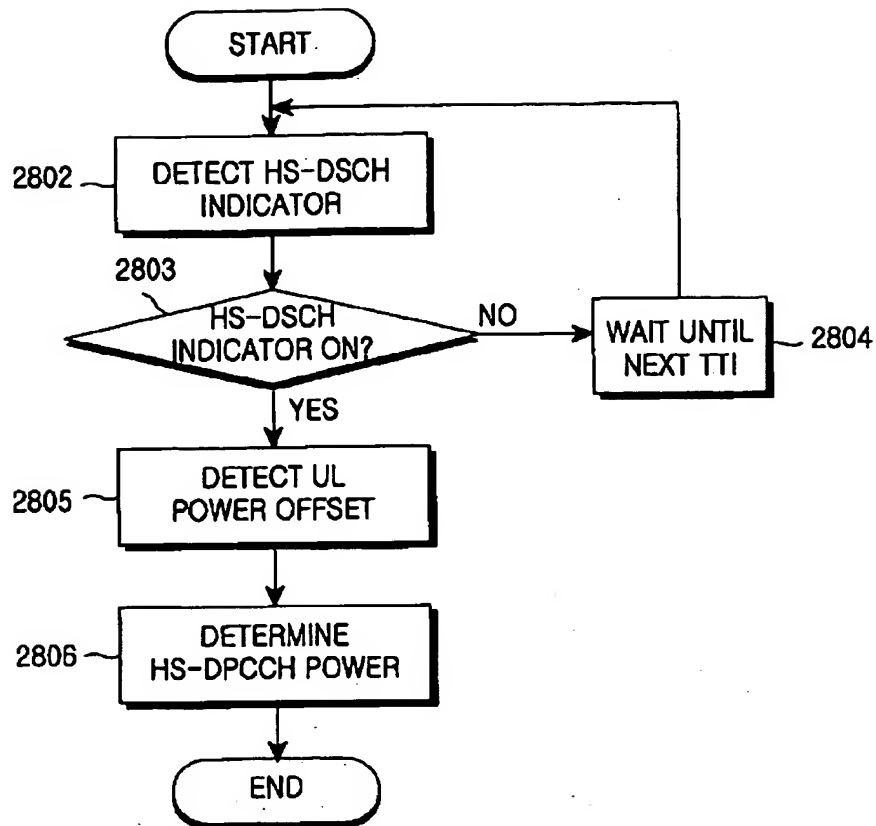


FIG. 28

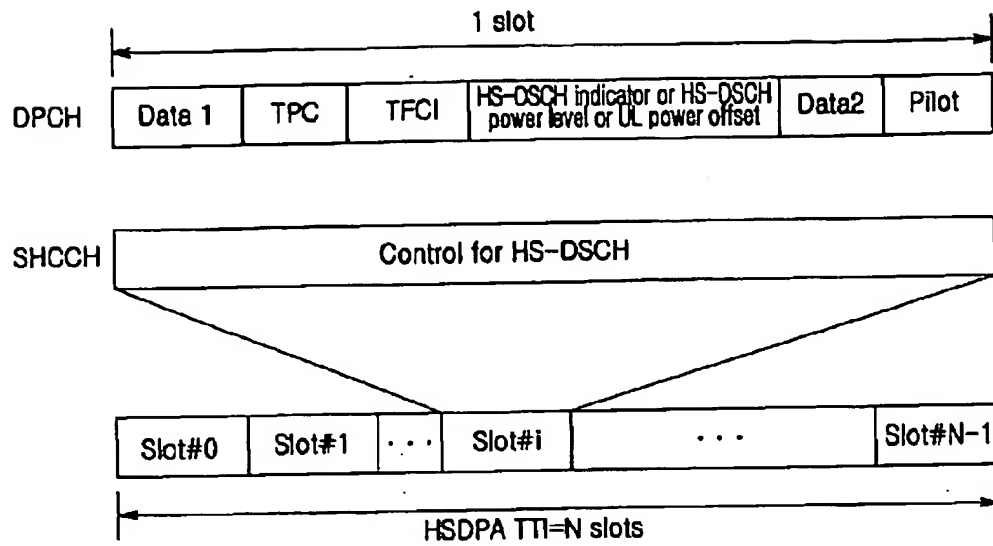


FIG. 29

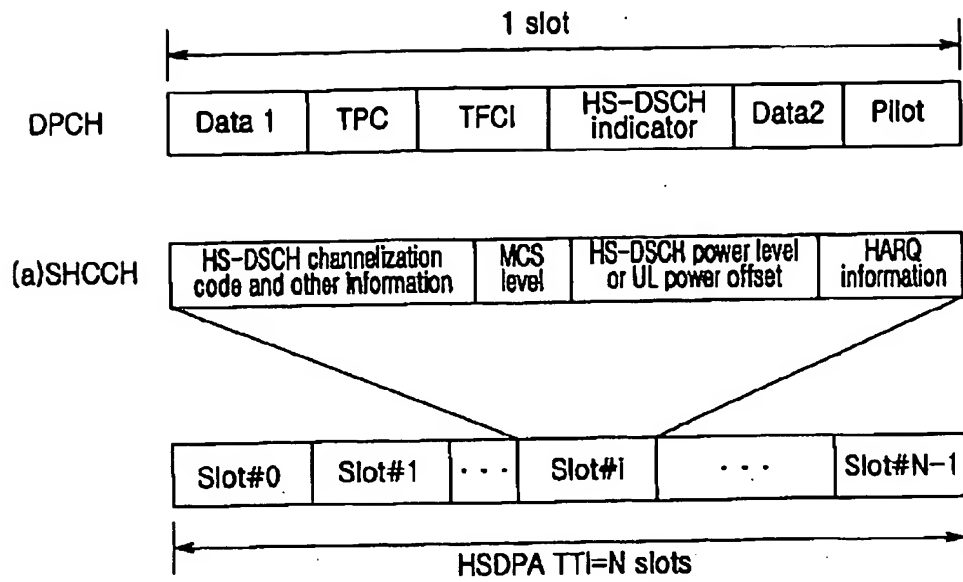


FIG. 30

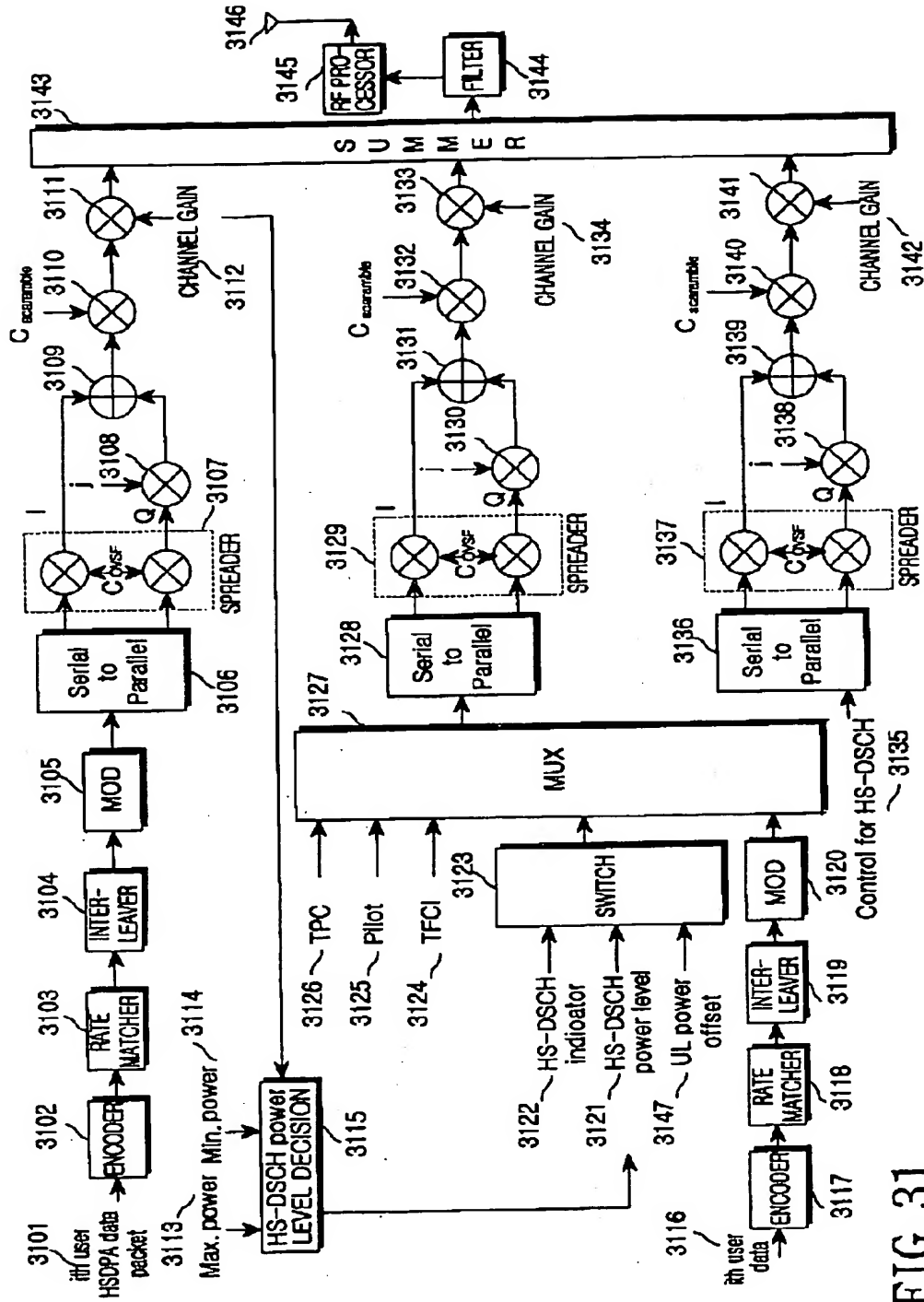
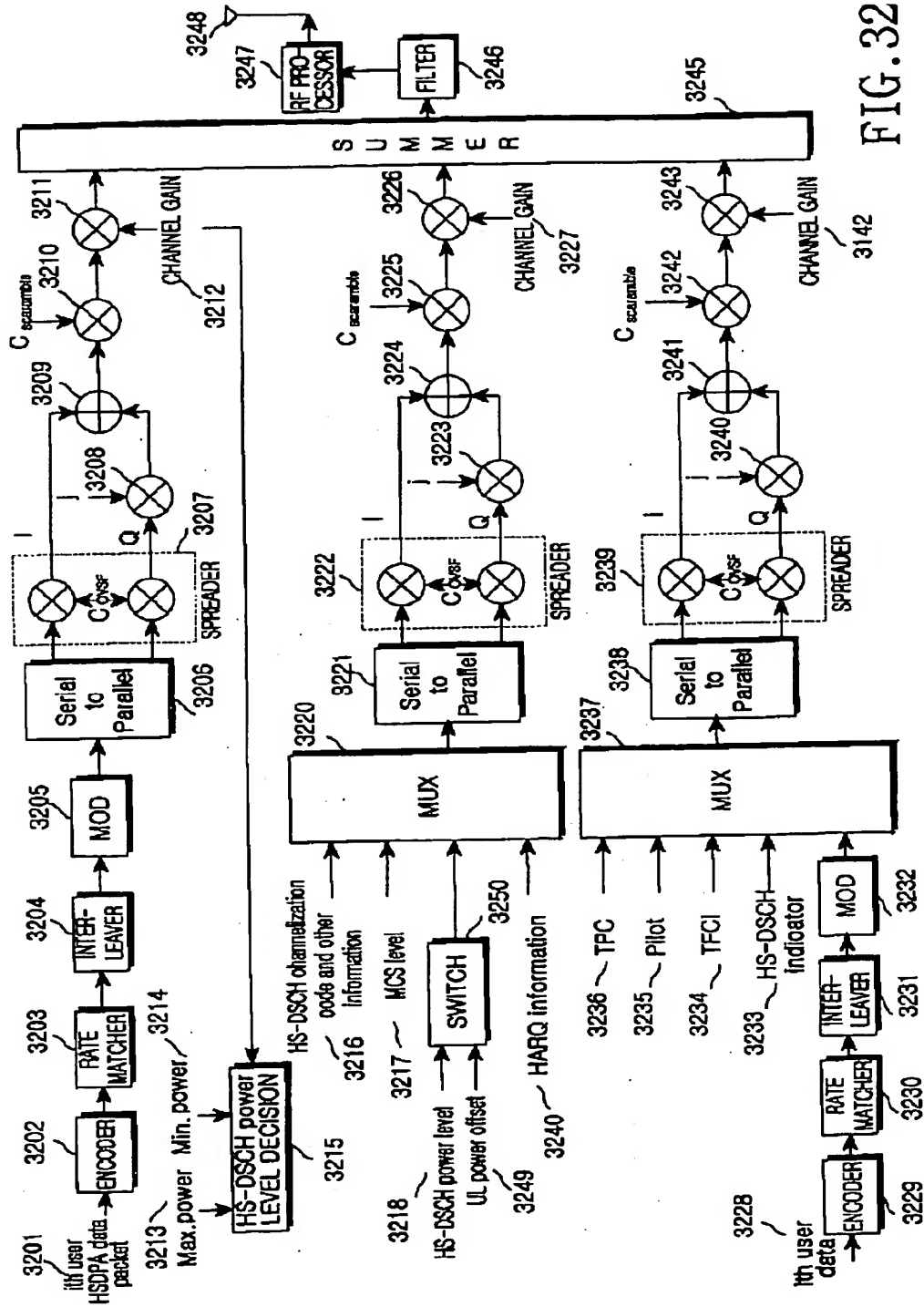


FIG. 31





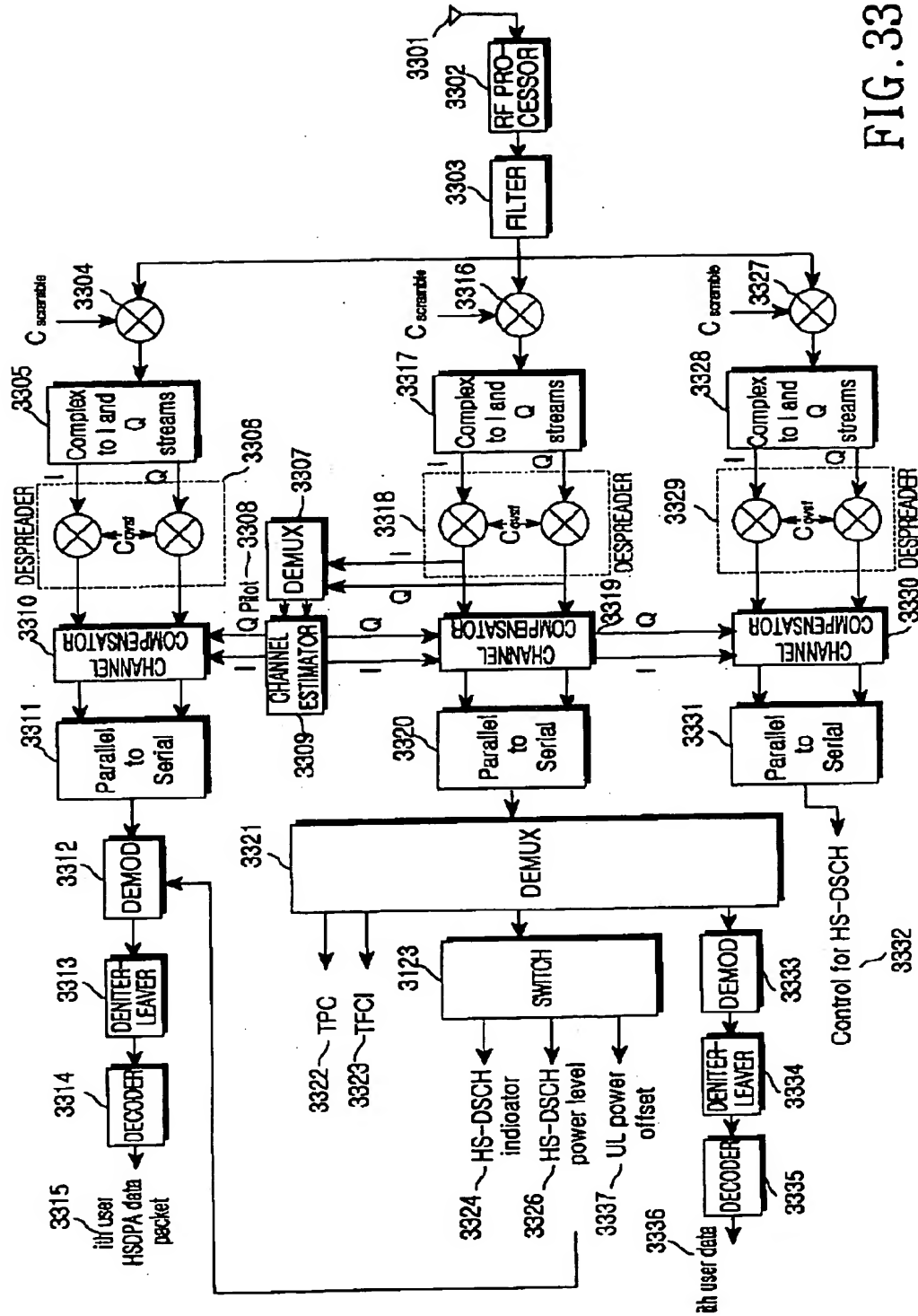


FIG. 33

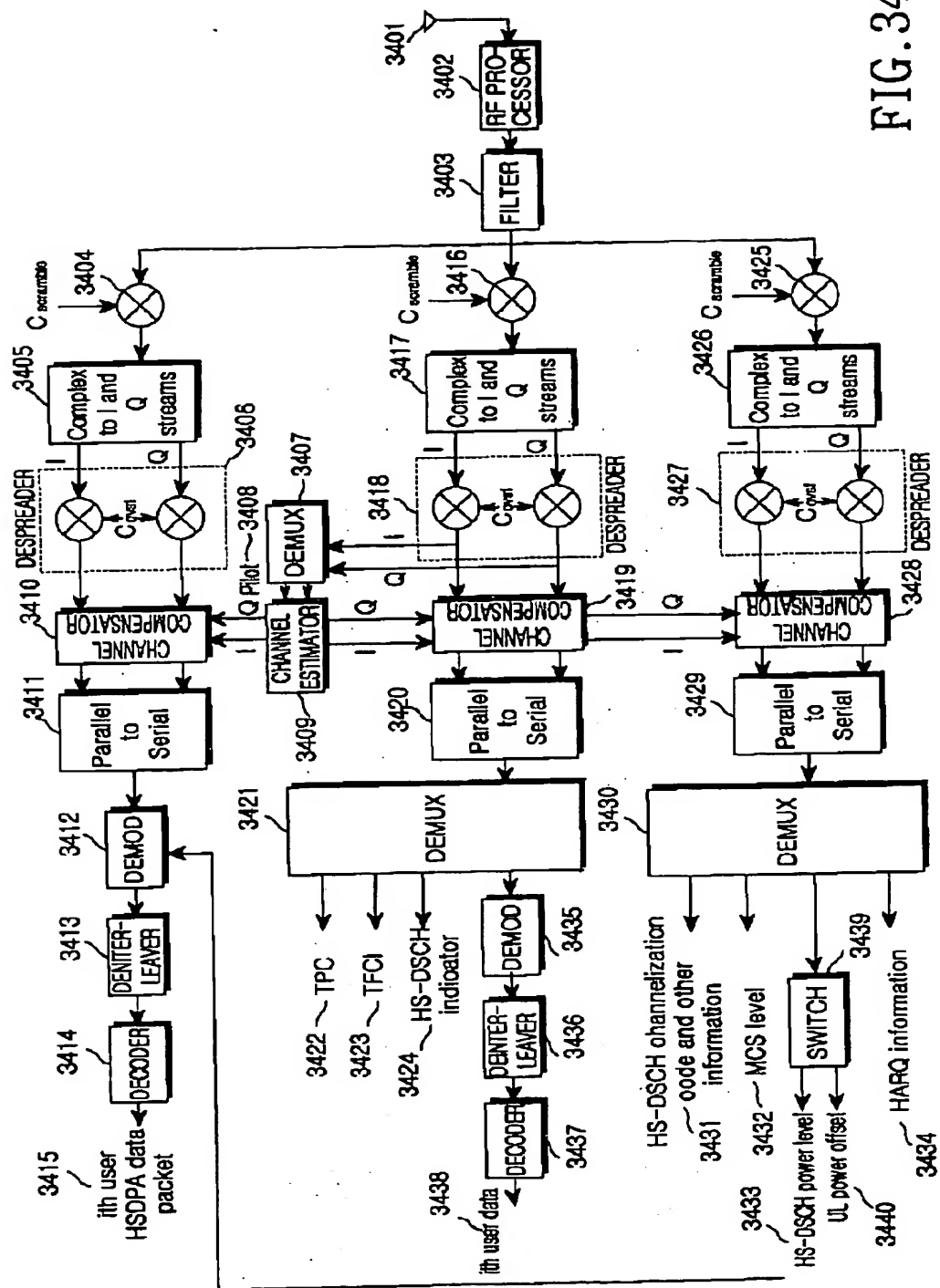


FIG. 34

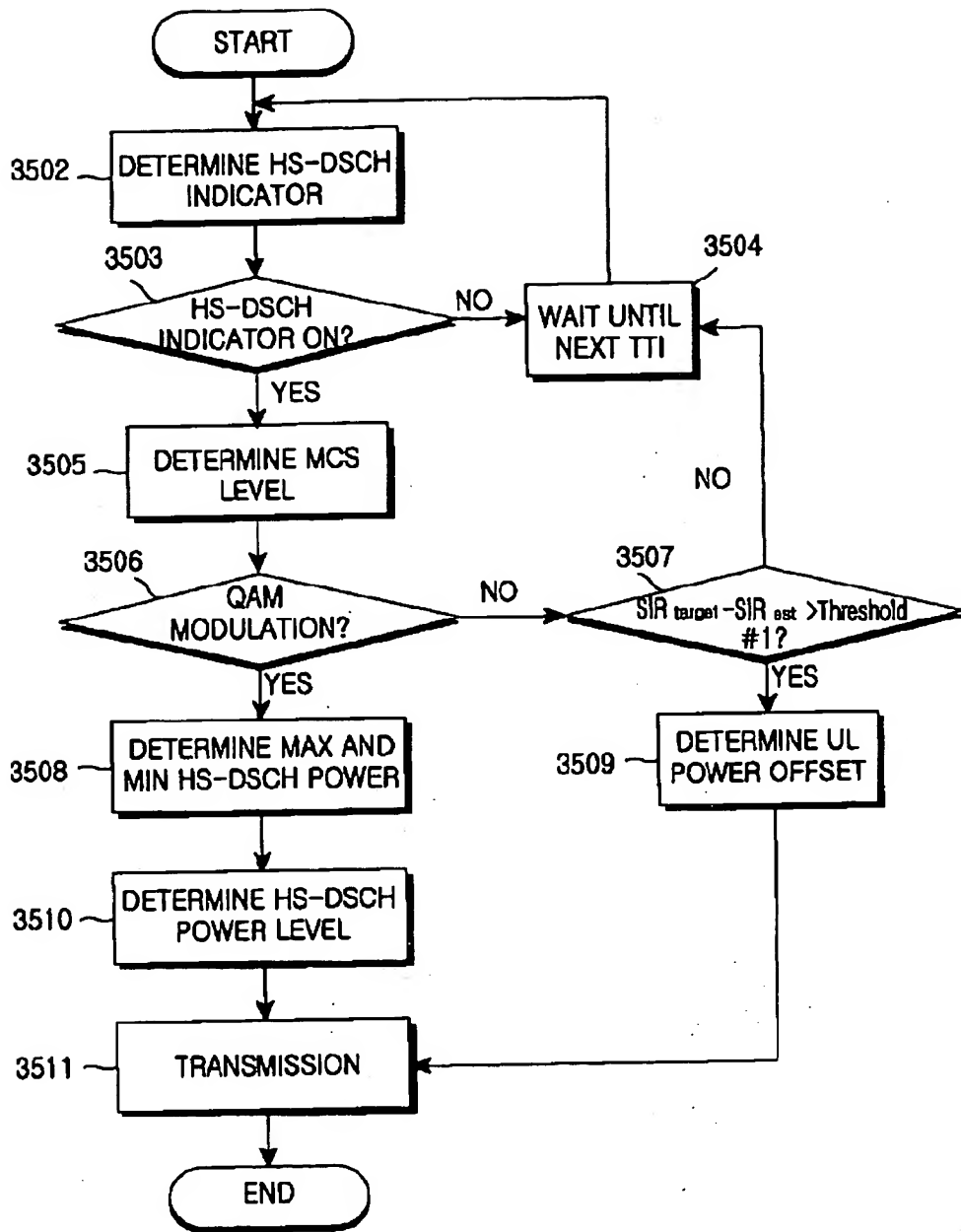


FIG. 35

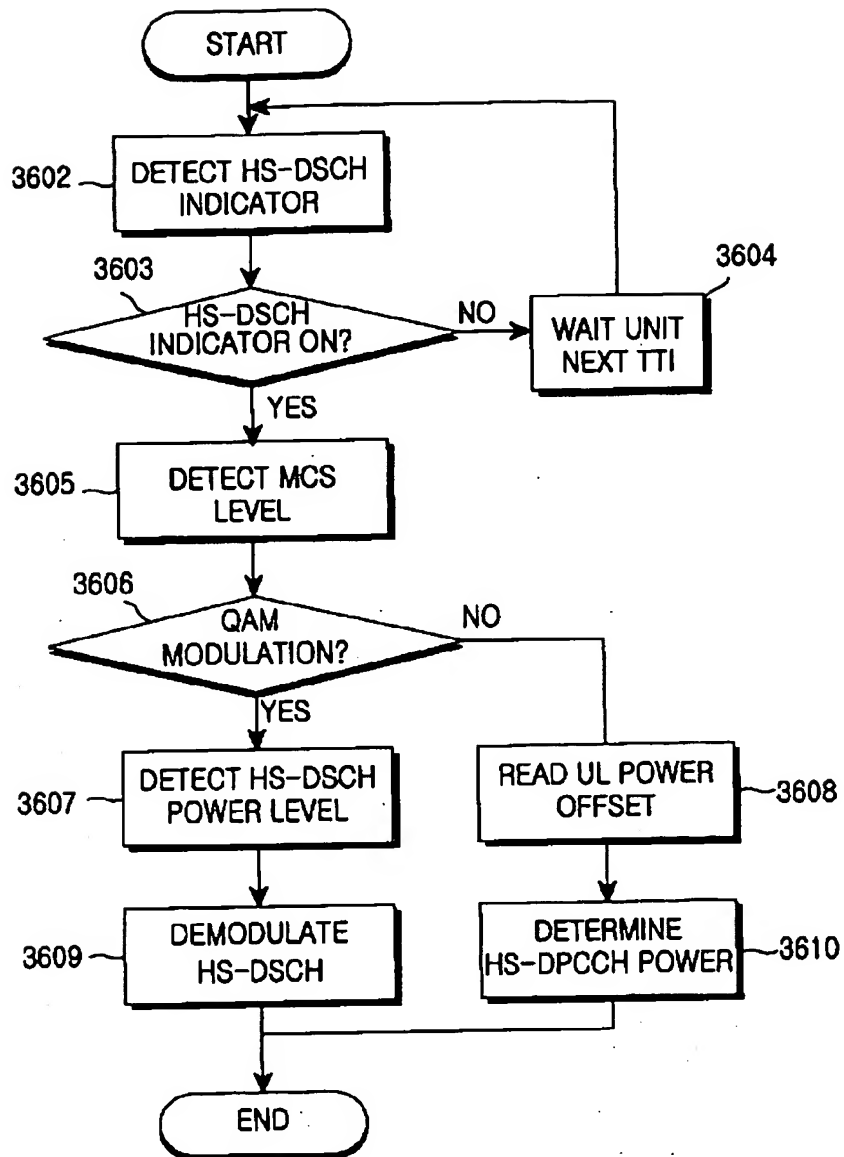


FIG.36

## 1 Abstract

A high-speed packet data communication system, wherein a channel condition determiner measures a signal-to-interference ratio (SIR) of a first uplink dedicated channel signal received from a UE, and calculates a difference between the measured SIR and a preset target SIR; a transmission power determiner compares the difference with preset thresholds, and determines an uplink power offset to be applied to a second uplink dedicated channel transmitting control information for packet data received at the UE according to a result of the comparison; and a transmitter transmits over a downlink the determined uplink power offset to the UE.

## 2 Representative Drawing

Fig. 8